



José Flich Cardo

Generado desde: Universitat Politècnica de València

Fecha del documento: 22/05/2024

v 1.4.0

7cb3eae9666f08ec5ccd65041546c91d

Este fichero electrónico (PDF) contiene incrustada la tecnología CVN (CVN-XML). La tecnología CVN de este fichero permite exportar e importar los datos curriculares desde y hacia cualquier base de datos compatible. Listado de Bases de Datos adaptadas disponible en <http://cvn.fecyt.es/>

**C****V****n**

CURRÍCULUM VÍTAE NORMALIZADO

7cb3eae9666f08ec5ccd65041546c91d

José Flich Cardo

Apellidos:

Flich Cardo

Nombre:

José



Actividad docente

Dirección de tesis doctorales y/o proyectos fin de carrera

- 1** **Título del trabajo:** Conflict-Free Networks on Chip for Real Time Systems
Tipo de proyecto: Tesis Doctoral
Entidad de realización: Universitat Politècnica de València
Alumno/a: Picornell Sanjuan, Tomás
Calificación obtenida: SOBRESALIENTE (cum laude)
Fecha de defensa: 22/10/2021
Mención de calidad: Si
- 2** **Título del trabajo:** Improving Network-on-Chip Performance in Multi-Core Systems
Tipo de proyecto: Tesis Doctoral
Entidad de realización: Universitat Politècnica de València
Alumno/a: Gorgues Alonso, Miguel
Calificación obtenida: SOBRESALIENTE (cum laude)
Fecha de defensa: 24/07/2018
Mención de calidad: Si
- 3** **Título del trabajo:** Head-of-Line Blocking Reduction in Power-Efficient Networks-on-Chip
Tipo de proyecto: Tesis Doctoral
Entidad de realización: Universitat Politècnica de València
Alumno/a: Escamilla López, José Vicente
Calificación obtenida: SOBRESALIENTE (cum laude)
Fecha de defensa: 15/09/2017
Mención de calidad: Si
- 4** **Título del trabajo:** Smart Memory and Network-On-Chip Design for High-Performance Shared-Memory Chip Multiprocessors
Tipo de proyecto: Tesis Doctoral
Entidad de realización: Universitat Politècnica de València
Alumno/a: Lodde, Mario
Calificación obtenida: SOBRESALIENTE (cum laude)
Fecha de defensa: 14/01/2014
Mención de calidad: Si
- 5** **Título del trabajo:** High Performance and Power Efficient On-Chip Network Designs through Multiple Injection Ports
Tipo de proyecto: Tesis Doctoral
Entidad de realización: Universitat Politècnica de València
Alumno/a: Camacho Villanueva, Jesús
Calificación obtenida: APTO (cum laude)
Fecha de defensa: 26/11/2012
Mención de calidad: Si



- 6** **Título del trabajo:** Floorplan-Aware High Performance NoC Design
Tipo de proyecto: Tesis Doctoral
Entidad de realización: Universitat Politècnica de València
Alumno/a: Roca Pérez, Antoni
Calificación obtenida: APTO (cum laude)
Fecha de defensa: 26/10/2012
Mención de calidad: Si
- 7** **Título del trabajo:** Cost Effective Routing Implementations for On-chip Networks
Tipo de proyecto: Tesis Doctoral
Entidad de realización: Universitat Politècnica de València
Alumno/a: Rodrigo Mocholí, Samuel
Calificación obtenida: SOBRESALIENTE (cum laude)
Fecha de defensa: 19/10/2010
Mención de calidad: Si
- 8** **Título del trabajo:** High-performance architectures for high-radix switches.
Tipo de proyecto: Tesis Doctoral
Entidad de realización: Universitat Politècnica de València
Alumno/a: Mora Porta, Gaspar
Calificación obtenida: SOBRESALIENTE CUM LAUDE
Fecha de defensa: 16/01/2009
Mención de calidad: Si
- 9** **Título del trabajo:** Design and Implementation of Efficient Topology Agnostic Routing Algorithms for Interconnection Networks.
Tipo de proyecto: Tesis Doctoral
Entidad de realización: Universitat Politècnica de València
Alumno/a: Mejía Gómez, Andrés
Calificación obtenida: SOBRESALIENTE CUM LAUDE
Fecha de defensa: 10/10/2008
Mención de calidad: No
- 10** **Título del trabajo:** Efficient mechanisms to provide fault tolerance in interconnection networks for pc clusters
Tipo de proyecto: Tesis Doctoral
Entidad de realización: Universitat Politècnica de València
Alumno/a: Montañana Aliaga, José Miguel
Calificación obtenida: SOBRESALIENTE CUM LAUDE
Fecha de defensa: 11/07/2008
Mención de calidad: No
- 11** **Título del trabajo:** DISEÑO DE ARQUITECTURAS ESCALABLES PARA CONMUTADORES DE ELEVADO GRADO
Tipo de proyecto: Trabajo conducente a obtención de DEA
Entidad de realización: Universitat Politècnica de València
Alumno/a: MORA PORTA, GASPAR
Calificación obtenida: 10.0
Fecha de defensa: 16/10/2006



- 12** **Título del trabajo:** Buffer management Strategies to reduce HoL-Blocking
Tipo de proyecto: Tesis Doctoral
Entidad de realización: Universitat Politècnica de València
Alumno/a: Nachiondo Farinós, Teresa del Montecarm
Calificación obtenida: SOBRESALIENTE CUM LAUDE
Fecha de defensa: 21/07/2006
Mención de calidad: No
- 13** **Título del trabajo:** ANALISIS Y EVALUACION DE TOPOLOGIAS DE INTERCONEXION PARA REDES INFINIBAND
Tipo de proyecto: Trabajo conducente a obtención de DEA
Entidad de realización: Universitat Politècnica de València
Alumno/a: MONTAÑANA ALIAGA, JOSE MIGUEL
Calificación obtenida: 10.0
Fecha de defensa: 19/05/2006
- 14** **Título del trabajo:** DISEÑO DE ALGORITMOS DE ENCAMINAMIENTO BASADOS EN CORTES UNIDIRECCIONALES
Tipo de proyecto: Trabajo conducente a obtención de DEA
Entidad de realización: Universitat Politècnica de València
Alumno/a: MEJIA GOMEZ, ANDRES
Calificación obtenida: 10.0
Fecha de defensa: 03/11/2005
- 15** **Título del trabajo:** MAXIMIZACIÓN DE LA UTILIZACIÓN DE CANALES EN REDES DE INTERCONEXIÓN DE ALTAS PRESTACIONES
Tipo de proyecto: Trabajo conducente a obtención de DEA
Entidad de realización: Universitat Politècnica de València
Alumno/a: FERRER PEREZ, JOAN LLUIS
Calificación obtenida: 10.0
Fecha de defensa: 25/02/2004



Experiencia científica y tecnológica

Grupos/equipos de investigación, desarrollo o innovación

Nombre del grupo: Grupo de Arquitecturas Paralelas - Dpto. De Informática De Sistemas Y Computadores

Actividad científica o tecnológica

Proyectos de I+D+i financiados en convocatorias competitivas de Administraciones o entidades públicas y privadas

- 1** **Nombre del proyecto:** DECENTRALIZED EDGE INTELLIGENCE: ADVANCING TRUST, SAFETY, AND SUSTAINABILITY IN EUROPE (101139892)

Grado de contribución: Investigador/a

Entidad de realización: Universitat Politècnica de València

Nombres investigadores principales (IP, Co-IP,...): José Flich Cardo

Nº de investigadores/as: 3

Entidad/es financiadora/s:
KEY DIGITAL TECHNOLOGIES JOINT UNDERTAKINING (KDT JU)

Fecha de inicio: 01/05/2024 **Duración:** 2 años - 11 meses - 29 días

Cuantía total: 0 €
- 2** **Nombre del proyecto:** OPTIMIZACION DE PROCESOS DE SIMULACION DE DINAMICA MOLECULAR EN SISTEMAS HETEROGENEOS DE COMPUTO (FPU22/02844)

Grado de contribución: Investigador/a

Entidad de realización: Universitat Politècnica de València

Nombres investigadores principales (IP, Co-IP,...): José Flich Cardo

Nº de investigadores/as: 3

Entidad/es financiadora/s:
MINISTERIO DE CIENCIA E INNOVACION

Fecha de inicio: 15/01/2024 **Duración:** 5 años - 11 meses - 30 días

Cuantía total: 160.587,1 €
- 3** **Nombre del proyecto:** HIGH PERFORMANCE, SAFE, SECURE, OPEN-SOURCE LEVER-AGED RISC-V DOMAIN-SPECIFIC ECOSYSTEMS (PCI2023-143358)

Entidad de realización: Universitat Politècnica de València

Nombres investigadores principales (IP, Co-IP,...): Carles Hernández Luz

Nº de investigadores/as: 7

Entidad/es financiadora/s:
AGENCIA ESTATAL DE INVESTIGACION

Fecha de inicio: 01/05/2023 **Duración:** 2 años - 11 meses - 29 días

Cuantía total: 300.080 €



- 4** **Nombre del proyecto:** HIGH PERFORMANCE, SAFE, SECURE, OPEN-SOURCE LEVERAGED RISC-V DOMAIN-SPECIFIC ECOSYSTEMS (101112274)
Entidad de realización: Universitat Politècnica de València
Nombres investigadores principales (IP, Co-IP,...): Carles Hernández Luz
Nº de investigadores/as: 8
Entidad/es financiadora/s: KEY DIGITAL TECHNOLOGIES JOINT UNDERTAKINING (KDT JU)
Fecha de inicio: 01/05/2023 **Duración:** 2 años - 11 meses - 29 días
Cuantía total: 271.250 €
- 5** **Nombre del proyecto:** ULTRA-ENERGY EFFICIENT AND SECURE NEUROMORPHIC SENSING AND PROCESSING AT THE ENDPOINT (101070679)
Entidad de realización: Universitat Politècnica de València
Nombres investigadores principales (IP, Co-IP,...): Carles Hernández Luz
Nº de investigadores/as: 11
Entidad/es financiadora/s: COMISION DE LAS COMUNIDADES EUROPEA
Fecha de inicio: 01/10/2022 **Duración:** 2 años - 11 meses - 29 días
Cuantía total: 485.812,5 €
- 6** **Nombre del proyecto:** AYUDA RYC (RYC2020-030685-I)
Grado de contribución: Investigador/a
Entidad de realización: Universitat Politècnica de València
Nombres investigadores principales (IP, Co-IP,...): José Flich Cardo
Nº de investigadores/as: 3
Entidad/es financiadora/s: Desconocido
Fecha de inicio: 15/12/2021 **Duración:** 5 años - 4 meses - 15 días
Cuantía total: 186.887,38 €
- 7** **Nombre del proyecto:** Análisis, Desarrollo y Evaluación de Plataformas para Sistemas Seguros basada en Redes en Chip. (PAID-01-20-27)
Grado de contribución: Investigador/a
Entidad de realización: Universitat Politècnica de València
Nombres investigadores principales (IP, Co-IP,...): José Flich Cardo
Nº de investigadores/as: 2
Entidad/es financiadora/s: UNIVERSIDAD POLITECNICA DE VALENCIA
Fecha de inicio: 01/03/2021 **Duración:** 3 años - 11 meses - 27 días
Cuantía total: 0 €
- 8** **Nombre del proyecto:** Enabling dynamic and Intelligent workflows in the future EuroHPCecosystem (PCI2021-121931)
Grado de contribución: Investigador/a
Entidad de realización: Universitat Politècnica de València
Nombres investigadores principales (IP, Co-IP,...): José Flich Cardo
Nº de investigadores/as: 7
Entidad/es financiadora/s: AGENCIA ESTATAL DE INVESTIGACION



Fecha de inicio: 01/01/2021
Cuantía total: 195.325,2 €

Duración: 3 años - 1 mes - 28 días

9 Nombre del proyecto: ENABLING DYNAMIC AND INTELLIGENT WORKFLOWS IN THE FUTURE EUROHPCECOSYSTEM (955558)

Grado de contribución: Investigador/a

Entidad de realización: Universitat Politècnica de València

Nombres investigadores principales (IP, Co-IP,...): José Flich Cardo

Nº de investigadores/as: 9

Entidad/es financiadora/s:

COMISION DE LAS COMUNIDADES EUROPEA

Fecha de inicio: 01/01/2021

Duración: 3 años - 1 mes - 28 días

Cuantía total: 216.937,5 €

10 Nombre del proyecto: Approximate Computing for Power and Energy Optimisation (MSCA-ITN-2020-ETN/Nº 956090)

Entidad de realización: Universitat Politècnica de València

Nombres investigadores principales (IP, Co-IP,...): Enrique Salvador Quintana Ortí

Nº de investigadores/as: 4

Entidad/es financiadora/s:

COMISION DE LAS COMUNIDADES EUROPEA

Fecha de inicio: 01/11/2020

Duración: 3 años - 11 meses - 30 días

Cuantía total: 218.461,25 €

11 Nombre del proyecto: A COGNITIVE FRACTAL AND SECURE EDGE BASED ON AN UNIQUE OPEN-SAFE-RELIABLE-LOW POWER HARDWARE PLATFORM NODE (877056)

Entidad de realización: Universitat Politècnica de València

Nombres investigadores principales (IP, Co-IP,...): Carles Hernández Luz

Nº de investigadores/as: 8

Entidad/es financiadora/s:

ECSEL JOINT UNDERTAKING

Fecha de inicio: 01/09/2020

Duración: 2 años - 11 meses - 30 días

Cuantía total: 141.006,25 €

12 Nombre del proyecto: FRACTAL: A Cognitive Fractal and Secure EDGE-based on a unique Open-Safe-Reliable-Low Power Hardware Platform Node (PCI2020-112092/877056)

Entidad de realización: Universitat Politècnica de València

Nombres investigadores principales (IP, Co-IP,...): Carles Hernández Luz

Nº de investigadores/as: 7

Entidad/es financiadora/s:

AGENCIA ESTATAL DE INVESTIGACION

Fecha de inicio: 01/09/2020

Duración: 2 años - 11 meses - 29 días

Cuantía total: 128.920 €

13 Nombre del proyecto: SELENE: SELF-MONITORED DEPENDABLE PLATFORM FOR HIGH-PERFORMANCE SAFETY-CRITICAL SYSTEMS (871467)

Entidad de realización: Universitat Politècnica de València

Nombres investigadores principales (IP, Co-IP,...): Carles Hernández Luz

Nº de investigadores/as: 12

**Entidad/es financiadora/s:**

COMISION DE LAS COMUNIDADES EUROPEA

Fecha de inicio: 01/12/2019**Duración:** 2 años - 11 meses - 29 días**Cuantía total:** 483.360,9 €

- 14 Nombre del proyecto:** TECNOLOGIAS INNOVADORAS DE PROCESADORES, ACELERADORES Y REDES, PARA CENTROS DE DATOS Y COMPUTACION DE ALTAS PRESTACIONES (RTI2018-098156-B-C51-AR)

Entidad de realización: Universitat Politècnica de València**Nombres investigadores principales (IP, Co-IP,...):** José Francisco Duato Marín; Julio Sahuquillo Borrás**Nº de investigadores/as:** 17**Entidad/es financiadora/s:**

AGENCIA ESTATAL DE INVESTIGACION

Fecha de inicio: 01/01/2019**Duración:** 3 años - 5 meses - 29 días**Cuantía total:** 178.717 €

- 15 Nombre del proyecto:** DEEP-LEARNING AND HPC TO BOOST BIOMEDICAL APPLICATIONS FOR HEALTH (825111)

Grado de contribución: Investigador/a**Entidad de realización:** Universitat Politècnica de València**Nombres investigadores principales (IP, Co-IP,...):** José Flich Cardo**Nº de investigadores/as:** 12**Entidad/es financiadora/s:**

COMISION DE LAS COMUNIDADES EUROPEA

Fecha de inicio: 01/01/2019**Duración:** 3 años - 5 meses - 29 días**Cuantía total:** 499.712,72 €

- 16 Nombre del proyecto:** RELIABLE POWER AND TIME-CONSTRAINTS-AWARE PREDICTIVE MANAGEMENT OF HETEROGENEOUS EXASCALE SYSTEMS (801137)

Grado de contribución: Investigador/a**Entidad de realización:** Universitat Politècnica de València**Nombres investigadores principales (IP, Co-IP,...):** José Flich Cardo**Nº de investigadores/as:** 7**Entidad/es financiadora/s:**

COMISION DE LAS COMUNIDADES EUROPEA

Fecha de inicio: 01/05/2018**Duración:** 3 años - 5 meses - 30 días**Cuantía total:** 403.615,12 €

- 17 Nombre del proyecto:** MANGO: EXPLORING MANYCORE ARCHITECTURES FOR NEXT-GENERATION HPC SYSTEMS (671668)

Grado de contribución: Investigador/a**Entidad de realización:** Universitat Politècnica de València**Nombres investigadores principales (IP, Co-IP,...):** José Flich Cardo**Nº de investigadores/as:** 6**Entidad/es financiadora/s:**

COMISION DE LAS COMUNIDADES EUROPEA

Fecha de inicio: 09/02/2016**Duración:** 3 años - 1 mes - 22 días**Cuantía total:** 419.018,62 €



- 18** **Nombre del proyecto:** TECNICAS PARA LA MEJORA DE LAS PRESTACIONES, COSTE Y CONSUMO DE ENERGIA DE LOS SERVIDORES. (TIN2015-66972-C5-1-R)
Entidad de realización: Universitat Politècnica de València
Nombres investigadores principales (IP, Co-IP,...): José Francisco Duato Marín
Nº de investigadores/as: 23
Entidad/es financiadora/s:
MINISTERIO DE ASUNTOS ECONOMICOS Y TRANSFORMACION DIGITAL
Fecha de inicio: 01/01/2016 **Duración:** 2 años - 11 meses - 30 días
Cuantía total: 201.344 €
- 19** **Nombre del proyecto:** AYUDA COMPLEMENTARIA DEL PROYECTO: MEJORA DE LA ARQUITECTURA DE SERVIDORES, SERVICIOS Y APLICACIONES. (ACOMP/2014/119)
Entidad de realización: Universitat Politècnica de València
Nombres investigadores principales (IP, Co-IP,...): José Francisco Duato Marín
Nº de investigadores/as: 11
Entidad/es financiadora/s:
GENERALITAT VALENCIANA
Fecha de inicio: 01/01/2014 **Duración:** 11 meses - 30 días
Cuantía total: 7.200 €
- 20** **Nombre del proyecto:** INSTITUTO INTERUNIVERSITARIO DE INVESTIGACION E INNOVACION EN INGENIERIA INFORMATICA (IN6) (ISIC/2012/023)
Entidad de realización: Universitat Politècnica de València
Nombres investigadores principales (IP, Co-IP,...): José Francisco Duato Marín
Nº de investigadores/as: 6
Entidad/es financiadora/s:
GENERALITAT VALENCIANA
Fecha de inicio: 14/02/2013 **Duración:** 1 año - 10 meses - 17 días
Cuantía total: 31.600 €
- 21** **Nombre del proyecto:** Mejora de la Arquitectura de Servidores, Servicios y Aplicaciones (TIN2012-38341-C04-01)
Entidad de realización: Universitat Politècnica de València
Nombres investigadores principales (IP, Co-IP,...): José Francisco Duato Marín
Nº de investigadores/as: 34
Entidad/es financiadora/s:
MINISTERIO DE ASUNTOS ECONOMICOS Y TRANSFORMACION DIGITAL
Fecha de inicio: 01/01/2013 **Duración:** 2 años - 11 meses - 30 días
Cuantía total: 244.296 €
- 22** **Nombre del proyecto:** MODELADO Y DISEÑO DE REDES EN CHIP CON TECNOLOGÍA FOTÓNICA (SP20120712)
Grado de contribución: Investigador/a
Entidad de realización: Universitat Politècnica de València
Nombres investigadores principales (IP, Co-IP,...): José Flich Cardo
Nº de investigadores/as: 5
Entidad/es financiadora/s:
UNIVERSIDAD POLITECNICA DE VALENCIA
Fecha de inicio: 31/12/2012 **Duración:** 1 año



Cuantía total: 6.000 €

23 Nombre del proyecto: INSTITUTO INTERUNIVERSITARIO DE INVESTIGACION E INNOVACION EN INGENIERIA INFORMATICA (IN6) (ISIC/2012/023)

Entidad de realización: Universitat Politècnica de València

Nombres investigadores principales (IP, Co-IP,...): Federico Silla Jiménez

Nº de investigadores/as: 6

Entidad/es financiadora/s:

GENERALITAT VALENCIANA; GENERALITAT VALENCIANA

Fecha de inicio: 01/01/2012

Duración: 1 año - 1 mes - 13 días

Cuantía total: 20.000 €

24 Nombre del proyecto: ARQUITECTURAS DE SERVIDORES, APLICACIONES Y SERVICIOS (ACOMP/2012/080)

Entidad de realización: Universitat Politècnica de València

Nombres investigadores principales (IP, Co-IP,...): Pedro Juan López Rodríguez

Nº de investigadores/as: 12

Entidad/es financiadora/s:

GENERALITAT VALENCIANA

Fecha de inicio: 01/01/2012

Duración: 11 meses - 30 días

Cuantía total: 8.000 €

25 Nombre del proyecto: ARQUITECTURA DE SERVIDORES, APLICACIONES Y SERVICIOS (TIN2009-14475-C04-01)

Entidad de realización: Universitat Politècnica de València

Nombres investigadores principales (IP, Co-IP,...): Pedro Juan López Rodríguez

Nº de investigadores/as: 38

Entidad/es financiadora/s:

MINISTERIO DE EDUCACION

Fecha de inicio: 01/01/2012

Duración: 11 meses - 30 días

Cuantía total: 0 €

26 Nombre del proyecto: PLATAFORMA DE SIMULACION DE REDES EN CHIP PARA CO-DISEÑO FIABLE, DETALLADO Y RAPIDO DE SISTEMAS MULTI-NUCLEO Y SISTEMAS EMPOTRADOS (INDIA) (PRI-PIBIN-2011-0989)

Grado de contribución: Investigador/a

Entidad de realización: Universitat Politècnica de València

Nombres investigadores principales (IP, Co-IP,...): José Flich Cardo

Nº de investigadores/as: 4

Entidad/es financiadora/s:

MINISTERIO DE ASUNTOS ECONOMICOS Y TRANSFORMACION DIGITAL

Fecha de inicio: 01/12/2011

Duración: 2 años - 11 meses - 29 días

Cuantía total: 100.000 €

27 Nombre del proyecto: SW/HW extensions for virtualized heterogeneous multicore platforms (288574)

Entidad de realización: Universitat Politècnica de València

Nombres investigadores principales (IP, Co-IP,...): María Engracia Gómez Requena

Nº de investigadores/as: 13

Entidad/es financiadora/s:



COMISION DE LAS COMUNIDADES EUROPEA

Fecha de inicio: 15/07/2011**Duración:** 3 años - 2 meses - 30 días**Cuantía total:** 455.197 €

- 28** **Nombre del proyecto:** MOD A: ORGANIZACION DE LAS XXI JORNADAS DE PARALELISMO (TIN2010-09892-E)

Entidad de realización: Universitat Politècnica de València**Nombres investigadores principales (IP, Co-IP,...):** María Engracia Gómez Requena**Nº de investigadores/as:** 5**Entidad/es financiadora/s:**

MINISTERIO DE ASUNTOS ECONOMICOS Y TRANSFORMACION DIGITAL

Fecha de inicio: 01/07/2010**Duración:** 1 año - 4 meses**Cuantía total:** 10.000 €

- 29** **Nombre del proyecto:** ARQUITECTURA DE SERVIDORES, APLICACIONES Y SERVICIOS (TIN2009-14475-C04-01)

Entidad de realización: Universitat Politècnica de València**Nombres investigadores principales (IP, Co-IP,...):** José Francisco Duato Marín**Nº de investigadores/as:** 37**Entidad/es financiadora/s:**

MINISTERIO DE EDUCACION

Fecha de inicio: 01/01/2010**Duración:** 3 años - 5 meses - 29 días**Cuantía total:** 855.228 €

- 30** **Nombre del proyecto:** NANOSCALE SILICON-AWARE NETWORK-ON-CHIP DESIGN PLATFORM (248972)

Grado de contribución: Investigador/a**Entidad de realización:** Universitat Politècnica de València**Nombres investigadores principales (IP, Co-IP,...):** José Flich Cardo**Nº de investigadores/as:** 22**Entidad/es financiadora/s:**

COMISION DE LAS COMUNIDADES EUROPEA

Fecha de inicio: 01/01/2010**Duración:** 3 años**Cuantía total:** 514.016 €

- 31** **Nombre del proyecto:** EXTENSION DE LA TECNOLOGIA DE RED HYPERTRANSPORT PARA LA MEJORA DE LA ESCALABILIDAD DE LOS SERVIDORES DE INTERNET (PROMETEO/2008/060)

Entidad de realización: Universitat Politècnica de València**Nombres investigadores principales (IP, Co-IP,...):** José Francisco Duato Marín**Nº de investigadores/as:** 13**Entidad/es financiadora/s:**

GENERALITAT VALENCIANA

Fecha de inicio: 25/05/2009**Duración:** 2 años - 7 meses - 2 días**Cuantía total:** 754.500,9 €

- 32** **Nombre del proyecto:** COMCAS: COMMUNICATION-CENTRIC HETEROGENEOUS MULTI-CORE ARCHITECTURES (TSI-020400-2009-64)

Grado de contribución: Investigador/a**Entidad de realización:** Universitat Politècnica de València



Nombres investigadores principales (IP, Co-IP,...): José Flich Cardo

Nº de investigadores/as: 8

Entidad/es financiadora/s:

MINISTERIO DE INDUSTRIA, COMERCIO Y TURISMO

Fecha de inicio: 18/03/2009

Duración: 1 año - 13 días

Cuantía total: 59.151 €

33 Nombre del proyecto: ARQUITECTURAS FIABLES Y DE ALTAS PRESTACIONES PARA CENTROS DE PROCESO DE DATOS Y SERVIDORES DE INTERNET (ACOMP/2009/265)

Entidad de realización: Universitat Politècnica de València

Nombres investigadores principales (IP, Co-IP,...): José Francisco Duato Marín

Nº de investigadores/as: 22

Entidad/es financiadora/s:

GENERALITAT VALENCIANA

Fecha de inicio: 01/01/2009

Duración: 1 año

Cuantía total: 18.000 €

34 Nombre del proyecto: MODALIDAD D: PLATAFORMA DE DISEÑO DE REDES EN CHIP (TIN2009-07340-E)

Grado de contribución: Investigador/a

Entidad de realización: Universitat Politècnica de València

Nombres investigadores principales (IP, Co-IP,...): José Flich Cardo

Nº de investigadores/as: 2

Entidad/es financiadora/s:

MINISTERIO DE EDUCACION

Fecha de inicio: 01/01/2009

Duración: 8 meses - 29 días

Cuantía total: 3.600 €

35 Nombre del proyecto: TECNICAS EFICIENTES DE ENCAMINAMIENTO Y CALIDAD DE SERVICIO EN REDES EN CHIP (PCC-08-0078)

Grado de contribución: Investigador/a

Entidad de realización: Universitat Politècnica de València

Nombres investigadores principales (IP, Co-IP,...): José Flich Cardo

Nº de investigadores/as: 1

Entidad/es financiadora/s:

JUNTA DE COMUNIDADES DE CASTILLA LA MANCHA

Fecha de inicio: 01/01/2008

Duración: 3 años - 3 meses

Cuantía total: 21.420 €

36 Nombre del proyecto: ARQUITECTURA DE SERVIDOR BASADA EN CLUSTER PARA APLICACIONES DE GENOMICA (PAID-05-06-6739)

Entidad de realización: Universitat Politècnica de València

Nombres investigadores principales (IP, Co-IP,...): Antonio Robles Martínez

Nº de investigadores/as: 6

Entidad/es financiadora/s:

UNIVERSIDAD POLITÉCNICA DE VALENCIA

Fecha de inicio: 21/12/2006

Duración: 1 año

Cuantía total: 9.900 €

- 37** **Nombre del proyecto:** ARQUITECTURAS FIABLES Y DE ALTAS PRESTACIONES PARA CENTROS DE PROCESO DE DATOS Y SERVIDORES DE INTERNET (CSD2006-00046)
Entidad de realización: Universitat Politècnica de València
Nombres investigadores principales (IP, Co-IP,...): José Francisco Duato Marín
Nº de investigadores/as: 40
Entidad/es financiadora/s: MINISTERIO DE EDUCACION
Fecha de inicio: 16/10/2006 **Duración:** 5 años - 8 meses - 30 días
Cuantía total: 1.655.000 €
- 38** **Nombre del proyecto:** MEJORA DE LA ARQUITECTURA DEL PROCESADOR Y DE LA RED DE INTERCONEXION DE LOS CLUSTERS DE PCS (TIN2006-15516-C04-01)
Entidad de realización: Universitat Politècnica de València
Nombres investigadores principales (IP, Co-IP,...): José Francisco Duato Marín
Nº de investigadores/as: 26
Entidad/es financiadora/s: MINISTERIO DE EDUCACION
Fecha de inicio: 01/10/2006 **Duración:** 3 años - 1 mes - 29 días
Cuantía total: 326.700 €
- 39** **Nombre del proyecto:** SCALABLE COMPUTER ARCHITECTURE (027648)
Entidad de realización: Universitat Politècnica de València
Nombres investigadores principales (IP, Co-IP,...): José Francisco Duato Marín
Nº de investigadores/as: 18
Entidad/es financiadora/s: COMISION DE LAS COMUNIDADES EUROPEA
Fecha de inicio: 01/01/2006 **Duración:** 4 años - 2 meses - 30 días
Cuantía total: 625.397,5 €
- 40** **Nombre del proyecto:** TECNICAS EFICIENTES DE CONTROL DE CONGESTION PARA LA MEJORA DE LAS PRESTACIONES DE LOS SERVIDORES DE INTERNET (PBC-05-005-2)
Grado de contribución: Investigador/a
Entidad de realización: Universitat Politècnica de València
Nombres investigadores principales (IP, Co-IP,...): José Flich Cardo
Nº de investigadores/as: 5
Entidad/es financiadora/s: JUNTA DE COMUNIDADES DE CASTILLA LA MANCHA
Fecha de inicio: 01/01/2005 **Duración:** 3 años
Cuantía total: 16.100 €
- 41** **Nombre del proyecto:** PROPUESTA, ANALISIS Y EVALUACION DE TECNICAS DE SOPORTE A UN MECANISMO DE CONTROL DE CONGESTION (PPI-06-04-5438)
Grado de contribución: Investigador/a
Entidad de realización: Universitat Politècnica de València
Nombres investigadores principales (IP, Co-IP,...): José Flich Cardo
Nº de investigadores/as: 4
Entidad/es financiadora/s: UNIVERSIDAD POLITECNICA DE VALENCIA
Fecha de inicio: 10/12/2004 **Duración:** 2 años

Cuantía total: 12.000 €

42 Nombre del proyecto: ARQUITECTURA DE SERVIDOR BASADA EN CLUSTER PARA APLICACIONES DE GENOMICA (GEN2003-20237-C06-05/NAC)

Entidad de realización: Universitat Politècnica de València

Nombres investigadores principales (IP, Co-IP,...): Antonio Robles Martínez

Nº de investigadores/as: 6

Entidad/es financiadora/s:

MINISTERIO DE EDUCACION

Fecha de inicio: 01/09/2004

Duración: 3 años

Cuantía total: 52.900 €

43 Nombre del proyecto: MEJORA DE LAS PRESTACIONES Y ESCALABILIDAD DE LAS REDES DE INTERCONEXION PARA CLUSTERS DE PCS Y ENCAMINADORES IP (TIC2003-08154-C06-01)

Entidad de realización: Universitat Politècnica de València

Nombres investigadores principales (IP, Co-IP,...): José Francisco Duato Marín

Nº de investigadores/as: 20

Entidad/es financiadora/s:

MINISTERIO DE CIENCIA Y TECNOLOGIA

Fecha de inicio: 01/12/2003

Duración: 3 años - 2 meses

Cuantía total: 521.520 €

44 Nombre del proyecto: AYUDA AL GRUPO: GRUPO DE ARQUITECTURAS PARALELAS (GRUPOS03/026)

Entidad de realización: Universitat Politècnica de València

Nombres investigadores principales (IP, Co-IP,...): José Francisco Duato Marín

Nº de investigadores/as: 17

Entidad/es financiadora/s:

GENERALITAT VALENCIANA; GENERALITAT VALENCIANA

Fecha de inicio: 01/01/2003

Duración: 2 años

Cuantía total: 15.438,79 €

45 Nombre del proyecto: DISEÑO DE ESTRATEGIAS AVANZADAS PARA ENCAMINAMIENTO EN REDES INFINIBAND (PBC-02-008)

Entidad de realización: Universitat Politècnica de València

Nombres investigadores principales (IP, Co-IP,...): Antonio Robles Martínez

Nº de investigadores/as: 2

Entidad/es financiadora/s:

JUNTA DE COMUNIDADES DE CASTILLA LA MANCHA

Fecha de inicio: 01/01/2002

Duración: 3 años

Cuantía total: 35.695,08 €

46 Nombre del proyecto: MEJORA DE LAS TECNOLOGIAS DE RED PARA SERVIDORES DE ALTAS PRESTACIONES Y BAJO COSTE (CTIDIB/2002/288)

Entidad de realización: Universitat Politècnica de València

Nombres investigadores principales (IP, Co-IP,...): Antonio Robles Martínez

Nº de investigadores/as: 6

Entidad/es financiadora/s:

GENERALITAT VALENCIANA



Fecha de inicio: 01/01/2002
Cuantía total: 21.737,97 €

Duración: 2 años

- 47 Nombre del proyecto:** MEJORA DE LAS PRESTACIONES Y SERVICIOS OFRECIDOS POR LAS REDES DE COMPUTADORES PERSONALES. DESARROLLO DE APLICACIONES MULTIMEDIA DISTRIBUIDAS (TIC2000-1151-C07-07)

Entidad de realización: Universitat Politècnica de València

Nombres investigadores principales (IP, Co-IP,...): Pedro Juan López Rodríguez

Nº de investigadores/as: 8

Entidad/es financiadora/s:

MINISTERIO DE CIENCIA Y TECNOLOGIA

Fecha de inicio: 28/12/2000

Duración: 3 años

Cuantía total: 113.759,56 €

- 48 Nombre del proyecto:** DESARROLLO DE UN SERVIDOR DE ALTAS PRESTACIONES Y BAJO COSTE A PARTIR DE COMPONENTES PARA COMPUTADORES PERSONALES Y ESTACIONES DE TRABAJO (1FD97-2129)

Entidad de realización: Universitat Politècnica de València

Nombres investigadores principales (IP, Co-IP,...): José Francisco Duato Marín

Nº de investigadores/as: 14

Entidad/es financiadora/s:

MINISTERIO DE EDUCACION ; MINISTERIO DE HACIENDA Y ADMINISTRACIONES PUBLICAS

Fecha de inicio: 31/12/1999

Duración: 2 años

Cuantía total: 233.493,2 €

- 49 Nombre del proyecto:** FIABILIDAD DE LAS REDES DE INTERCONEXION (6654)

Entidad de realización: Universitat Politècnica de València

Nombres investigadores principales (IP, Co-IP,...): Rosa María Alcover Arandiga

Nº de investigadores/as: 4

Entidad/es financiadora/s:

UNIVERSIDAD POLITECNICA DE VALENCIA

Fecha de inicio: 01/12/1999

Duración: 2 años

Cuantía total: 6.010,12 €

- 50 Nombre del proyecto:** FIABILIDAD DE LAS REDES DE INTERCONEXION (Desconocido)

Nombres investigadores principales (IP, Co-IP,...): Rosa María Alcover Arandiga

Nº de investigadores/as: 4

Entidad/es financiadora/s:

UNIVERSIDAD POLITECNICA DE VALENCIA - VICERRECTORADO DE I+D

Fecha de inicio: 01/12/1999

Duración: 1 año

Cuantía total: 0 €

- 51 Nombre del proyecto:** DESARROLLO DE TECNICAS DE ENCAMINAMIENTO PARA MULT (Desconocido)

Nombres investigadores principales (IP, Co-IP,...): Pedro Juan López Rodríguez

Nº de investigadores/as: 3

Entidad/es financiadora/s:

CONSELLERIA DE CULTURA, EDUCACIÓN Y CIENCIA. D.G. DE ENSEÑANZAS UNIVERSITARIAS E INVESTIGACIÓN



Fecha de inicio: 01/01/1999
Cuantía total: 1.983,34 €

Duración: 2 años

- 52** **Nombre del proyecto:** DESARROLLO DE TECNICAS DE ENCAMINAMIENTO PARA MULT (GV98-15-50)
Entidad de realización: Universitat Politècnica de València
Nombres investigadores principales (IP, Co-IP,...): Pedro Juan López Rodríguez
Nº de investigadores/as: 4
Entidad/es financiadora/s:
GENERALITAT VALENCIANA
- Fecha de inicio:** 01/01/1999
Cuantía total: 21.155,63 €
- Duración:** 2 años

Contratos, convenios o proyectos de I+D+i no competitivos con Administraciones o entidades públicas o privadas

- 1** **Nombre del proyecto:** SCALABLE HYBRID CONVERGENT NETWORK DESIGN AN SIMULATION
Entidad de realización: Universitat Politècnica de València
Nombres investigadores principales (IP, Co-IP,...): José Flich Cardo
Nº de investigadores/as: 4
Entidad/es financiadora/s:
HUAWEI TECHNOLOGIES CO., LTD
- Fecha de inicio:** 01/01/2015
Cuantía total: 115.768 €
- Duración:** 1 año - 2 meses

- 2** **Nombre del proyecto:** APPLICATION OF PARALLEL INTERCONNECT STATE-OF-THE-ART FAULT-TOLERANT ROUTING FOR MULTISTAGE COMPUTER INTERCONNECT FABRICS (Nº 91820515)
Entidad de realización: Universitat Politècnica de València
Nombres investigadores principales (IP, Co-IP,...): José Francisco Duato Marín
Nº de investigadores/as: 2
Entidad/es financiadora/s:
IBM RESEARCH GmbH
- Fecha de inicio:** 10/09/2003
Cuantía total: 22.500 €
- Duración:** 1 año

- 3** **Nombre del proyecto:** 30TH INTERNATIONAL CONFERENCE ON PARALLEL PROCESSING (ICPP-2001) (TIC2000-2984-E)
Entidad de realización: Universitat Politècnica de València
Nombres investigadores principales (IP, Co-IP,...): Pedro Juan López Rodríguez
Nº de investigadores/as: 6
Entidad/es financiadora/s:
MINISTERIO DE CIENCIA Y TECNOLOGIA
- Fecha de inicio:** 06/01/2002
Cuantía total: 9.015,18 €
- Duración:** 11 meses

- 4** **Nombre del proyecto:** APPLICATION OF THE FIELD OF PARALLEL INTERCONNECT EXPERTIZE TO HIGH-PERFORMANCE COMMUNICATION (CONTRACT Nº 89150515)
Entidad de realización: Universitat Politècnica de València



Nombres investigadores principales (IP, Co-IP,...): José Francisco Duato Marín

Nº de investigadores/as: 4

Entidad/es financiadora/s:

IBM RESEARCH GmbH

Fecha de inicio: 01/01/2001

Duración: 1 año - 6 meses

Cuantía total: 20.283 €

- 5 Nombre del proyecto:** DESARROLLO DE UN SERVIDOR DE ALTAS PRESTACIONES Y BAJO COSTE A PARTIR DE COMPONENTES PARA COMPUTADORES PERSONALES Y ESTACIONES DE TRABAJO (Nº PEDIDO 200.004)

Entidad de realización: Universitat Politècnica de València

Nombres investigadores principales (IP, Co-IP,...): José Francisco Duato Marín

Nº de investigadores/as: 16

Entidad/es financiadora/s:

TECNOLOGIA E ING.SISTEMAS Y SERV.AVANZ TELECOMUNIC, S.A.

Fecha de inicio: 31/12/1999

Duración: 2 años

Cuantía total: 24.040,48 €

Resultados

Propiedad industrial e intelectual

- 1 Título propiedad industrial registrada:** Method for Congestion Management of a Network, a Switch, and a Network
Tipo de propiedad industrial: Patente de invención
Inventores/autores/obtentores: FINBAR NAVEN; IAN JOHNSON; José Francisco Duato Marín; José Flich Cardo
Entidad titular de derechos: Xyratex Technology Ltd.
Nº de solicitud: US2009009204
- 2 Título propiedad industrial registrada:** Switches and a network of switches
Tipo de propiedad industrial: Patente de invención
Inventores/autores/obtentores: MARCELLO COPPOLA; RICCARDO LOCATELI; José Flich Cardo; José Francisco Duato Marín; José Cano Reyes
Entidad titular de derechos: ST Microelectronics
Nº de solicitud: 10382309.2

Actividades científicas y tecnológicas

Producción científica

Publicaciones, documentos científicos y técnicos

- 1** Mikel Labayen; Laura Medina Chaveli; Fernando Eizaguirre; José Flich Cardo; Naiara Aginako. HPC Platform for Railway Safety-Critical Functionalities Based on Artificial Intelligence. Applied Sciences. 13, 2023. ISSN 2076-3417. DOI: 10.3390/app13159017
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 2** Tomás Picornell Sanjuan; José Flich Cardo; Carles Hernández Luz; José Francisco Duato Marín. Enforcing Predictability of Many-cores with DCFNoC. IEEE Transactions on Computers. 70, pp. 270 - 283. 2020. ISSN 0018-9340. DOI: 10.1109/TC.2020.2987797
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 3** Tomás Picornell Sanjuan; José Flich Cardo; José Francisco Duato Marín; Carles Hernández Luz. HP-DCFNoC: High Performance Distributed Dynamic TDM Scheduler Based on DCFNoC Theory. IEEE Access. 8, pp. 194836 - 194849. 2020. ISSN 2169-3536. DOI: 10.1109/ACCESS.2020.3033853
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 4** Giovanni Agosta; William Fornaciari; David Atienza Alonso; RAMON CANAL; Alessandro Cilardo; José Flich Cardo; Carles Hernández Luz; Michal Kulczewski; Giuseppe Massari; Rafael Tornero Gavilá; Marina Zapater. The RECIPE approach to challenges in deeply heterogeneous high performance systems. Microprocessors and Microsystems. 77, pp. 1 - 13. 2020. ISSN 0141-9331. DOI: 10.1016/j.micpro.2020.103185
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 5** José Flich Cardo; Giovanni Agosta; Philipp Ampletzer; David Atienza Alonso; Carlo Brandolese; Etienne Cappe; Alessandro Cilardo; Leon Dragic; Alexandre Dray; Alen Duspara; William Fornaciari; Edoardo Fusella; Mirko Gagliardi; José María Martínez Martínez; Tomás Picornell Sanjuan; Rafael Tornero Gavilá. Exploring manycore architectures for next-generation HPC systems through the MANGO approach. Microprocessors and Microsystems. 61, pp. 154 - 170. 2018. ISSN 0141-9331. DOI: 10.1016/j.micpro.2018.05.011
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 6** Edoardo Fusella; José Flich Cardo; Alessandro Cilardo. Path Setup for Hybrid NoC Architectures Exploiting Flooding and Standby. IEEE Transactions on Parallel and Distributed Systems. 28, pp. 1403 - 1416. 2017. ISSN 1045-9219. DOI: 10.1109/TPDS.2016.2622265
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 7** Miguel Gorgues Alonso; José Flich Cardo. PROSA: Protocol-Driven Network on Chip Architecture. IEEE Transactions on Parallel and Distributed Systems. 2017. ISSN 1045-9219. DOI: 10.1109/TPDS.2017.2784422
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 8** Davide Zoni; José Flich Cardo; William Fornaciari. CUTBUF: Buffer Management and Router Design for Traffic Mixing in VNET-Based NoCs. IEEE Transactions on Parallel and Distributed Systems. 27, pp. 1603 - 1616. 2016. ISSN 1045-9219. DOI: 10.1109/TPDS.2015.2468716
Tipo de producción: Artículo científico **Tipo de soporte:** Revista

- 9** Miguel Gorgues Alonso; José Flich Cardo. End-Point Congestion Filter for Adaptive Routing with Congestion-Insensitive Performance. IEEE Computer Architecture Letters. pp. 9 - 12. 2016. ISSN 1556-6056. DOI: 10.1109/LCA.2015.2429130
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 10** Rimpjy Bishnoi; Vijay Laxmi; Manoj Singh Gaur; José Flich Cardo; FRANCISCO TRIVIÑO. A Brief Comment on "A Complete Self-Testing and Self-Configuring NoC Infrastructure for Cost-Effective MPSoCs". ACM Transactions on Embedded Computing Systems. 14, pp. 1 - 9. 2015. ISSN 1539-9087. DOI: 10.1145/2668121
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 11** Antoni Roca Pérez; Carles Hernández Luz; Mario Lodde .; José Flich Cardo. Area-efficient snoopy-aware NoC design for high-performance chip multiprocessor systems. Computers & Electrical Engineering. 45, pp. 374 - 385. 2015. ISSN 0045-7906
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 12** JESUS ESCUDERO; Ernst Gunnar Gran; PEDRO JAVIER GARCÍA GARCÍA; José Flich Cardo; Tor Skeie; OLAV LYSNE; FRANCISCO J. QUILES FLOR; José Francisco Duato Marín. Efficient and Cost-Effective Hybrid Congestion Control for HPC Interconnection Networks. IEEE Transactions on Parallel and Distributed Systems. 26, pp. 107 - 119. 2015. ISSN 1045-9219. DOI: 10.1109/TPDS.2014.2307851
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 13** DAVIDE BERTOZZI; Giorgos Dimitrakopoulos; José Flich Cardo; SOEREN SONNTAG. The fast evolving landscape of on-chip communication - Selected future challenges and research avenues. Design Automation for Embedded Systems. 19, pp. 59 - 76. 2015. ISSN 0929-5585. DOI: 10.1007/s10617-014-9137-6
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 14** José Cano Reyes; José Flich Cardo; Antoni Roca Pérez; José Francisco Duato Marín; MARCELLO COPPOLA; RICCARDO LOCATELI. Efficient Routing in Heterogeneous SoC Designs with Small Implementation Overhead. IEEE Transactions on Computers. pp. 557 - 569. 2014. ISSN 0018-9340. DOI: <http://doi.ieeecomputersociety.org/10.1109/TC.2012.299>
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 15** Masoumeh Ebrahimi; Masoud Daneshtalab; Pasi Liljeberg; Juha Plosila; José Flich Cardo; Hannu Tenhunen. Path-Based Partitioning Methods for 3D Networks-on-Chip with Minimal Adaptive Routing. IEEE Transactions on Computers. pp. 718 - 733. 2014. ISSN 0018-9340. DOI: <http://doi.ieeecomputersociety.org/10.1109/TC.2012.255>
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 16** Mario Lodde .; José Flich Cardo. Runtime Home Mapping for Effective Memory Resource Usage. Microprocessors and Microsystems. 38, pp. 276 - 291. 2014. ISSN 0141-9331. DOI: <http://dx.doi.org/10.1016/j.micpro.2014.03.008>
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 17** Alberto Ghiribaldi; DANIELE LUDOVICI; Francisco Triviño García; ALESSANDRO STRANO; José Flich Cardo; José Luis Sánchez García; F. J. ALFARO; Michele Favalli; DAVIDE BERTOZZI. A complete self-testing and self-configuring NoC infrastructure for cost-effective MPSoCs. ACM Transactions on Embedded Computing Systems. 12, pp. 1 - 29. 2013. ISSN 1539-9087. DOI: <http://dx.doi.org/10.1145/2485984.2485994>
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 18** JESUS ESCUDERO; PEDRO JAVIER GARCÍA GARCÍA; FRANCISCO J. QUILES FLOR; José Flich Cardo; José Francisco Duato Marín. An Effective and Feasible Congestion Management Technique for High-Performance MINs with Tag-Based Distributed Routing. IEEE Transactions on Parallel and Distributed Systems. 24, pp. 1918 - 1929. 2013. ISSN 1045-9219. DOI: 10.1109/TPDS.2012.303
Tipo de producción: Artículo científico **Tipo de soporte:** Revista

- 19** Mario Lodde .; Antoni Roca Pérez; José Flich Cardo. Built-in fast gather control network for efficient support of coherence protocols. IET Computers & Digital Techniques. 7, pp. 69 - 80. 2013. ISSN 1751-8601. DOI: 10.1049/iet-cdt.2012.0056
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 20** José Flich Cardo; M PALESI. Introduction to the Special Section on On-Chip and Off-Chip Network Architectures. ACM Transactions on Embedded Computing Systems. 12, pp. 1 - 2. 2013. ISSN 1539-9087. DOI: <http://dx.doi.org/10.1145/2485984.2485992>
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 21** Antoni Roca Pérez; Carles Hernández Luz; José Flich Cardo; Federico Silla Jiménez; José Francisco Duato Marín. Silicon-aware distributed switch architecture for on-chip networks. Journal of Systems Architecture. 59, pp. 505 - 515. 2013. ISSN 1383-7621. DOI: 10.1016/j.sysarc.2013.03.008
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 22** José Flich Cardo; Tor Skeie; ANDRES MEJIA; OLAV LYSNE; Pedro Juan López Rodríguez; Antonio Robles Martínez; José Francisco Duato Marín; MICHIOHIRO KOIBUCHI; Thomas Rokicki; Jose Carlos Sancho. A Survey and Evaluation of Topology-Agnostic Deterministic Routing Algorithms. IEEE Transactions on Parallel and Distributed Systems. 23, pp. 405 - 425. 2012. ISSN 1045-9219. DOI: 10.1109/TPDS.2011.190
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 23** Francisco Triviño García; José Luis Sánchez García; F. J. ALFARO; José Flich Cardo. Network-on-Chip Virtualization in Chip-Multiprocessor Systems. Journal of Systems Architecture. 58, pp. 126 - 139. 2012. ISSN 1383-7621. DOI: <http://dx.doi.org/10.1016/j.sysarc.2012.03.001>
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 24** Carles Hernández Luz; Antoni Roca Pérez; Federico Silla Jiménez; José Flich Cardo; José Francisco Duato Marín. On the Impact of Within-Die Process Variation in GALS-Based NoC Performance. IEEE Transactions on Computer-Aided Design of Integrated Circuits and Systems. 31, pp. 294 - 307. 2012. ISSN 0278-0070
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 25** José Flich Cardo; Scott Pakin; Craig Stunkel. Special issue on Communication Architectures for Scalable Systems (presentación y resumen artículos seleccionados). Journal of Parallel and Distributed Computing. 11, pp. 1399 - 1400. 2012. ISSN 0743-7315. DOI: <http://dx.doi.org/10.1016/j.jpdc.2012.05.007>
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 26** RAFAEL TORNERO; JUAN MANUEL ORDUÑA HUERTAS; ANDRES MEJIA; José Flich Cardo; José Francisco Duato Marín. A Communication-Driven Routing Technique for Application-Specific NoCs. International Journal of Parallel Programming. 39, pp. 357 - 374. 2011. ISSN 0885-7458
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 27** Antoni Roca Pérez; José Flich Cardo; Federico Silla Jiménez; José Francisco Duato Marín. A low-latency modular switch for CMP systems. Microprocessors and Microsystems. 35, pp. 742 - 754. 2011. ISSN 0141-9331
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 28** Carles Hernández Luz; Antoni Roca Pérez; José Flich Cardo; Federico Silla Jiménez; José Francisco Duato Marín. Characterizing the impact of process variation on 45 nm NoC-based CMPs. Journal of Parallel and Distributed Computing. 71, pp. 651 - 663. 2011. ISSN 0743-7315
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 29** JESUS ESCUDERO; PEDRO JAVIER GARCÍA GARCÍA; FRANCISCO J. QUILES FLOR; José Flich Cardo; José Francisco Duato Marín. Cost-effective queue schemes for reducing head-of-line blocking in fat-trees. Concurrency and Computation: Practice and Experience. 23, pp. 2235 - 2248. 2011. ISSN 1532-0626

**Tipo de producción:** Artículo científico**Tipo de soporte:** Revista

- 30** SAMUEL RODRIGO MOCHOLÍ; José Flich Cardo; Antoni Roca Pérez; SIMONE MEDARDONI; DAVIDE BERTOZZI; Jesús Camacho Villanueva; Federico Silla Jiménez; José Francisco Duato Marín. Cost-Efficient On-Chip Routing Implementations for CMP and MPSoC Systems. IEEE Transactions on Computer-Aided Design of Integrated Circuits and Systems. pp. 534 - 547. 2011. ISSN 0278-0070

Tipo de producción: Artículo científico**Tipo de soporte:** Revista

- 31** Carles Hernández Luz; Antoni Roca Pérez; Federico Silla Jiménez; José Flich Cardo; José Francisco Duato Marín. Fault-Tolerant Vertical Link Design for Effective 3D Stacking. IEEE Computer Architecture Letters. 10, pp. 41 - 44. 2011. ISSN 1556-6056

Tipo de producción: Artículo científico**Tipo de soporte:** Revista

- 32** JESUS ESCUDERO; PEDRO JAVIER GARCÍA GARCÍA; FRANCISCO J. QUILES FLOR; José Flich Cardo; José Francisco Duato Marín. OBQA: Smart and cost-efficient queue scheme for Head-of-Line blocking elimination in fat-trees. Journal of Parallel and Distributed Computing. 71, pp. 1460 - 1472. 2011. ISSN 0743-7315

Tipo de producción: Artículo científico**Tipo de soporte:** Revista

- 33** FRANCISCO TRIVIÑO; José Luis Sánchez García; Francisco José Alfaro Cortés; José Flich Cardo. Virtualizing network-on-chip resources in chip-multiprocessors. Microprocessors and Microsystems. 35, pp. 230 - 245. 2011. ISSN 0141-9331

Tipo de producción: Artículo científico**Tipo de soporte:** Revista

- 34** Teresa Del Montecarmelo Nachiondo Farinós; José Flich Cardo; José Francisco Duato Marín. Buffer Management Strategies to Reduce HoL Blocking. IEEE Transactions on Parallel and Distributed Systems. 21, pp. 739 - 753. 2010. ISSN 1045-9219. DOI: 10.1109/TPDS.2009.63

Tipo de producción: Artículo científico**Tipo de soporte:** Revista

- 35** A. MARTÍNEZ; PEDRO JAVIER GARCÍA GARCÍA; Francisco José Alfaro Cortés; J.L. SÁNCHEZ; José Flich Cardo; FRANCISCO J. QUILES FLOR; José Francisco Duato Marín. A Switch Architecture Guaranteeing QoS Provision and HOL Blocking Elimination,. IEEE Transactions on Parallel and Distributed Systems. 20, pp. 13 - 24. 2009. ISSN 1045-9219

Tipo de producción: Artículo científico**Tipo de soporte:** Revista

- 36** SAMUEL RODRIGO MOCHOLÍ; SIMONE MEDARDONI; José Flich Cardo; DAVIDE BERTOZZI; José Francisco Duato Marín. Efficient implementation of distributed routing algorithms for NoCs. IET Computers & Digital Techniques. 3, pp. 460 - 475. 2009. ISSN 1751-8601. DOI: 10.1049/iet-cdt.2008.0092

Tipo de producción: Artículo científico**Tipo de soporte:** Revista

- 37** ANDRÉS MEJÍA GÓMEZ; M PALESI; José Flich Cardo; SHASHI KUMAR; Pedro Juan López Rodríguez; R HOLSMARK; José Francisco Duato Marín. Region-based Routing: A Mechanism to Support Efficient Routing Algorithms in NoCs. IEEE Transactions on Very Large Scale Integration (VLSI) Systems. 17, pp. 356 - 369. 2009. ISSN 1063-8210

Tipo de producción: Artículo científico**Tipo de soporte:** Revista

- 38** OLAV LYSNE; JOSÉ MIGUEL MONTAÑANA ALIAGA; José Flich Cardo; José Francisco Duato Marín; TIMOTHY MARK PINKSTON; Tor Skeie. An Efficient and Deadlock-Free Network Reconfiguration Protocol. IEEE Transactions on Computers. 57, pp. 762 - 779. 2008. ISSN 0018-9340

Tipo de producción: Artículo científico**Tipo de soporte:** Revista

- 39** José Flich Cardo; José Francisco Duato Marín. Logic-Based Distributed Routing for NoCs. IEEE Computer Architecture Letters. 7, pp. 13 - 16. 2008. ISSN 1556-6056

Tipo de producción: Artículo científico**Tipo de soporte:** Revista

- 40** José Flich Cardo; SAMUEL RODRIGO MOCHOLÍ; José Francisco Duato Marín; THOMAS SODRING; ASCHILD SOLHEIM; Tor Skeie; OLAV LYSNE. On the Potential of NoC Virtualization for Multicore Chips. Scalable Computing: Practice and Experience. 9, pp. 165 - 177. 2008. ISSN electronica
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 41** JOSÉ MIGUEL MONTAÑANA ALIAGA; José Flich Cardo; Antonio Robles Martínez; José Francisco Duato Marín. An Scalable Methodology for Computing Fault-Free Paths in InfiniBand Torus Networks. Lecture Notes in Computer Science. pp. 79 - 92. 2007. ISSN 0302-9743
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 42** PEDRO JAVIER GARCÍA GARCÍA; José Flich Cardo; José Francisco Duato Marín; FRANCISCO J. QUILES FLOR; IAN JOHNSON; FINBAR NAVEN. Decongestants for clogged networks. IEEE Potentials. 26, pp. 36 - 41. 2007. ISSN 0278-6648
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 43** ALEJANDRO MARTINEZ VICENTE; PEDRO JAVIER GARCÍA GARCÍA; Francisco José Alfaro Cortés; José Luis Sánchez García; José Flich Cardo; FRANCISCO J. QUILES FLOR; José Francisco Duato Marín. Integrated QoS Provision and Congestion Management for Interconnection Networks. Lecture Notes in Computer Science. pp. 837 - 847. 2007. ISSN 0302-9743
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 44** ALEJANDRO MARTINEZ VICENTE; PEDRO JAVIER GARCÍA GARCÍA; Francisco José Alfaro Cortés; JOSE LUIS SANCHEZ; José Flich Cardo; FRANCISCO J. QUILES FLOR; José Francisco Duato Marín. A Cost-Effective Interconnection Network Architecture with QoS and Congestion Management Support. Lecture Notes in Computer Science. 4128, pp. 884 - 895. 2006. ISSN 0302-9743
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 45** María Engracia Gómez Requena; NILS AGNE NORDBOTTEN; José Flich Cardo; Pedro Juan López Rodríguez; Antonio Robles Martínez; José Francisco Duato Marín; Tor Skeie; OLAV LYSNE. A Routing Methodology for Achieving Fault Tolerance in Direct Networks. IEEE Transactions on Computers. 55, pp. 400 - 415. 2006. ISSN 0018-9340
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 46** PEDRO JAVIER GARCÍA GARCÍA; FRANCISCO J. QUILES FLOR; José Flich Cardo; José Francisco Duato Marín; IAN JOHNSON; FINBAR NAVEN. Efficient, Scalable Congestion Management for Interconnection Networks. IEEE Micro. 26, pp. 52 - 66. 2006. ISSN 0272-1732
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 47** MICHIIHIRO KOIBUCHI; Juan Carlos Martínez González; José Flich Cardo; Antonio Robles Martínez; Pedro Juan López Rodríguez; José Francisco Duato Marín. Enforcing in-order packet delivery in system area networks with adaptive routing. Journal of Parallel and Distributed Computing. 65, pp. 1223 - 1236. 2005. ISSN 0743-7315
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 48** NILS AGNE NORDBOTTEN; María Engracia Gómez Requena; José Flich Cardo; Pedro Juan López Rodríguez; Antonio Robles Martínez; José Francisco Duato Marín; Tor Skeie; OLAV LYSNE. A Fully Adaptive Fault-Tolerant Routing Methodology. Lecture Notes in Computer Science. pp. 341 - 356. 2004. ISSN 0302-9743
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 49** María Engracia Gómez Requena; José Francisco Duato Marín; José Flich Cardo; Pedro Juan López Rodríguez; Antonio Robles Martínez; NILS AGNE NORDBOTTEN; OLAV LYSNE; Tor Skeie. A new adaptive fault-tolerant methodology for direct networks. Lecture Notes in Computer Science. pp. 462 - 473. 2004. ISSN 0302-9743
Tipo de producción: Artículo científico **Tipo de soporte:** Revista

- 50** María Engracia Gómez Requena; José Francisco Duato Marín; José Flich Cardo; Pedro Juan López Rodríguez; Antonio Robles Martínez; NILS AGNE NORDBOTTEN; OLAV LYSNE; Tor Skeie. An Efficient Fault-Tolerant Routing Methodology for Meshes and Tori. Computer architecture letters. 3, pp. 10 - 13. 2004. ISSN ?????
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 51** MICHIIHIRO KOIBUCHI; Juan Carlos Martínez González; José Flich Cardo; José Francisco Duato Marín. In-Order Packet Delivery Techniques of Adaptive Routing in System Area Networks. Summer United Workshops on Parallel, Distributed and Cooperative Processing. 23, pp. 133 - 138. 2004. ISSN 0919-6072
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 52** OLAV LYSNE; JOSÉ MIGUEL MONTAÑANA ALIAGA; TIMOTHY MARK PINKSTON; José Francisco Duato Marín; Tor Skeie; José Flich Cardo. Simple Deadlock-free dynamic network reconfiguration. Lecture Notes in Computer Science. pp. 504 - 515. 2004. ISSN 0302-9743
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 53** Juan Carlos Martínez González; José Flich Cardo; Antonio Robles Martínez; Pedro Juan López Rodríguez; José Francisco Duato Marín. Supporting Adaptive Routing in IBA Switches. Journal of Systems Architecture. 49, pp. 441 - 456. 2004. ISSN 1383-7621
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 54** José Flich Cardo; Pedro Juan López Rodríguez; Manuel José Pérez Malumbres; José Francisco Duato Marín. Applying In-Transit Buffers to Boost the Performance of Networks with Source Routing. IEEE Transactions on Computers. 52, pp. 1134 - 1152. 2003. ISSN 0018-9340
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 55** Pedro Juan López Rodríguez; José Flich Cardo; Antonio Robles Martínez. Low-Fragmentation Mapping Strategies for Linear Forwarding Tables in InfiniBand. Lecture Notes in Computer Science. pp. 947 - 957. 2003. ISSN 0302-9743
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 56** José Flich Cardo; Pedro Juan López Rodríguez; Manuel José Pérez Malumbres; José Francisco Duato Marín. Boosting the performance of Myrinet networks. IEEE Transactions on Parallel and Distributed Systems. 13, pp. 693 - 709. 2002. ISSN 1045-9219
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 57** María Engracia Gómez Requena; José Flich Cardo; Antonio Robles Martínez; Pedro Juan López Rodríguez; José Francisco Duato Marín. Evaluation of Routing Algorithms for InfiniBand Networks. Lecture Notes in Computer Science. 2400, pp. 775 - 780. 2002. ISSN 0302-9743
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 58** José Flich Cardo; Pedro Juan López Rodríguez; JOSÉ CARLOS SANCHO PITARCH; Antonio Robles Martínez; José Francisco Duato Marín. Improving InfiniBand Routing through Multiple Virtual Networks. Lecture Notes in Computer Science. 2327, pp. 49 - 63. 2002. ISSN 0302-9743
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 59** José Flich Cardo; Manuel José Pérez Malumbres; Pedro Juan López Rodríguez; José Francisco Duato Marín. In-Transit Buffers: A Mechanism to Support Minimal Routing in Myrinet. IEEE Technical Committee on Computer Architecture Newsletter. 1, pp. 3 - 4. 2000. ISSN 7878778
Tipo de producción: Artículo científico **Tipo de soporte:** Revista

- 60** Izan Catalán Gallach; Rafael Tornero Gavilá; David Rodríguez Agut; José María Martínez Martínez; José Flich Cardo; Carles Hernández Luz; Jorge García Martínez; Eduardo Quinones; Asaf Badouh; Fabrice Auzanneau; Tatiana Kelly da Silva Fidalgo; Iacopo Colonnelli; Marco Aldinucci; Jesus Perales; Jorge Ejarque; Santiago Marco; François Galea; David González; José Ramón Hervás; Barbara Cantalupo; Enzo Tartaglione. The DeepHealth HPC Infrastructure: Leveraging heterogenous HPC and cloud computing infrastructures for IA-based Medical solutions. HPC, Big Data, and AI Convergence Towards Exascale: Challenge and Vision. 10, pp. 191 - 217. CRC Press. Taylor & Francis Group, 2022. ISBN 9781032009841
Tipo de producción: Capítulo de libro **Tipo de soporte:** Libro
- 61** Marco Aldinucci; David Atienza Alonso; Federico Bolelli; Mónica Caballero Galeote; Iacopo Colonnelli; José Flich Cardo; Jon Ander Gómez Adrian; David Gonzalez; Costantino Grana; Marco Grangetto; Simone Leo; Pedro Juan López Rodríguez; Dana Oniga; Roberto Paredes Palacios; Luca Pireddu. The DeepHealth Toolkit: A Key European Free and Open-Source Software for Deep Learning and Computer Vision Ready to Exploit Heterogeneous HPC and Cloud Architectures. Technologies and Applications for Big Data Value. 9, pp. 183 - 202. Springer, 2022. ISBN 978-3-030-78306-8
Tipo de producción: Capítulo de libro **Tipo de soporte:** Libro
- 62** José Flich Cardo; Marco Aldinucci; David Atienza Alonso; Federico Bolelli; M Caballero; Iacopo Colonnelli; Marco Grangetto; Simone Leo; Pedro Juan López Rodríguez. The DeepHealth Toolkit: A Key European Free and Open-Source Software for Deep Learning and Computer Vision Ready to Exploit Heterogeneous HPC and Cloud Architectures. Technologies and Applications for Big Data Value. 9, pp. 183 - 202. Springer, 2022. ISBN 978-3-030-78306-8
Tipo de producción: Capítulo de libro **Tipo de soporte:** Libro
- 63** José Flich Cardo. Flow Control. Encyclopedia of Parallel Computing. 1, pp. 683 - 689. Springer, 2011. ISBN 978-0-387-09765-7
Tipo de producción: Capítulo de libro **Tipo de soporte:** Libro
- 64** José Flich Cardo. Switch Architecture. Encyclopedia of Parallel Computing. 1, pp. 1971 - 1977. Springer, 2011. ISBN 978-0-387-09765-7
Tipo de producción: Capítulo de libro **Tipo de soporte:** Libro
- 65** José Flich Cardo; SAMUEL RODRIGO MOCHOLÍ; Antoni Roca Pérez; SIMONE MEDARDONI. Routing Algorithms and Mechanisms. Designing Network-on-Chip Architectures in the Nanoscale Era. 5, pp. 135 - 174. Chapman and Hall/CRC Press, 2010. ISBN 978-1439837108
Tipo de producción: Capítulo de libro **Tipo de soporte:** Libro
- 66** José Flich Cardo; Federico Silla Jiménez; Carles Hernández Luz; Mario Lodde .Congestion Management and Process Variation. Designing Network-on-Chip Architectures in the Nanoscale Era. 12, pp. 383 - 420. Chapman and Hall/CRC Press, 2010. ISBN 978-1439837108
Tipo de producción: Capítulo de libro **Tipo de soporte:** Libro
- 67** DAVIDE BERTOZZI; SIMONE MEDARDONI; Antoni Roca Pérez; José Flich Cardo; Federico Silla Jiménez; Francisco Gilabert Villamon. Switch Models. Designing Network-on-Chip Architectures in the Nanoscale Era. 13, pp. 421 - 442. Chapman and Hall/CRC Press, 2010. ISBN 978-1439837108
Tipo de producción: Capítulo de libro **Tipo de soporte:** Libro
- 68** José Flich Cardo. Mejora de las prestaciones de las redes de estaciones de trabajo con encaminamiento fuente. UPV, 2010. ISBN 978-84-692-9382-9
Tipo de producción: Libro o monografía científica **Tipo de soporte:** Libro

Trabajos presentados en congresos nacionales o internacionales

- 1** **Título del trabajo:** An Open-Source FPGA Platform for Shared-Memory Heterogeneous Many-Core Architecture Exploration
Nombre del congreso: XXXVIII Conference on Design of Circuits and Integrated Systems (DCIS 2023)
Ciudad de celebración: Málaga, España,
Fecha de celebración: 17/11/2023
Rafael Tornero Gavilá; David Rodríguez Agut; José María Martínez Martínez; José Flich Cardo. pp. null - null.
- 2** **Título del trabajo:** Diseño y Exploración de Aceleradores Hardware en la Plataforma SELENE
Nombre del congreso: VII Jornadas de Computación Empotrada y Reconfigurable. Jornadas SARTECO 2023
Ciudad de celebración: Ciudad Real, España,
Fecha de celebración: 22/09/2023
Pablo Andreu Cerezo; Tomás Picornell Sanjuan; Vátsistas Kostalampros; Pedro Juan López Rodríguez; José Flich Cardo; Miquel Moreto; Carles Hernández Luz. "Actas de las Jornadas SARTECO 2023". pp. 117 - 122. Sociedad Española de Arquitectura y Tecnología de Computadores, ISSN 978-84-09-54466-0
- 3** **Título del trabajo:** Estudio sobre la redundancia a nivel de bit y el impacto de Bit Flips en las Redes Neuronales Convolucionales.
Nombre del congreso: XXXIII Jornadas de Paralelismo. Jornadas SARTECO 2023
Ciudad de celebración: Ciudad Real, España,
Fecha de celebración: 22/09/2023
Izan Catalán Gallach; José Flich Cardo; Carles Hernández Luz. "Avances en arquitectura y tecnología de computadores: Actas de las Jornadas SARTECO 2023". pp. 155 - 160. Sociedad Española de Arquitectura y Tecnología de Computadores, ISSN 978-84-09-54466-0
- 4** **Título del trabajo:** On The Potentials of Input Repetition in CNN for Reducing Multiplications
Nombre del congreso: 19th International Summer School on Advanced Computer Architecture and Compilation for High-performance Embedded Systems (ACACES 2023)
Ciudad de celebración: Fiuggi, Italy,
Fecha de celebración: 15/07/2023
Laura Medina Chaveli; José Flich Cardo. pp. 11 - 15.
- 5** **Título del trabajo:** GEMM-Like Convolution for Deep Learning Inference on the Xilinx Versal
Nombre del congreso: Workshop HPC on Heterogeneous Hardware 2023 (H3)
Ciudad de celebración: Hamburg, Germany,
Fecha de celebración: 25/05/2023
Jie Lei; Héctor Martínez; José Flich Cardo; Enrique Salvador Quintana Ortí. "High Performance Computing. ISC High Performance 2023. Lecture Notes in Computer Science, vol 13999". pp. null - null. Springer, ISSN 978-3-031-40843-4
- 6** **Título del trabajo:** GEMM-Like Convolution for Deep Learning Inference on the Xilinx Versal
Nombre del congreso: Workshop HPC on Heterogeneous Hardware 2023 (H3)
Ciudad de celebración: Hamburg, Germany,
Fecha de celebración: 25/05/2023
Jie Lei; Héctor Martínez; José Flich Cardo; Enrique Salvador Quintana Ortí. "High Performance Computing. ISC High Performance 2023. Lecture Notes in Computer Science, vol 13999". pp. null - null. Springer, ISSN 978-3-031-40843-4

- 7 Título del trabajo:** Towards Efficient Neural Network Model Parallelism on Multi-FPGA Platforms
Nombre del congreso: Design, Automation and Test in Europe Conference (DATE 2023)
Ciudad de celebración: Antwerp, Belgium,
Fecha de celebración: 19/04/2023
David Rodríguez Agut; Rafael Tornero Gavilá; José Flich Cardo. "2023 Design, Automation & Test in Europe Conference & Exhibition (DATE)". pp. 1 - 6. IEEE, ISSN 978-3-9819263-7-8
- 8 Título del trabajo:** Toward Matrix Multiplication for Deep Learning Inference on the Xilinx Versal
Nombre del congreso: 31st Euromicro International Conference on Parallel, Distributed, and Network-Based Processing (PDP 2023)
Ciudad de celebración: Naples, Italy,
Fecha de celebración: 03/03/2023
Jie Lei; José Flich Cardo; Enrique Salvador Quintana Ortí. "31st Euromicro International Conference on Parallel, Distributed, and Network-Based Processing PDP 2023". pp. null - null. IEEE Computer Society, ISSN 979-8-3503-3763-1
- 9 Título del trabajo:** Efficient Inference Of Image-Based Neural Network Models In Reconfigurable Systems With Pruning And Quantization
Nombre del congreso: 29th IEEE International Conference on Image Processing (ICIP 2022)
Ciudad de celebración: Bordeaux, France,
Fecha de celebración: 19/10/2022
José Flich Cardo; Laura Medina Chaveli; Izan Catalán Gallach; Carles Hernández Luz; Andrea Bragagnolo; Fabrice Auzanneau; David Briand. "2022 IEEE International Conference on Image Processing (ICIP)". pp. 2491 - 2495. IEEE, ISSN 978-1-6654-9620-9
- 10 Título del trabajo:** HLSinf: Una Plataforma de Aceleración de Procesos de Inferencia en FPGA aplicado a Imágenes Médicas
Nombre del congreso: XXXII Jornadas de Paralelismo. Jornadas SARTECO 2022
Ciudad de celebración: Alicante, España,
Fecha de celebración: 23/09/2022
Laura Medina Chaveli; Izan Catalán Gallach; José Flich Cardo; Carles Hernández Luz; Andrea Bragagnolo; Fabrice Auzanneau; David Briand. "Avances en arquitectura y tecnología de computadores: Actas de las Jornadas SARTECO 2022". pp. 185 - 190. Universidad de Alicante, ISSN 978-84-1302-185-0
- 11 Título del trabajo:** Implementación de Algoritmos de Convolución en Plataforma de Inferencia para FPGAs
Nombre del congreso: XXXII Jornadas de Paralelismo. Jornadas SARTECO 2022
Ciudad de celebración: Alicante, España,
Fecha de celebración: 23/09/2022
Izan Catalán Gallach; José Flich Cardo; Carles Hernández Luz. "Avances en arquitectura y tecnología de computadores: Actas de las Jornadas SARTECO 2022". pp. 217 - 223. Universidad de Alicante, ISSN 978-84-1302-185-0
- 12 Título del trabajo:** Comparison of Convolutional Algorithms on FPGAs Devices
Nombre del congreso: 18th International Summer School on Advanced Computer Architecture and Compilation for High-performance Embedded Systems (ACACES 2022)
Ciudad de celebración: Fiuggi, Italia,
Fecha de celebración: 16/07/2022
Izan Catalán Gallach; José Flich Cardo; Carles Hernández Luz. pp. 101 - 104.

- 13 Título del trabajo:** The HLSinf AI hardware accelerator for Safety-related Applications in SELENE
Nombre del congreso: 18th International Summer School on Advanced Computer Architecture and Compilation for High-performance Embedded Systems (ACACES 2022)
Ciudad de celebración: Fiuggi, Italia,
Fecha de celebración: 16/07/2022
Laura Medina Chaveli; José Flich Cardo; Carles Hernández Luz. pp. 109 - 112.
- 14 Título del trabajo:** Artificial Intelligence for High-performance Human Space Flight Avionics Systems
Nombre del congreso: Data Systems In Aerospace Conference (DASIA 2022)
Ciudad de celebración: Online,
Fecha de celebración: 19/05/2022
Carles Hernández Luz; Nick Hauptvogel; Laura Medina Chaveli; Charles-Alexis Lefebvre; José Flich Cardo; Martin Rönnbäck; Dierk Lüdemann. pp. null - null.
- 15 Título del trabajo:** The SELENE Deep Learning Acceleration Framework for Safety-related Applications
Nombre del congreso: Design, Automation and Test in Europe Conference (DATE 2022)
Ciudad de celebración: Online,
Fecha de celebración: 23/03/2022
Laura Medina Chaveli; Salvador Carrión Ponz; Pablo Andreu Cerezo; Tomás Picornell Sanjuan; José Flich Cardo; Carles Hernández Luz; Michael Sandoval; Markel Sainz; Charles-Alexis Lefebvre; Martin Rönnbäck; Martin Matschnig; Matthias Wessling; Herbert Taucher. "DATE '22: Design, Automation and Test in Europe". pp. 644 - 647. European Design and Automation Association, ISSN 978-3-9819263-6-1
- 16 Título del trabajo:** Improving the Robustness of Redundant Execution with Register File Randomization
Nombre del congreso: IEEE/ACM International Conference On Computer-Aided Design (ICCAD 2021)
Ciudad de celebración: Munich, Germany,
Fecha de celebración: 04/11/2021
Ilya Tuzov; Pablo Andreu Cerezo; Laura Medina Chaveli; Tomás Picornell Sanjuan; Antonio Robles Martínez; Pedro Juan López Rodríguez; José Flich Cardo; Carles Hernández Luz. "2021 IEEE/ACM International Conference On Computer-Aided Design (ICCAD)". pp. 1 - 9. IEEE, ISSN 978-1-6654-4507-8
- 17 Título del trabajo:** From a FPGA Prototyping Platform to a Computing Platform: The MANGO Experience
Nombre del congreso: Design, Automation and Test in Europe (DATE 2021)
Ciudad de celebración: Online,
Fecha de celebración: 05/02/2021
José Flich Cardo; Rafael Tornero Gavilá; David Rodríguez Agut; Davide Russo; José María Martínez Martínez; Carles Hernández Luz. "Proceedings of the 2021 Design, Automation & Test in Europe (DATE 2021)". pp. 1 - 6. IEEE, ISSN 978-3-9819263-5-4
- 18 Título del trabajo:** SELENE: Self-Monitored Dependable Platform for High-Performance Safety-Critical Systems.
Nombre del congreso: 23rd Euromicro Conference on Digital System Design (DSD 2020)
Ciudad de celebración: Online,
Fecha de celebración: 28/08/2020
Carles Hernández Luz; José Flich Cardo; Roberto Paredes Palacios; Charles-Alexis Lefebvre; Imanol Allende; Jaume Abella; David Trilla; Martin Matschnig; Bernhard Fischer; Konrad Schwarz; Jan Kiszka; Martin Rönnbäck; Johan Klockars; Nicholas Mc Guire; Franz Rammerstorfer. "Proceedings of the 23rd Euromicro Conference on Digital System Design (DSD 2020)". pp. 370 - 377. IEEE, ISSN 978-1-7281-9535-3

- 19 Título del trabajo:** Distributed Training on a Highly Heterogeneous HPC System
Nombre del congreso: XX International Conference on Embedded Computer Systems: Architectures, Modeling and Simulation (SAMOS 2020)
Ciudad de celebración: Online,
Fecha de celebración: 09/07/2020
José Flich Cardo; Carles Hernández Luz; Eduardo Quinones; Roberto Paredes Palacios. "Embedded Computer Systems: Architectures, Modeling, and Simulation. 20th International Conference, SAMOS 2020, Samos, Greece, July 5-9, 2020, Proceedings". pp. 359 - 370. Springer Nature, ISSN 978-3-030-60938-2
- 20 Título del trabajo:** A Low-Latency and Flexible TDM NoC for Strong Isolation in Security-Critical Systems
Nombre del congreso: 13th IEEE International Symposium on Embedded Multicore/Many-core Systems-on-Chip (MCSoc-19)
Ciudad de celebración: Singapore,
Fecha de celebración: 04/10/2019
Miguel Gorgues Alonso; José Flich Cardo; Meriem Turki; DAVIDE BERTOZZI. "2019 IEEE 13th International Symposium on Embedded Multicore/Many-core Systems-on-Chip (MCSoc)". pp. 149 - 156. IEEE, ISSN 978-1-7281-4882-3
- 21 Título del trabajo:** Challenges in Deeply Heterogeneous High Performance Systems
Nombre del congreso: 22nd Euromicro Conference on Digital System Design (DSD 2019)
Ciudad de celebración: Kallithea, Chalkidiki, Greece,
Fecha de celebración: 30/08/2019
William Fornaciari; Giovanni Agosta; David Atienza Alonso; RAMON CANAL; Alessandro Cilardo; José Flich Cardo; Carles Hernández Luz; Michal Kulczewski; Giuseppe Massari; RAFAEL TORNERO; Marina Zapater. "Proceedings - Euromicro Conference on Digital System Design, DSD 2019". pp. 428 - 435. IEEE, ISSN 978-172812861-0
- 22 Título del trabajo:** DCFNoC: A new time-predictable NoC design paradigm
Nombre del congreso: Fifteenth International Summer School on Advanced Computer Architecture and Compilation for High-Performance and Embedded Systems (ACACES 2019)
Ciudad de celebración: Fiuggi, Italy,
Fecha de celebración: 20/07/2019
Tomás Picornell Sanjuan; José Flich Cardo; Carles Hernández Luz; José Francisco Duato Marín. pp. 139 - 142.
- 23 Título del trabajo:** On the Search of DNN Layers for Efficient Hardware Implementation of the Training Process
Nombre del congreso: Fifteenth International Summer School on Advanced Computer Architecture and Compilation for High-Performance and Embedded Systems (ACACES 2019)
Ciudad de celebración: Fiuggi, Italy,
Fecha de celebración: 20/07/2019
Vincenzo Scotti; José Flich Cardo; Pedro Juan López Rodríguez. pp. 91 - 94.
- 24 Título del trabajo:** Updated parallel computing strategies for nondeterministic dynamic analysis of railway bridges
Nombre del congreso: First International Symposium on Risk Analysis and Safety of Complex Structures and Components (IRAS 2019)
Ciudad de celebración: Porto, Portugal,
Fecha de celebración: 02/07/2019
Laura Medina Chaveli; Marc Gavilán Gil; Pedro Museros Romero; Roberto Palma Guerrero; José Flich Cardo. pp. 196 - 197.

- 25 Título del trabajo:** DCFNoC: A Delayed Conflict-Free Time Division Multiplexing Network on Chip
Nombre del congreso: 56th Design Automation Conference (DAC 2019)
Ciudad de celebración: Las Vegas, USA,
Fecha de celebración: 06/06/2019
Tomás Picornell Sanjuan; José Flich Cardo; Carles Hernández Luz; José Francisco Duato Marín.
"DAC '19 Proceedings of the 56th Annual Design Automation Conference 2019". pp. 0 - 0. ACM, ISSN 978-1-4503-6725-7
- 26 Título del trabajo:** The MANGO Process for Designing and Programming Multi-Accelerator Multi-FPGA Systems
Nombre del congreso: Fourth International Workshop on Heterogeneous High-performance Reconfigurable Computing (H2RC'18)
Ciudad de celebración: Dallas, USA,
Fecha de celebración: 11/11/2018
Rafael Tornero Gavilá; José Flich Cardo; José María Martínez Martínez; Tomás Picornell Sanjuan; Vincezo Scotti. pp. 1 - 4.
- 27 Título del trabajo:** Deeply Heterogeneous Many-Accelerator Infrastructure for HPC Architecture Exploration
Nombre del congreso: International Conference on Parallel Computing (ParCo 2017)
Ciudad de celebración: Bologna, Italy,
Fecha de celebración: 01/03/2018
José Flich Cardo; Alessandro Cilardo; Mario Kovac; Rafael Tornero Gavilá; Mirko Gagliardi; Edoardo Fusella; José María Martínez Martínez; Tomás Picornell Sanjuan. "Parallel Computing is Everywhere". pp. 381 - 389. IOS Press, ISSN 978-1-61499-842-6
- 28 Título del trabajo:** Arquitectura de Red con Reserva de Anchos de Banda para Sistemas Heterogéneos Basados en FPGAs
Nombre del congreso: XXVIII Jornadas de Paralelismo. Jornadas SARTECO 2017
Ciudad de celebración: Málaga, Spain,
Fecha de celebración: 22/09/2017
Tomás Picornell Sanjuan; José Flich Cardo; Rafael Tornero Gavilá; José María Martínez Martínez. "Avances en arquitectura y tecnología de computadores". pp. 463 - 472. Sociedad de Arquitectura y Tecnología de Computadores (SARTECO), ISSN 978-84-697-4835-0
- 29 Título del trabajo:** MANGO: Exploring Manycore Architectures for Next-GeneratiOn HPC Systems
Nombre del congreso: 20th Euromicro Conference on Digital System Design (DSD 2017)
Ciudad de celebración: Vienna, Austria,
Fecha de celebración: 01/09/2017
José Flich Cardo; Giovanni Agosta; Philipp Ampletzer; David Atienza Alonso; Carlo Brandolese; Etienne Cappe; Alessandro Cilardo; Leon Dragic; Alexandre Dray; Alen Duspara; William Fornaciari; Gerald Guillaume; Ynse Hoornenborg; José María Martínez Martínez; Tomás Picornell Sanjuan; Rafael Tornero Gavilá. "Proceedings 20th Euromicro Conference on Digital System Design DSD 2017". pp. 478 - 485. IEEE, ISSN 978-1-5386-2145-5
- 30 Título del trabajo:** ICARO-PAPM: Congestion Management with Selective Queue Power-Gating
Nombre del congreso: International Conference on High Performance Computing & Simulation (HPCS 2017)
Ciudad de celebración: Génova, Italia,
Fecha de celebración: 21/07/2017
José Vicente Escamilla López; José Flich Cardo; Mario Roberto Casu. "Proceedings 2017 International Conference on High Performance Computing & Simulation HPCS 2017". pp. 259 - 266. IEEE, ISSN 978-1-5386-3250-5

- 31 Título del trabajo:** Router Design for Bandwidth Reservation Guarantees
Nombre del congreso: Thirteenth International Summer School on Advanced Computer Architecture and Compilation for High-Performance and Embedded Systems (ACACES 2017)
Ciudad de celebración: Fiuggi, Italy,
Fecha de celebración: 15/07/2017
Tomás Picornell Sanjuan; José Flich Cardo; Rafael Tornero Gavilá; José María Martínez Martínez. "ACACES 2017. Advanced Computer Architecture and Compilation for High-Performance and Embedded Systems". pp. 191 - 194. HiPEAC, ISSN 978-88-905806-5-9
- 32 Título del trabajo:** Increasing the Efficiency of Latency-Driven DVFS with a Smart NoC Congestion Management Strategy
Nombre del congreso: 10th IEEE International Symposium on Embedded Multicore/Many-core Systems-on-Chip (MCSoc-16)
Ciudad de celebración: Lyon, France,
Fecha de celebración: 23/09/2016
José Vicente Escamilla López; Mario Roberto Casu; José Flich Cardo. "IEEE 10th International Symposium on Embedded Multicore/Many-core Systems-on-Chip". pp. 241 - 248. IEEE, ISSN 978-1-5090-3530-4
- 33 Título del trabajo:** Arquitectura NoC Híbrida con Conmutación de Paquete-Circuito Dirigida por el Protocolo de Coherencia
Nombre del congreso: XXVII Jornadas de Paralelismo. Jornadas SARTECO 2016
Ciudad de celebración: Salamanca, Spain,
Fecha de celebración: 16/09/2016
Miguel Gorgues Alonso; José Flich Cardo. "Actas Jornadas SARTECO 2016". pp. 421 - 429. Universidad de Salamanca, ISSN 978-84-9012-626-4
- 34 Título del trabajo:** Guaranteeing latencies in DVFS-based NoCs under unbalanced traffic loads
Nombre del congreso: XXVII Jornadas de Paralelismo. Jornadas SARTECO 2016
Ciudad de celebración: Salamanca, Spain,
Fecha de celebración: 16/09/2016
José Vicente Escamilla López; Mario Roberto Casu; José Flich Cardo. "Actas Jornadas SARTECO 2016". pp. 431 - 439. Universidad de Salamanca, ISSN 978-84-9012-626-4
- 35 Título del trabajo:** Logic-based implementation of fault-tolerant routing in 3D network-on-chips
Nombre del congreso: 10th IEEE/ACM International Symposium on Networks-on-Chip (NOCS 2016)
Ciudad de celebración: Nara, Japan,
Fecha de celebración: 02/09/2016
Behrad Niazmand; Siavoosh Payandeh Azad; José Flich Cardo; Jaan Raik; Gert Jervan; Thomas Hollstein. "2016 Tenth IEEE/ACM International Symposium on Networks-on-Chip (NOCS)". pp. 1 - 8. IEEE, ISSN 978-1-4673-9030-9
- 36 Título del trabajo:** PROSA: protocol-driven NoC architecture
Nombre del congreso: 10th IEEE/ACM International Symposium on Networks-on-Chip (NOCS 2016)
Ciudad de celebración: Nara, Japan,
Fecha de celebración: 02/09/2016
Miguel Gorgues Alonso; José Flich Cardo. "2016 Tenth IEEE/ACM International Symposium on Networks-on-Chip (NOCS)". pp. 1 - 8. IEEE, ISSN 978-1-4673-9030-9
- 37 Título del trabajo:** Enabling HPC for QoS-sensitive applications: the MANGO approach
Nombre del congreso: Design, Automation and Test in Europe (DATE 2016)
Ciudad de celebración: Dresden, Germany,
Fecha de celebración: 18/03/2016

José Flich Cardo; Giovanni Agosta; Philipp Ampletzer; David Atienza Alonso; Carlo Brandolese; Alessandro Cilardo; William Fornaciari; Ynse Hoornenborg; Mario Kovac; Bruno Maitre; Giuseppe Massari; Hrvoje Mlinaric; Ermis Papastefanakis; Fabrice Roudet; Rafael Tornero Gavilá; Davide Zoni. "Proceedings of the 2016 Design, Automation & Test in Europe Conference & Exhibition (DATE)". pp. 702 - 707. EDAA, ISSN 978-3-9815370-6-2

38 Título del trabajo: The MANGO FET-HPC Project: An Overview

Nombre del congreso: 18th IEEE International Conference on Computational Science and Engineering (CSE 2015)

Ciudad de celebración: Porto, Portugal,

Fecha de celebración: 23/10/2015

José Flich Cardo; Giovanni Agosta; Philipp Ampletzer; David Atienza Alonso; Alessandro Cilardo; William Fornaciari; Mario Kovac; Fabrice Roudet; Davide Zoni. "2015 IEEE 18th International Conference on Computational Science and Engineering". pp. 351 - 354. IEEE Computer Society Proceedings, ISSN 978-1-4673-8297-7

39 Título del trabajo: End-Point Congestion Filter for highly-Loaded Network with Adaptive routing

Nombre del congreso: XXVI Jornadas de Paralelismo

Ciudad de celebración: Córdoba,

Fecha de celebración: 25/09/2015

Miguel Gorgues Alonso; José Flich Cardo. "Actas-XXVI Edición de las Jornadas de Paralelismo (JP2015)". pp. 213 - 217. Pedro del Río Obejo (Copisterías Don Folio), ISSN 978-84-16017-52-2

40 Título del trabajo: Mejorando DVFS en redes en chip mediante técnicas de control de congestión

Nombre del congreso: XXVI Jornadas de Paralelismo

Ciudad de celebración: Córdoba,

Fecha de celebración: 25/09/2015

José Vicente Escamilla López; José Flich Cardo; PEDRO JAVIER GARCÍA GARCÍA. "Actas-XXVI Edición de las Jornadas de Paralelismo (JP2015)". pp. 250 - 257. Pedro del Río Obejo (Copisterías Don Folio), ISSN 978-84-16017-52-2

41 Título del trabajo: Customizable Heterogeneous Acceleration for Tomorrow's High-Performance Computing

Nombre del congreso: 17th IEEE International Conference on High Performance Computing and Communications (HPCC 2015)

Ciudad de celebración: New York, USA,

Fecha de celebración: 26/08/2015

Alessandro Cilardo; José Flich Cardo; Mirko Gagliardi; Rafael Tornero Gavilá. "High Performance Computing and Communications (HPCC), 2015 IEEE 7th International Symposium on Cyberspace Safety and Security (CSS), 2015 IEEE 12th International Conference on Embedded Software and Systems (ICSS), 2015 IEEE 17th International Conference on". pp. 1181 - 1185. IEEE, ISSN 978-1-4799-8936-2

42 Título del trabajo: Efficient DVFS Operation in NoCs Through a Proper Congestion Management Strategy

Nombre del congreso: Fourth International Workshop on On-chip memory hierarchies and interconnects: organization, management and implementation (OMHI 2015)

Ciudad de celebración: Vienna, Austria,

Fecha de celebración: 24/08/2015

José Vicente Escamilla López; José Flich Cardo; PEDRO JAVIER GARCÍA GARCÍA. "Euro-Par 2015: Parallel Processing Workshops". pp. 339 - 351. Springer International Publishing, ISSN 978-3-319-27307-5

43 Título del trabajo: D2-LBDR: Distance-Driven Routing to Handle Permanent Failures in 2D Mesh NoCs

Nombre del congreso: Design, Automation and Test in Europe (DATE 2015)

Ciudad de celebración: Grenoble, France,

Fecha de celebración: 13/03/2015

Rimpy Bishnoi; Vijay Laxmi; Manoj Singh Gaur; José Flich Cardo. "Proceedings of the Design, Automation and Test in Europe (DATE 2015)". pp. 800 - 805. ACM Digital Library, ISSN 978-3-9815370-4-8

- 44 Título del trabajo:** Synergistic Use of Multiple On-Chip Networks for Ultra-Low Latency and Scalable Distributed Routing Reconfiguration
Nombre del congreso: Design, Automation and Test in Europe (DATE 2015)
Ciudad de celebración: Grenoble, France,
Fecha de celebración: 13/03/2015
Marco Balboni; José Flich Cardo; DAVIDE BERTOZZI. "Proceedings of the Design, Automation and Test in Europe (DATE 2015)". pp. 806 - 811. ACM Digital Library, ISSN 978-3-9815370-4-8
- 45 Título del trabajo:** Achieving Balanced Buffer Utilization with a Proper Co-Design of Flow Control and Routing Algorithm
Nombre del congreso: 8th IEEE International Symposium on Networks-on-Chip (NoCS 2014)
Ciudad de celebración: Ferrara, Italia,
Fecha de celebración: 19/09/2014
Miguel Gorgues Alonso; Dong Xiang; José Flich Cardo; Zhigang Yu; José Francisco Duato Marín. "2014 Eighth IEEE/ACM International Symposium on Networks-on-Chip (NoCs)". pp. 25 - 32. IEEE, ISSN 978-1-4799-5347-9
- 46 Título del trabajo:** Codiseño de un Mecanismo de Control Flujo y un Algoritmo de Encaminamiento
Nombre del congreso: XXV Jornadas de Paralelismo
Ciudad de celebración: Valladolid, Spain,
Fecha de celebración: 19/09/2014
Miguel Gorgues Alonso; José Flich Cardo; Dong Xiang; José Francisco Duato Marín. "Actas de las XXV Jornadas de Paralelismo". pp. 455 - 462. Universidad de Valladolid, ISSN 978-84-697-0329-8
- 47 Título del trabajo:** ICARO: Congestion Isolation in Networks-On-Chip
Nombre del congreso: 8th IEEE International Symposium on Networks-on-Chip (NoCS 2014)
Ciudad de celebración: Ferrara, Italia,
Fecha de celebración: 19/09/2014
José Vicente Escamilla López; José Flich Cardo; PEDRO JAVIER GARCÍA GARCÍA. "2014 Eighth IEEE/ACM International Symposium on Networks-on-Chip (NoCs)". pp. 159 - 166. IEEE, ISSN 978-1-4799-5347-9
- 48 Título del trabajo:** Optimizing the Overhead for Network-On-Chip Routing Reconfiguration in Parallel Multi-Core Platforms
Nombre del congreso: 2013 International Symposium on System-on-Chip
Ciudad de celebración: Tampere, Finland,
Fecha de celebración: 24/10/2013
Marco Balboni; Francisco Triviño García; José Flich Cardo; DAVIDE BERTOZZI. pp. 1 - 8.
- 49 Título del trabajo:** Congestion Isolation in Networks-on-chip
Nombre del congreso: XXIV Jornadas de Paralelismo
Ciudad de celebración: Madrid,
Fecha de celebración: 20/09/2013
José Vicente Escamilla López; José Flich Cardo; PEDRO JAVIER GARCÍA GARCÍA. "Actas de las XXIV Jornadas de Paralelismo". pp. 24 - 29. Universidad Complutense de Madrid, ISSN 978-84-695-8330-2
- 50 Título del trabajo:** Dynamic Cache Blocks Mapping to Reduce Last-Level Cache Access Latency
Nombre del congreso: XXIV Jornadas de Paralelismo
Ciudad de celebración: Madrid,



Fecha de celebración: 20/09/2013

Mario Lodde.; José Flich Cardo; MANUEL E. ACACIO SÁNCHEZ. "Actas de las XXIV Jornadas de Paralelismo". pp. 6 - 11. Universidad Complutense de Madrid, ISSN 978-84-695-8330-2

51 Título del trabajo: Effective On-Chip Traffic Compression in Embedded Systems

Nombre del congreso: XXIV Jornadas de Paralelismo

Ciudad de celebración: Madrid,

Fecha de celebración: 20/09/2013

María Soler Heredia; José Flich Cardo. "Actas de las XXIV Jornadas de Paralelismo". pp. 228 - 233. Universidad Complutense de Madrid, ISSN 978-84-695-8330-2

52 Título del trabajo: Adaptive Routing and Dynamic Frequency Scaling for NoC Power-Performance Optimizations

Nombre del congreso: 23rd International Workshop on Power And Timing Modeling, Optimization and Simulation (PATMOS 2013)

Ciudad de celebración: Karlsruhe, Germany,

Fecha de celebración: 11/09/2013

Davide Zoni; José Flich Cardo; William Fornaciari. pp. 1 - 4.

53 Título del trabajo: A Lightweight Network of IDs to Quickly Deliver Simple Control Messages

Nombre del congreso: Second International Workshop on On-chip memory hierarchies and interconnects: organization, management and implementation (OMHI2013). in conjunction with Euro-Par 2013

Ciudad de celebración: Aachen, Germany,

Fecha de celebración: 30/08/2013

José Flich Cardo; Mario Lodde. "Euro-Par 2013: Parallel Processing Workshops". pp. 1 - 8. Springer Lecture Notes in Computer Science Volume 8374, ISSN 978-3-642-54419-4

54 Título del trabajo: Making the Network Scalable: Inter-subnet Routing in InfiniBand

Nombre del congreso: 19th International European Conference on Parallel and Distributed Computing (Euro-Par 2013)

Ciudad de celebración: Aachen, Germany,

Fecha de celebración: 30/08/2013

Bartosz Bogdanski; Bjorn Dag Johnsen; SVEN-ARNE REINEMO; José Flich Cardo. "Euro-Par 2013: Parallel Processing Workshops Lecture Notes in Computer Science, Vol. 8374". pp. 685 - 698. Springer, ISSN 978-3-642-54419-4

55 Título del trabajo: Power Saving by NoC Traffic Compression

Nombre del congreso: Second International Workshop on On-chip memory hierarchies and interconnects: organization, management and implementation (OMHI2013). in conjunction with Euro-Par 2013

Ciudad de celebración: Aachen, Germany,

Fecha de celebración: 30/08/2013

María Soler Heredia; José Flich Cardo. "Euro-Par 2013: Parallel Processing Workshops". pp. 1 - 10. Springer Lecture Notes in Computer Science Volume 8374, ISSN 978-3-642-54419-4

56 Título del trabajo: Towards Efficient Dynamic LLC Home Bank Mapping with NoC-Level Support

Nombre del congreso: 19th International European Conference on Parallel and Distributed Computing (Euro-Par 2013)

Ciudad de celebración: Aachen, Germany,

Fecha de celebración: 30/08/2013

Mario Lodde.; José Flich Cardo; MANUEL E. ACACIO SÁNCHEZ. "Euro-Par 2013: Parallel Processing Workshops Lecture Notes in Computer Science, Vol. 8374". pp. 178 - 190. Springer, ISSN 978-3-642-54419-4



- 57 Título del trabajo:** Optimizing the Overhead for Network-on-Chip Routing Reconfiguration in Parallel Multi-Core Platforms
Nombre del congreso: 9th International Summer School on Advanced Computer Architecture and Compilation for Embedded Systems (ACACES 2013)
Ciudad de celebración: Fiuggi, Italy,
Fecha de celebración: 20/07/2013
Marco Balboni; Francisco Triviño García; José Flich Cardo; DAVIDE BERTOZZI. pp. 1 - 4.
- 58 Título del trabajo:** CASS Introduction
Nombre del congreso: 3rd Workshop on Communication Architecture for Scalable Systems (CASS 2013)
Ciudad de celebración: Boston, USA,
Fecha de celebración: 20/05/2013
José Flich Cardo; Scott Pakin; Craig Stunkel. "2013 IEEE 27th International Parallel & Distributed Processing Symposium Workshops and PhD Forum". pp. 779 - 780. IEEE, ISSN 978-0-7685-4979-8
- 59 Título del trabajo:** Head-of-Line Blocking Avoidance in Networks-on-Chip
Nombre del congreso: 3rd Workshop on Communication Architecture for Scalable Systems (CASS 2013)
Ciudad de celebración: Boston, USA,
Fecha de celebración: 20/05/2013
José Vicente Escamilla López; José Flich Cardo; PEDRO JAVIER GARCÍA GARCÍA. "2013 IEEE 27th International Parallel & Distributed Processing Symposium Workshops and PhD Forum". pp. 796 - 805. IEEE, ISSN 978-0-7685-4979-8
- 60 Título del trabajo:** An NoC and cache hierarchy substrate to address effective virtualization and fault-tolerance
Nombre del congreso: 7th IEEE International Symposium on Networks-on-Chip (NoCS 2013)
Ciudad de celebración: Tempe, Arizona,
Fecha de celebración: 24/04/2013
Mario Lodde .; José Flich Cardo. "2013 Seventh IEEE/ACM International Symposium on Networks-on-Chip (NoCS)". pp. 1 - 8. IEEE, ISSN 978-1-4673-6493-5
- 61 Título del trabajo:** A Fast Algorithm for Runtime Reconfiguration to Maximize the Lifetime of Nanoscale NoCs
Nombre del congreso: 7th Workshop on Interconnection Network Architectures: On-Chip, Multi-Chip (INA-OCMC 2013)
Ciudad de celebración: Berlin, Alemania,
Fecha de celebración: 23/01/2013
Francisco Triviño García; DAVIDE BERTOZZI; José Flich Cardo. "Proceedings of the 7th International Workshop on Interconnection Network Architecture: On-Chip, Multi-Chip". pp. 1 - 8. ACM, ISSN 978-1-4503-1784-9
- 62 Título del trabajo:** A NoC-level Support for Broadcast-based Coherence Protocols
Nombre del congreso: XXIII Jornadas de Paralelismo
Ciudad de celebración: Elche,
Fecha de celebración: 21/09/2012
Mario Lodde .; José Flich Cardo; MANUEL E. ACACIO SÁNCHEZ. "Actas de las XXIII Jornadas de Paralelismo JP 2012". pp. 449 - 454. Universidad Miguel Hernández, ISSN 978-84-695-4471-6
- 63 Título del trabajo:** BAHIA: Burst-Aware Head-of-Line Blocking Injection Avoidance
Nombre del congreso: XXIII Jornadas de Paralelismo
Ciudad de celebración: Elche,



Fecha de celebración: 21/09/2012

José Vicente Escamilla López; José Flich Cardo; PEDRO JAVIER GARCÍA GARCÍA. "Actas de las XXIII Jornadas de Paralelismo JP 2012". pp. 351 - 356. Universidad Miguel Hernández, ISSN 978-84-695-4471-6

64 Título del trabajo: OSR-Lite: Fast and Deadlock-Free NoC Reconfiguration Framework

Nombre del congreso: XXIII Jornadas de Paralelismo

Ciudad de celebración: Elche,

Fecha de celebración: 21/09/2012

Francisco Triviño García; ALESSANDRO STRANO; José Flich Cardo; DAVIDE BERTOZZI; José Luis Sánchez García; Francisco José Alfaro Cortés. "Actas de las XXIII Jornadas de Paralelismo JP 2012". pp. 199 - 204. Universidad Miguel Hernández, ISSN 978-84-695-4471-6

65 Título del trabajo: Enabling High-Performance Crossbars through a Floorplan-Aware Design

Nombre del congreso: 41st International Conference on Parallel Processing (ICPP 2012)

Ciudad de celebración: Pittsburgh, USA,

Fecha de celebración: 13/09/2012

Antoni Roca Pérez; Carles Hernández Luz; José Flich Cardo; Federico Silla Jiménez; José Francisco Duato Marín. "International Conference on Parallel Processing (ICPP 2012)". pp. 269 - 278. IEEE Computer Society, ISSN 978-1-4673-2508-0

66 Título del trabajo: DESA: Distributed Elastic Switch Architecture for efficient networks-on-FPGAs

Nombre del congreso: 22nd IEEE International Conference on Field Programmable Logic and Applications (FPL 2012)

Ciudad de celebración: Oslo, Noruega,

Fecha de celebración: 31/08/2012

Antoni Roca Pérez; José Flich Cardo; Giorgos Dimitrakopoulos. "2012 22nd International Conference on Field Programmable Logic and Applications (FPL)". pp. 394 - 399. IEEE, ISSN 978-1-4673-2256-0

67 Título del trabajo: Dynamic Last-Level Cache Allocation to Reduce Area and Power Overhead in Directory Coherence Protocols

Nombre del congreso: International European Conference on Parallel and Distributed Computing (Euro-Par 2012)

Ciudad de celebración: Rodas, Grecia,

Fecha de celebración: 31/08/2012

Mario Lodde.; José Flich Cardo; MANUEL E. ACACIO SÁNCHEZ. "18th International Conference, Euro-Par 2012. Lecture Notes in Computer Science, Vol. 7484". pp. 206 - 218. Springer, ISSN 978-3-642-32820-6

68 Título del trabajo: Detecting Sharing Patterns in Industrial Parallel Applications for Embedded Heterogeneous Multicore Systems

Nombre del congreso: 1st International Workshop on On-chip memory hierarchies and interconnects: organization, management and implementation (OMHI 2012)

Ciudad de celebración: Rodas, Grecia,

Fecha de celebración: 27/08/2012

Albert Esteve García; María Engracia Gómez Requena; María Soler Heredia; Antonio Robles Martínez; José Flich Cardo. "Lecture Notes in Computer Science (LNCS), volume 7640". pp. 317 - 326. Springer, ISSN 978-3-642-36949-0

69 Título del trabajo: OSR-Lite: Fast and Deadlock-Free NoC Reconfiguration Framework

Nombre del congreso: XII International Conference on Embedded Computer Systems: Architectures, Modeling and Simulation (IC-SAMOS 2012)

Ciudad de celebración: Samos, Grecia,

Fecha de celebración: 19/07/2012



ALESSANDRO STRANO; DAVIDE BERTOZZI; Francisco Triviño García; José Luis Sánchez García; F. J. ALFARO; José Flich Cardo. pp. 86 - 95.

70 Título del trabajo: Burst-Aware HoL Blocking Avoidance

Nombre del congreso: 8th International Summer School on Advanced Computer Architecture and Compilation for Embedded Systems

Ciudad de celebración: Fiuggi, Italia,

Fecha de celebración: 14/07/2012

José Vicente Escamilla López; José Flich Cardo; PEDRO JAVIER GARCÍA GARCÍA. "8th International Summer School on Advanced Computer Architecture and Compilation for Embedded Systems". pp. 237 - 240. Academia Press, ISSN 978-90-382-1987-5

71 Título del trabajo: Memory coherence and compression in the vlrtilcal Project

Nombre del congreso: 8th International Summer School on Advanced Computer Architecture and Compilation for Embedded Systems

Ciudad de celebración: Fiuggi, Italia,

Fecha de celebración: 14/07/2012

Albert Esteve Garcia; María Soler Heredia; María Engracia Gómez Requena; Antonio Robles Martínez; José Flich Cardo. "8th International Summer School on Advanced Computer Architecture and Compilation for Embedded Systems". pp. 263 - 266. Academia Press, ISSN 978-90-382-1987-5

72 Título del trabajo: Heterogeneous NoC Design for Efficient Broadcast-based Coherence Protocol Support

Nombre del congreso: 6th IEEE International Symposium on Networks-on-Chip (NoCS 2012)

Ciudad de celebración: Lyngby, Dinamarca,

Fecha de celebración: 11/05/2012

Mario Lodde .; José Flich Cardo; MANUEL E. ACACIO SÁNCHEZ. "2012 Sixth IEEE/ACM International Symposium on Networks on Chip (NoCS 2012)". pp. 59 - 66. Institute of Electrical and Electronics Engineers (IEEE), ISSN 9781467309738

73 Título del trabajo: Transient and Permanent Error Control for High End Multiprocessor Systems-on-Chip

Nombre del congreso: 6th IEEE International Symposium on Networks-on-Chip (NoCS 2012)

Ciudad de celebración: Lyngby, Dinamarca,

Fecha de celebración: 11/05/2012

Quioian Yu; José Cano Reyes; José Flich Cardo; Paul Ampadu. "2012 Sixth IEEE/ACM International Symposium on Networks on Chip (NoCS 2012)". pp. 169 - 176. Institute of Electrical and Electronics Engineers (IEEE), ISSN 9781467309738

74 Título del trabajo: Exploring NoC Virtualization Alternatives in CMPs

Nombre del congreso: 20th Euromicro International Conference on Parallel, Distributed and Network-based Processing (PDP 2012)

Ciudad de celebración: Garching, Alemania,

Fecha de celebración: 17/02/2012

Francisco Triviño García; José Luis Sánchez García; F. J. ALFARO; José Flich Cardo. "20th Euromicro International Conference on Parallel, Distributed and Network-based Processing (PDP 2012). Proceedings". pp. 473 - 482. IEEE Computer Society (CPS), ISSN 978-0-7695-4633-9

75 Título del trabajo: Heterogeneous network design for effective support of invalidation-based coherency protocols

Nombre del congreso: 6th Workshop on Interconnection Network Architectures: On-Chip, Multi-Chip (INA-OCMC 2012)

Ciudad de celebración: Paris, Francia,

Fecha de celebración: 25/01/2012



Mario Lodde .; Antoni Roca Pérez; José Flich Cardo. "Proceedings of the 2012 Interconnection Network Architecture: On-Chip, Multi-Chip Workshop". pp. 1 - 4. ACM, ISSN 978-1-4503-1010-9

- 76 Título del trabajo:** Qest for the ultimate Network-on-Chip: the nanoc project
Nombre del congreso: 6th Workshop on Interconnection Network Architectures: On-Chip, Multi-Chip (INA-OCMC 2012)
Ciudad de celebración: Paris, Francia,
Fecha de celebración: 25/01/2012
ALESSANDRO STRANO; DAVIDE BERTOZZI; Federico Angiolini; L. Di Gregorio; FRANK OLAF SEM-JACOBSEN; Vladimir Todorov; José Flich Cardo; Federico Silla Jiménez; Tobias Bjerregaard. "Proceedings of the 2012 Interconnection Network Architecture: On-Chip, Multi-Chip Workshop". pp. 43 - 46. ACM, ISSN 978-1-4503-1010-9
- 77 Título del trabajo:** A fast centralized computation routing algorithm for self-configuring NoC systems
Nombre del congreso: 18th International Conference on High Performance Computing (HiPC 2011)
Ciudad de celebración: Bangalore, India,
Fecha de celebración: 21/12/2011
Francisco José Alfaro Cortés; FRANCISCO TRIVIÑO; JOSE LUIS SANCHEZ; José Flich Cardo. "Proceedings". pp. 1 - 10. IEEE Society Press, ISSN 978-1-4577-1950-9
- 78 Título del trabajo:** HPC-Mesh: A Homogeneous Parallel Concentrated Mesh for Fault-Tolerance and Energy Savings
Nombre del congreso: ACM/IEEE Symposium on Architectures for Networking and Communications Systems (ANCS 2011)
Ciudad de celebración: New York, USA,
Fecha de celebración: 04/10/2011
Jesús Camacho Villanueva; José Flich Cardo. "ANCS '11: Proceedings of the 2011 ACM/IEEE Seventh Symposium on Architectures for Networking and Communications Systems". pp. 69 - 80. IEEE Computer Society Press, ISSN 978-0-7695-4521-9
- 79 Título del trabajo:** A Distributed Switch Architecture for On-Chip Networks
Nombre del congreso: 2011 International Conference on Parallel Processing (ICPP 2011)
Ciudad de celebración: Taipei, Taiwan,
Fecha de celebración: 16/09/2011
Antoni Roca Pérez; Carles Hernández Luz; José Flich Cardo; Federico Silla Jiménez; José Francisco Duato Marín. "Proceedings 2011 International Conference on Parallel Processing". pp. 21 - 30. IEEE Society Press, ISSN 978-0-7695-4510-3
- 80 Título del trabajo:** Combining Congested-Flow Isolation and Injection Throttling in HPC Interconnection Networks
Nombre del congreso: 2011 International Conference on Parallel Processing (ICPP 2011)
Ciudad de celebración: Taipei, Taiwan,
Fecha de celebración: 16/09/2011
JESUS ESCUDERO; Ernst Gunnar Gran; PEDRO JAVIER GARCÍA GARCÍA; José Flich Cardo; Tor Skeie; OLAV LYSNE; FRANCISCO J. QUILES FLOR; José Francisco Duato Marín. "Proceedings 2011 International Conference on Parallel Processing". pp. 662 - 672. IEEE Society Press, ISSN 978-0-7695-4510-3
- 81 Título del trabajo:** PC-Mesh: A Dynamic Parallel Concentrated Mesh
Nombre del congreso: 2011 International Conference on Parallel Processing (ICPP 2011)
Ciudad de celebración: Taipei, Taiwan,
Fecha de celebración: 16/09/2011



Jesús Camacho Villanueva; José Flich Cardo; Antoni Roca Pérez; José Francisco Duato Marín. "Proceedings 2011 International Conference on Parallel Processing". pp. 642 - 651. IEEE Society Press, ISSN 978-0-7695-4510-3

- 82 Título del trabajo:** Combinando diferentes enfoques para el control de congestión en redes de interconexión de altas prestaciones
Nombre del congreso: XXII Jornadas de Paralelismo (2011)
Ciudad de celebración: La Laguna (ESPAÑA),
Fecha de celebración: 07/09/2011
JESUS ESCUDERO; Ernst Gunnar Gran; PEDRO JAVIER GARCÍA GARCÍA; José Flich Cardo; Tor Skeie; OLAV LYSNE; FRANCISCO J. QUILES FLOR; José Francisco Duato Marín. "Proceedings". pp. 1 - 6. Servicio de Publicaciones. Universidad de La Laguna, Tenerife, ISSN 978-84-694-1791-1
- 83 Título del trabajo:** Memory hierarchy and Network Co-Design Through Trace-Driven Simulation
Nombre del congreso: XXII Jornadas de Paralelismo (2011)
Ciudad de celebración: La Laguna (ESPAÑA),
Fecha de celebración: 07/09/2011
Mario Lodde .; José Flich Cardo. "Proceedings". pp. 575 - 582. Servicio de Publicaciones. Universidad de La Laguna, Tenerife, ISSN 978-84-694-1791-1
- 84 Título del trabajo:** Modular Distributed Switch: Spreading the Switch along the Link
Nombre del congreso: XXII Jornadas de Paralelismo (2011)
Ciudad de celebración: La Laguna (ESPAÑA),
Fecha de celebración: 07/09/2011
Antoni Roca Pérez; Carles Hernández Luz; José Flich Cardo; Federico Silla Jiménez; José Francisco Duato Marín. "Proceedings". pp. 221 - 226. Servicio de Publicaciones. Universidad de La Laguna, Tenerife, ISSN 978-84-694-1791-1
- 85 Título del trabajo:** Multiples Puertos de Inyección en una Red en Chip
Nombre del congreso: XXII Jornadas de Paralelismo (2011)
Ciudad de celebración: La Laguna (ESPAÑA),
Fecha de celebración: 07/09/2011
Jesús Camacho Villanueva; José Flich Cardo; José Francisco Duato Marín. "Proceedings". pp. 1 - 6. Servicio de Publicaciones. Universidad de La Laguna, Tenerife, ISSN 978-84-694-1791-1
- 86 Título del trabajo:** Reconfiguración de la NoC en la Virtualización de CMPs
Nombre del congreso: XXII Jornadas de Paralelismo (2011)
Ciudad de celebración: La Laguna (ESPAÑA),
Fecha de celebración: 07/09/2011
FRANCISCO TRIVIÑO; F. J. ALFARO; José Luis Sánchez García; José Flich Cardo. "Proceedings". pp. 1 - 6. Servicio de Publicaciones. Universidad de La Laguna, Tenerife, ISSN 978-84-694-1791-1
- 87 Título del trabajo:** Tableless Distributed Routing in Heterogeneous MPSoC Systems
Nombre del congreso: XXII Jornadas de Paralelismo (2011)
Ciudad de celebración: La Laguna (ESPAÑA),
Fecha de celebración: 07/09/2011
José Cano Reyes; José Flich Cardo; José Francisco Duato Marín; MARCELLO COPPOLA; RICCARDO LOCATELI. "Proceedings". pp. 689 - 694. Servicio de Publicaciones. Universidad de La Laguna, Tenerife, ISSN 978-84-694-1791-1

- 88 Título del trabajo:** Un acercamiento a la eficacia de las técnicas de control de congestión en redes de interconexión con topologías directas
Nombre del congreso: XXII Jornadas de Paralelismo (2011)
Ciudad de celebración: La Laguna (ESPAÑA),
Fecha de celebración: 07/09/2011
PEDRO JAVIER GARCÍA GARCÍA; FRANCISCO J. QUILES FLOR; JESUS ESCUDERO; Juan Antonio Villar; José Flich Cardo; José Francisco Duato Marín. "Proceedings". pp. 1 - 6. Servicio de Publicaciones. Universidad de La Laguna, Tenerife, ISSN 978-84-694-1791-1
- 89 Título del trabajo:** Towards an Efficient NoC Topology through Multiple Injection Ports
Nombre del congreso: 14th Euromicro Conference On Digital System Design Architectures, Methods And Tools (DSD 2011)
Ciudad de celebración: Oulu, Finland,
Fecha de celebración: 31/08/2011
Jesús Camacho Villanueva; José Flich Cardo; José Francisco Duato Marín; HANS EBERLE; WLADEK OLESINSKI. "Conference Proceedings: 2011 14th Euromicro Conference on Digital System Design". pp. 165 - 172. IEEE Computer Society Press, ISSN 978-0-7695-4494-6
- 90 Título del trabajo:** A full custom modular switch
Nombre del congreso: 7th International Summer School on Advanced Computer Architecture and Compilation for Embedded Systems (ACACES 2011)
Ciudad de celebración: Fiuggi, Italy,
Fecha de celebración: 16/07/2011
Antoni Roca Pérez; José Flich Cardo; Federico Silla Jiménez; José Francisco Duato Marín. pp. 9 - 12.
- 91 Título del trabajo:** An Approach to the Performance of Congestion Management Techniques in Interconnection Networks with Direct Topologies
Nombre del congreso: 7th International Summer School on Advanced Computer Architecture and Compilation for Embedded Systems (ACACES 2011)
Ciudad de celebración: Fiuggi, Italy,
Fecha de celebración: 16/07/2011
PEDRO JAVIER GARCÍA GARCÍA; FRANCISCO J. QUILES FLOR; Juan Antonio Villar; José Francisco Duato Marín; José Flich Cardo. pp. 15 - 18.
- 92 Título del trabajo:** Mapping Irregular MPSoC Topologies onto 2D-meshes
Nombre del congreso: 7th International Summer School on Advanced Computer Architecture and Compilation for Embedded Systems (ACACES 2011)
Ciudad de celebración: Fiuggi, Italy,
Fecha de celebración: 16/07/2011
José Cano Reyes; José Flich Cardo; José Francisco Duato Marín; MARCELLO COPPOLA; RICCARDO LOCATELI. pp. 131 - 134.
- 93 Título del trabajo:** Memory hierarchy and Network Co-Design through Trace-Driven Simulation
Nombre del congreso: 7th International Summer School on Advanced Computer Architecture and Compilation for Embedded Systems (ACACES 2011)
Ciudad de celebración: Fiuggi, Italy,
Fecha de celebración: 16/07/2011
Mario Lodde .; José Flich Cardo. pp. 55 - 58.
- 94 Título del trabajo:** Efficient Routing Implementation in Complex Systems-on-Chip Designs
Nombre del congreso: 5th ACM/IEEE International Symposium on Networks-on-Chip (NoCS 2011)
Ciudad de celebración: Pittsburgh, USA,

Fecha de celebración: 01/05/2011

José Cano Reyes; José Flich Cardo; José Francisco Duato Marín; MARCELLO COPPOLA; RICCARDO LOCATELI. "NOCS '11: Proceedings of the Fifth ACM/IEEE International Symposium on Networks-on-Chip". pp. 1 - 8. ACM, ISSN 978-1-4503-0720-8

95 Título del trabajo: Spidergon STNoC Design Flow

Nombre del congreso: 5th ACM/IEEE International Symposium on Networks-on-Chip (NoCS 2011)

Ciudad de celebración: Pittsburgh, USA,

Fecha de celebración: 01/05/2011

FLORENTINE DUBOIS; José Cano Reyes; MARCELLO COPPOLA; José Flich Cardo; Frédéric Pétrot. "NOCS '11: Proceedings of the Fifth ACM/IEEE International Symposium on Networks-on-Chip". pp. 267 - 268. ACM, ISSN 978-1-4503-0720-8

96 Título del trabajo: A power-efficient network on-chip topology

Nombre del congreso: 5th International Workshop on Interconnection Network Architecture: On-Chip, Multi-Chip (INA-OCMC 2011)

Ciudad de celebración: Heraklion, Greece,

Fecha de celebración: 23/01/2011

Jesús Camacho Villanueva; José Flich Cardo; José Francisco Duato Marín; HANS EBERLE; WLADEK OLESINSKI. "Proceedings of the Fifth International Workshop on Interconnection Network Architecture: On-Chip, Multi-Chip". pp. 23 - 26. ACM, ISSN 978-1-4503-0272-2

97 Título del trabajo: VCTlite: towards an Efficient Implementation of Virtual Cut-Through Switching in On-chip Networks

Nombre del congreso: 17th International Conference on High Performance Computing (HiPC 2010)

Ciudad de celebración: Goa, India,

Fecha de celebración: 17/12/2010

Antoni Roca Pérez; José Flich Cardo; Federico Silla Jiménez; José Francisco Duato Marín. "Proceedings". pp. 1 - 9. IEEE computer society, ISSN 978-1-4244-8519-2

98 Título del trabajo: Cost-Effective Congestion Management for Interconnection Networks Using Distributed Deterministic Routing

Nombre del congreso: 16th IEEE International Conference on Parallel and Distributed Systems (ICPADS 2010)

Ciudad de celebración: Shanghai, China,

Fecha de celebración: 08/12/2010

JESUS ESCUDERO; PEDRO JAVIER GARCÍA GARCÍA; FRANCISCO J. QUILES FLOR; José Flich Cardo; José Francisco Duato Marín. "Proceedings". pp. 355 - 364. IEEE Computer Society Press, ISSN 978-0-7695-4307-9

99 Título del trabajo: A Low-Latency Router Architecture for CMP Systems

Nombre del congreso: XXI Jornadas de Paralelismo

Ciudad de celebración: Valencia, España,

Fecha de celebración: 07/09/2010

Antoni Roca Pérez; José Flich Cardo; Federico Silla Jiménez; José Francisco Duato Marín. "Actas de las XXI Jornadas de Paralelismo". pp. 1 - 9. IBERGARCETA PUBLICACIONES, S.L., ISSN 978-84-92812-49-3

100 Título del trabajo: Addressing Collective Communication in CMPs Facing New Challenges

Nombre del congreso: XXI Jornadas de Paralelismo

Ciudad de celebración: Valencia, España,

Fecha de celebración: 07/09/2010

SAMUEL RODRIGO MOCHOLÍ; José Flich Cardo; José Francisco Duato Marín. "Actas de las XXI Jornadas de Paralelismo". pp. 1 - 9. IBERGARCETA PUBLICACIONES, S.L., ISSN 978-84-92812-49-3

101 Título del trabajo: Evaluación de entornos de tráfico real de una arquitectura de conmutador con soporte para calidad de servicio y eliminación del HOL blocking

Nombre del congreso: XXI Jornadas de Paralelismo

Ciudad de celebración: Valencia, España,

Fecha de celebración: 07/09/2010

Juan Antonio Villar; PEDRO JAVIER GARCÍA GARCÍA; Francisco José Alfaro Cortés; José Luis Sánchez García; FRANCISCO J. QUILES FLOR; A. MARTÍNEZ; José Flich Cardo; José Francisco Duato Marín. "Actas de las XXI Jornadas de Paralelismo". pp. 1 - 9. IBERGARCETA PUBLICACIONES, S.L., ISSN 978-84-92812-49-3

102 Título del trabajo: Una Técnica Sencilla para la Eliminación Eficiente del Head-Of-Line Blocking en Fat-Trees

Nombre del congreso: XXI Jornadas de Paralelismo

Ciudad de celebración: Valencia, España,

Fecha de celebración: 07/09/2010

JESUS ESCUDERO; PEDRO JAVIER GARCÍA GARCÍA; FRANCISCO J. QUILES FLOR; José Flich Cardo; José Francisco Duato Marín. "Actas de las XXI Jornadas de Paralelismo". pp. 1 - 9. IBERGARCETA PUBLICACIONES, S.L., ISSN 978-84-92812-49-3

103 Título del trabajo: Virtualización de una NoC para Chips Multiprocesador

Nombre del congreso: XXI Jornadas de Paralelismo

Ciudad de celebración: Valencia, España,

Fecha de celebración: 07/09/2010

FRANCISCO TRIVIÑO; J.L. SÁNCHEZ; Francisco José Alfaro Cortés; José Flich Cardo. "Actas de las XXI Jornadas de Paralelismo". pp. 1 - 9. IBERGARCETA PUBLICACIONES, S.L., ISSN 978-84-92812-49-3

104 Título del trabajo: A Latency-Efficient Architecture for CMP Systems

Nombre del congreso: 13th Euromicro Conference On Digital System Design Architectures, Methods And Tools (DSD 2010)

Ciudad de celebración: Lille, Francia,

Fecha de celebración: 01/09/2010

Antoni Roca Pérez; José Flich Cardo; Federico Silla Jiménez; José Francisco Duato Marín. "Proceedings of the DSD 2010". pp. 165 - 172. IEEE Computer Society Press, ISSN 978-1-4244-7839-2

105 Título del trabajo: Addressing Manufacturing Challenges with Cost-Efficient Fault Tolerant Routing

Nombre del congreso: 4th ACM/IEEE International Symposium on Networks-on-Chip (NoCS 2010)

Ciudad de celebración: Grenoble, France,

Fecha de celebración: 03/05/2010

SAMUEL RODRIGO MOCHOLÍ; José Flich Cardo; Antoni Roca Pérez; SIMONE MEDARDONI; DAVIDE BERTOZZI; Jesús Camacho Villanueva; Federico Silla Jiménez; José Francisco Duato Marín. "Proceeding of the 4th ACM/IEEE International Symposium on Networks-on-Chip". pp. 25 - 32. IEEE Computer Society, ISSN 978-0-7695-4053-5

106 Título del trabajo: Improving the Performance of GALS-based NoCs in the Presence of Process Variation

Nombre del congreso: 4th ACM/IEEE International Symposium on Networks-on-Chip (NoCS 2010)

Ciudad de celebración: Grenoble, France,

Fecha de celebración: 03/05/2010

Carles Hernández Luz; Antoni Roca Pérez; Federico Silla Jiménez; José Flich Cardo; José Francisco Duato Marín. "Proceeding of the 4th ACM/IEEE International Symposium on Networks-on-Chip". pp. 35 - 42. IEEE Computer Society, ISSN 978-0-7695-4053-5

- 107 Título del trabajo:** A performance evaluation of 2D-mesh, ring, and crossbar interconnects for chip multi-processors
Nombre del congreso: 2nd International Workshop on Network on Chip Architectures (NOCARC 2009)
Ciudad de celebración: New York, Estados Unidos,
Fecha de celebración: 12/12/2009
Jesús Camacho Villanueva; José Flich Cardo; José Francisco Duato Marín; HANS EBERLE; NILS GURA; WLADEK OLESINSKI. "Proceedings". pp. 51 - 56. ACM, ISSN 978-1-60558-774-5
- 108 Título del trabajo:** Flexible DOR Routing for Virtualization of Multicore Chips
Nombre del congreso: 2009 International Symposium on System-on-Chip
Ciudad de celebración: Tampere, Finlandia,
Fecha de celebración: 06/10/2009
Tor Skeie; FRANK OLAF SEM-JACOBSEN; SAMUEL RODRIGO MOCHOLÍ; José Flich Cardo; DAVIDE BERTOZZI; SIMONE MEDARDONI. "Proceedings". pp. 73 - 76. IEEE, ISSN 978-1-4244-4465-6
- 109 Título del trabajo:** Yield-oriented evaluation methodology of network-on-chip reconfigurable computing
Nombre del congreso: 2009 International Symposium on System-on-Chip
Ciudad de celebración: Tampere, Finlandia,
Fecha de celebración: 06/10/2009
SAMUEL RODRIGO MOCHOLÍ; Carles Hernández Luz; José Flich Cardo; Federico Silla Jiménez; José Francisco Duato Marín; SIMONE MEDARDONI; DAVIDE BERTOZZI; ANDRES MEJIA; DAI DONGLAI. "Proceedings". pp. 100 - 105. IEEE, ISSN 978-1-4244-4465-6
- 110 Título del trabajo:** FBICM: Control de Congestión Eficiente y Escalable en Redes de Interconexión con Encaminamiento Distribuido Determinista
Nombre del congreso: XX Jornadas de Paralelismo
Ciudad de celebración: La Coruña, España,
Fecha de celebración: 18/09/2009
JESUS ESCUDERO; PEDRO JAVIER GARCÍA GARCÍA; FRANCISCO J. QUILES FLOR; José Flich Cardo; José Francisco Duato Marín. "Actas DE LAS XX JORNADAS DE PARALELISMO". pp. 505 - 510. Servicio de Publicaciones, Universidade da Coruña, ISSN 84-9749-346-8
- 111 Título del trabajo:** Logic Tree-Based Broadcast Support for CMPs
Nombre del congreso: XX Jornadas de Paralelismo
Ciudad de celebración: La Coruña, España,
Fecha de celebración: 18/09/2009
SAMUEL RODRIGO MOCHOLÍ; José Flich Cardo; José Francisco Duato Marín. "Actas DE LAS XX JORNADAS DE PARALELISMO". pp. 231 - 236. Servicio de Publicaciones, Universidade da Coruña, ISSN 84-9749-346-8
- 112 Título del trabajo:** Soporte Multicast y Broadcast para una red detallada de interconexión en GEMS
Nombre del congreso: XX Jornadas de Paralelismo
Ciudad de celebración: La Coruña, España,
Fecha de celebración: 18/09/2009
Jesús Camacho Villanueva; José Flich Cardo. "Actas DE LAS XX JORNADAS DE PARALELISMO". pp. 1 - 6. Servicio de Publicaciones, Universidade da Coruña, ISSN 84-9749-346-8
- 113 Título del trabajo:** Dependability Analysis of a Fault-Tolerant Network Reconfiguring strategy
Nombre del congreso: 15th International European Conference on Parallel and Distributed Computing (Euro-par 2009)
Ciudad de celebración: Delft, The Netherlands,



Fecha de celebración: 25/08/2009

Vicente Chirivella González; Rosa María Alcover Arandiga; José Flich Cardo; José Francisco Duato Marín. "Proceedings". pp. 1040 - 1051. LNCS, ISSN 978-3-642-03868-6

114 Título del trabajo: An Optimized Routing Method for Application-Specific NoCs

Nombre del congreso: 5th International Summer School On Advanced Computer Architecture And Compilation For Embedded Systems (ACACES 2009)

Ciudad de celebración: Terrassa, España,

Fecha de celebración: 12/07/2009

RAFAEL TORNERO; JUAN MANUEL ORDUÑA HUERTAS; ANDRÉS MEJÍA GÓMEZ; José Flich Cardo; José Francisco Duato Marín. "Proceedings". pp. 265 - 268. Academia Press, ISSN 978 90 382 1467 2

115 Título del trabajo: Power-Efficient Routing Implementation in Heterogeneous On-Chip Networks

Nombre del congreso: EdaWorkshop 2009

Ciudad de celebración: Dresden, Alemania,

Fecha de celebración: 26/05/2009

José Flich Cardo. "Transparencias de la presentación". pp. 1 - 41. edaWorkshop,

116 Título del trabajo: On The Potential of NoC Virtualization for Multicore Chips

Nombre del congreso: International Workshop on Multi-core Computing Systems (MUCOCOS 2009)

Ciudad de celebración: Fukuoka, Japón,

Fecha de celebración: 16/03/2009

José Flich Cardo; SAMUEL RODRIGO MOCHOLÍ; José Francisco Duato Marín; THOMAS SODRING; ASCHILD SOLHEIM; Tor Skeie; OLAV LYSNE. "Proceedings". pp. 801 - 807. IEEE Computer Society, ISSN 978-0-7695-3575-3

117 Título del trabajo: Flexible DOR Routing for Virtualization of Multicore Chips

Nombre del congreso: 3rd Workshop on Interconnection Network Architectures: On-Chip, Multi-Chip (INA-OCMC 2009)

Ciudad de celebración: Paphos, Chipre,

Fecha de celebración: 25/01/2009

FRANK OLAF SEM-JACOBSEN; Tor Skeie; SAMUEL RODRIGO MOCHOLÍ; José Flich Cardo. "Handouts of HiPEAC NoE". pp. 1 - 1. HiPEAC NoE,

118 Título del trabajo: FBICM: Efficient Congestion Management for High-Performance Networks using Distributed Deterministic Routing

Nombre del congreso: 15th International Conference on High Performance Computing (HiPC 2008)

Ciudad de celebración: Bangalore, India,

Fecha de celebración: 17/12/2008

JESUS ESCUDERO; PEDRO JAVIER GARCÍA GARCÍA; FRANCISCO J. QUILES FLOR; José Flich Cardo; José Francisco Duato Marín. "Proceedings on the 15th International Conference on High Performance Computing". pp. 503 - 517. Springer-Verlag, ISSN 978-3-540-89893-1

119 Título del trabajo: High-Radix Crossbar Switches Enabled by Proximity Communication

Nombre del congreso: International Conference for High Performance Computing, Networking, Storage and Analysis (2008)

Ciudad de celebración: Austin, Estados Unidos,

Fecha de celebración: 15/11/2008

HANS EBERLE; PEDRO JAVIER GARCÍA GARCÍA; José Flich Cardo; José Francisco Duato Marín; R DROST; NILS GURA; D. HOPKINS; W OLESINSKI. "Proceedings of the SC 2008". pp. 1 - 12. ACM, IEEE Computer Society, ISSN 978-1-4244-2835-9

- 120 Título del trabajo:** Efficient Unicast and Multicast Support for CMPs
Nombre del congreso: 41st IEEE/ACM International Symposium on Microarchitecture (MICRO 2007)
Ciudad de celebración: Como, Italia,
Fecha de celebración: 08/11/2008
SAMUEL RODRIGO MOCHOLÍ; José Flich Cardo; José Francisco Duato Marín; MARK HUMMEL.
"Proceedings". pp. 364 - 375. IEEE Computer Society/ACM, ISSN 978-1-4244-2837-3
- 121 Título del trabajo:** Control de Congestión Eficiente en Redes de Interconexión con Encaminamiento Determinista Distribuido
Nombre del congreso: XIX Jornadas de Paralelismo
Ciudad de celebración: Castellón, España,
Fecha de celebración: 17/09/2008
JESUS ESCUDERO; PEDRO JAVIER GARCÍA GARCÍA; FRANCISCO J. QUILES FLOR; José Flich Cardo; José Francisco Duato Marín. "Actas de las Jornadas". pp. 1 - 9. Publicacions de la Universitat Jaume I, ISSN 978-84-8021-676-0
- 122 Título del trabajo:** Una Implementación Eficiente de Algoritmos de Encaminamiento Distribuido para Redes dentro del Chip
Nombre del congreso: XIX Jornadas de Paralelismo
Ciudad de celebración: Castellón, España,
Fecha de celebración: 17/09/2008
SAMUEL RODRIGO MOCHOLÍ; José Flich Cardo; José Francisco Duato Marín. "Actas de las Jornadas". pp. 1 - 9. Publicacions de la Universitat Jaume I, ISSN 978-84-8021-676-0
- 123 Título del trabajo:** On the Potentials of Segment-Based Routing for NoCs
Nombre del congreso: 37th International Conference on Parallel Processing (ICPP 2008)
Ciudad de celebración: Portland, Estados Unidos,
Fecha de celebración: 08/09/2008
ANDRÉS MEJÍA GÓMEZ; José Flich Cardo; José Francisco Duato Marín. "Proceedings of ICPP 2008". pp. 594 - 603. IEEE Computer Society, ISSN 978-0-7695-3374-2
- 124 Título del trabajo:** CART: Communication-Aware Routing Technique for Application-Specific NoCs
Nombre del congreso: 11th EUROMICRO Conference on Digital System Design Architectures, Methods and Tools (DSD 2008)
Ciudad de celebración: Parma, Italia,
Fecha de celebración: 03/09/2008
RAFAEL TORNERO; JUAN MANUEL ORDUÑA HUERTAS; ANDRÉS MEJÍA GÓMEZ; José Flich Cardo; José Francisco Duato Marín. "Proceedings of the DSD 2008". pp. 26 - 31. IEEE Computer Society Press, ISSN 978-0-7695-3277-6
- 125 Título del trabajo:** Epoch-Based Reconfiguration: Fast, Simple, and Effective Dynamic Reconfiguration
Nombre del congreso: 22nd International Parallel and Distributed Processing Symposium (IPDPS)
Ciudad de celebración: Miami, Estados Unidos,
Fecha de celebración: 14/04/2008
JOSÉ MIGUEL MONTAÑANA ALIAGA; José Flich Cardo; José Francisco Duato Marín. "Proceedings of the International Parallel and Distributed Processing Symposium". pp. 1 - 9. IEEE Computer Society, ISSN 978-1-4244-1694-3
- 126 Título del trabajo:** An Efficient Implementation of Distributed Routing Algorithms for NoCs
Nombre del congreso: 2nd IEEE International Symposium on Networks-on-Chip (NoCS 2008)
Ciudad de celebración: Newcastle, Reino Unido,
Fecha de celebración: 07/04/2008

José Flich Cardo; SAMUEL RODRIGO MOCHOLÍ; José Francisco Duato Marín. "Proceedings of the 2nd IEEE International Symposium on Networks-on-Chip (NoCS 2008)". pp. 87 - 96. IEEE Computer Society, ISSN 978-0-7695-3098-7

127 Título del trabajo: LBDR: Efficient Routing Implementation in NoCs

Nombre del congreso: 2nd Workshop on Interconnection Network Architectures: On-Chip, Multi-Chip (INA-OCMC 2008)

Ciudad de celebración: Goteborg, Suecia,

Fecha de celebración: 27/01/2008

José Flich Cardo; SAMUEL RODRIGO MOCHOLÍ; José Francisco Duato Marín. "Handouts of HiPEAC NoE". pp. 23 - 33. HiPEAC NoE,

128 Título del trabajo: A Routing Proposal to Tackle Unreliable Hardware in SoC

Nombre del congreso: XVIII Jornadas de Paralelismo

Ciudad de celebración: Zaragoza, España,

Fecha de celebración: 12/09/2007

ANDRÉS MEJÍA GÓMEZ; José Flich Cardo; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Actas de las XVIII Jornadas de Paralelismo, junto CEDI 2007". pp. 817 - 824. Servicio Publicaciones Universidad de Zaragoza, ISSN 978-84-9732-593-6

129 Título del trabajo: Analisis y Ajuste de los Parametros Criticos de Configuracion de RECN

Nombre del congreso: XVIII Jornadas de Paralelismo

Ciudad de celebración: Zaragoza, España,

Fecha de celebración: 12/09/2007

JESUS ESCUDERO; PEDRO JAVIER GARCÍA GARCÍA; FRANCISCO J. QUILES FLOR; José Flich Cardo; José Francisco Duato Marín. "Actas de las XVIII Jornadas de Paralelismo, junto CEDI 2007". pp. 213 - 220. Servicio Publicaciones Universidad de Zaragoza, ISSN 978-84-9732-593-6

130 Título del trabajo: EBR: A Deadlock Recovery-Based Reconfiguration Mechanism

Nombre del congreso: XVIII Jornadas de Paralelismo

Ciudad de celebración: Zaragoza, España,

Fecha de celebración: 12/09/2007

JOSÉ MIGUEL MONTAÑANA ALIAGA; José Flich Cardo; José Francisco Duato Marín. "Actas de las XVIII Jornadas de Paralelismo, junto CEDI 2007". pp. 229 - 236. Servicio Publicaciones Universidad de Zaragoza, ISSN 978-84-9732-593-6

131 Título del trabajo: Integrating QoS Provision and Congestion Management

Nombre del congreso: XVIII Jornadas de Paralelismo

Ciudad de celebración: Zaragoza, España,

Fecha de celebración: 12/09/2007

ALEJANDRO MARTÍNEZ VICENTE; PEDRO JAVIER GARCÍA GARCÍA; Francisco José Alfaro Cortés; JOSE LUIS SANCHEZ; José Flich Cardo; FRANCISCO J. QUILES FLOR; José Francisco Duato Marín. "Actas de las XVIII Jornadas de Paralelismo, junto CEDI 2007". pp. 221 - 228. Servicio Publicaciones Universidad de Zaragoza, ISSN 978-84-9732-593-6

132 Título del trabajo: The RECN-IQ Switch Architecture

Nombre del congreso: XVIII Jornadas de Paralelismo

Ciudad de celebración: Zaragoza, España,

Fecha de celebración: 12/09/2007

Gaspar Mora Porta; PEDRO JAVIER GARCÍA GARCÍA; José Flich Cardo; José Francisco Duato Marín. "Actas de las XVIII Jornadas de Paralelismo, junto CEDI 2007". pp. 205 - 212. Servicio Publicaciones Universidad de Zaragoza, ISSN 978-84-9732-593-6



- 133 Título del trabajo:** RECN-IQ: A Cost-Effective Input-Queued Switch Architecture
Nombre del congreso: 36th International Conference on Parallel Processing (ICPP 2007)
Ciudad de celebración: XiAn, China,
Fecha de celebración: 10/09/2007
Gaspar Mora Porta; PEDRO JAVIER GARCÍA GARCÍA; José Flich Cardo; José Francisco Duato Marín.
"Proceedings of ICPP 2007". pp. 1 - 10. IEEE Computer Society, ISSN 0-7695-2933-X
- 134 Título del trabajo:** Region-Based Routing. An Efficient Routing Mechanism to Tackle Unreliable Hardware in Networks on Chip
Nombre del congreso: 1st IEEE International Symposium on Networks-on-Chip (NoCS 2007)
Ciudad de celebración: Princeton, Estados Unidos,
Fecha de celebración: 01/04/2007
José Flich Cardo; ANDRÉS MEJÍA GÓMEZ; Pedro Juan López Rodríguez; José Francisco Duato Marín.
"Proceedings of 1st Annual International Symposium on Networks-on-Chip". pp. 183 - 194. IEEE Computer Society, ISSN 0-7695-2773-6
- 135 Título del trabajo:** Boosting Ethernet Performance by Segment-Based Routing
Nombre del congreso: 15th Euromicro Conference on Parallel, Distributed and Network-Based Processing (PDP 2007)
Ciudad de celebración: Nápoles, Italia,
Fecha de celebración: 07/02/2007
ANDRÉS MEJÍA GÓMEZ; José Flich Cardo; José Francisco Duato Marín; SVEN-ARNE REINEMO; Tor Skeie. "Proceedings of the 15th Euromicro International Conference on Parallel, Distributed and Network-Based Processing". pp. 55 - 62. IEEE Computer Society, ISSN 978-0-7695-2784-0
- 136 Título del trabajo:** Towards an Efficient Switch Architecture for High-Radix Switches
Nombre del congreso: ACM/IEEE Symposium on Architectures for Networking and Communications Systems (ANCS 2006)
Ciudad de celebración: San Jose, Estados Unidos,
Fecha de celebración: 04/12/2006
Gaspar Mora Porta; José Flich Cardo; José Francisco Duato Marín; María Elvira Baydal Cardona; Pedro Juan López Rodríguez; OLAV LYSNE. "Proceedings of ANCS 2006". pp. 11 - 20. ACM, IEEE Computer Society, ISSN 1-59593-580
- 137 Título del trabajo:** DDBBM:Dynamic Destination-Based Buffer Management
Nombre del congreso: XVII Jornadas de Paralelismo
Ciudad de celebración: Albacete, España,
Fecha de celebración: 18/09/2006
Teresa Del Montecarmelo Nachiondo Farinós; José Flich Cardo; José Francisco Duato Marín. "Actas". pp. 151 - 156. Universidad de Castilla La Mancha - Albacete, ISSN 84-690-0551-0
- 138 Título del trabajo:** Incrementando las Prestaciones de Ethernet Usando Segment-Based Routing
Nombre del congreso: XVII Jornadas de Paralelismo
Ciudad de celebración: Albacete, España,
Fecha de celebración: 18/09/2006
ANDRÉS MEJÍA GÓMEZ; José Flich Cardo; José Francisco Duato Marín. "Actas". pp. 169 - 174. Universidad de Castilla La Mancha - Albacete, ISSN 84-690-0551-0
- 139 Título del trabajo:** Partitioned Crossbar: Una Organización de Conmutador Eficiente
Nombre del congreso: XVII Jornadas de Paralelismo
Ciudad de celebración: Albacete, España,

Fecha de celebración: 18/09/2006

Gaspar Mora Porta; José Flich Cardo; José Francisco Duato Marín; OLAV LYSNE. "Actas". pp. 139 - 143. Universidad de Castilla La Mancha - Albacete, ISSN 84-690-0551-0

140 Título del trabajo: Una arquitectura eficiente de red de interconexión con soporte de calidad de servicio y control de congestión

Nombre del congreso: XVII Jornadas de Paralelismo

Ciudad de celebración: Albacete, España,

Fecha de celebración: 18/09/2006

ALEJANDRO MARTINEZ VICENTE; PEDRO JAVIER GARCÍA GARCÍA; Francisco José Alfaro Cortés; JOSE LUIS SANCHEZ; José Flich Cardo; FRANCISCO J. QUILES FLOR; José Francisco Duato Marín. "Actas". pp. 187 - 192. Universidad de Castilla La Mancha - Albacete, ISSN 84-690-0551-0

141 Título del trabajo: RECN-DD: A Memory-Efficient Congestion Management Technique for Advanced Switching

Nombre del congreso: 2006 International Conference on Parallel Processing (ICPP 2006)

Ciudad de celebración: Columbus, Estados Unidos,

Fecha de celebración: 14/08/2006

PEDRO JAVIER GARCÍA GARCÍA; José Flich Cardo; José Francisco Duato Marín; IAN JOHNSON; FRANCISCO J. QUILES FLOR; FINBAR NAVEN. "Proceedings of ICPP 2006". pp. 23 - 32. IEEE Computer Society, ISSN 0-7695-2636-5

142 Título del trabajo: Towards and Efficient Switch Architecture for High-Radix Switches

Nombre del congreso: Advanced Computer Architectures and Compilation for Embedded Systems (ACACES 2006)

Ciudad de celebración: L'Aquila, Italia,

Fecha de celebración: 26/07/2006

Gaspar Mora Porta; José Flich Cardo; José Francisco Duato Marín; María Elvira Baydal Cardona; Pedro Juan López Rodríguez; OLAV LYSNE. "Proceedings of ACACES 2006". pp. 257 - 260. HiPEAC Network of Excellence, ISSN 90 382 0981 9

143 Título del trabajo: Destination-Based HoL Blocking Elimination

Nombre del congreso: 12th International Conference on Parallel and Distributed Systems (ICPADS 2006)

Ciudad de celebración: Minneapolis, Estados Unidos,

Fecha de celebración: 12/07/2006

Teresa Del Montecarmelo Nachiondo Farinós; José Flich Cardo; José Francisco Duato Marín. "Proceedings of the Twelfth International Conference on Parallel and Distributed Systems". pp. 213 - 222. IEEE Computer Society, ISSN 0-7695-2612-8

144 Título del trabajo: Reachability-Based Fault-Tolerant Routing

Nombre del congreso: 12th International Conference on Parallel and Distributed Systems (ICPADS 2006)

Ciudad de celebración: Minneapolis, Estados Unidos,

Fecha de celebración: 12/07/2006

JOSÉ MIGUEL MONTAÑANA ALIAGA; José Flich Cardo; Antonio Robles Martínez; José Francisco Duato Marín. "Proceedings of the Twelfth International Conference on Parallel and Distributed Systems". pp. 515 - 524. IEEE Computer Society, ISSN 0-7695-2612-8

145 Título del trabajo: PCIQ: An Efficient and Cost-Effective Architecture for High-Radix Switches

Nombre del congreso: Advanced Networking and Communications Hardware Workshop (ANCHOR 2006)

Ciudad de celebración: Boston, Estados Unidos,

Fecha de celebración: 18/06/2006



José Flich Cardo; Gaspar Mora Porta; José Francisco Duato Marín; María Elvira Baydal Cardona; Pedro Juan López Rodríguez; OLAV LYSNE. "Proceedings of ANCHOR 2006". pp. 3 - 12. ISCA workshop proceedings,

146 Título del trabajo: Segment-Based Routing: An Efficient Fault-Tolerant Routing Algorithm for Meshes and Tori

Nombre del congreso: 20th International Parallel and Distributed Processing Symposium (IPDPS)

Ciudad de celebración: Rodas, Grecia,

Fecha de celebración: 25/04/2006

ANDRÉS MEJÍA GÓMEZ; José Flich Cardo; José Francisco Duato Marín; SVEN-ARNE REINEMO; Tor Skeie. "Proceedings of the 19th International Parallel and Distributed Processing Symposium". pp. 1 - 9. IEEE Computer Society, ISSN 1-4244-0054-6

147 Título del trabajo: Segment-Based Routing: A New Approach to Efficient Topology-Agnostic Routing

Nombre del congreso: 12th International Conference on High Performance Computing (HiPC 2005)

Ciudad de celebración: Goa, India,

Fecha de celebración: 18/12/2005

ANDRÉS MEJÍA GÓMEZ; José Flich Cardo; José Francisco Duato Marín. "Lecture Notes in Computer Science". pp. 1 - 8. Springer-Verlag, ISSN 3-540-30936-5

148 Título del trabajo: Dynamic Evolution of Congestion Trees: Analysis and Impact on Switch Architecture

Nombre del congreso: 1st International Conference on High Performance Embedded Architectures and Compilers (HIPEAC 2005)

Ciudad de celebración: Barcelona, España,

Fecha de celebración: 17/11/2005

PEDRO JAVIER GARCÍA GARCÍA; José Flich Cardo; José Francisco Duato Marín; IAN JOHNSON; FRANCISCO J. QUILES FLOR; FINBAR NAVEN. "Lecture Notes on Computer Science". pp. 266 - 285. Springer Verlag, ISSN 3-540-30317-0

149 Título del trabajo: Dimensionamiento eficiente en mallas mediante una técnica escalable de eliminación del HOL blocking

Nombre del congreso: XVI Jornadas de Paralelismo (JP 2005)

Ciudad de celebración: Granada, España,

Fecha de celebración: 16/09/2005

PEDRO JAVIER GARCÍA GARCÍA; FRANCISCO J. QUILES FLOR; José Flich Cardo; José Francisco Duato Marín. "Actas del CEDI 2005". pp. 149 - 156. Thomson Paraninfo, ISSN 84-9732-430-7

150 Título del trabajo: HOL Blocking reduction with a New Cost-Effective Strategy in Multistage Networks

Nombre del congreso: XVI Jornadas de Paralelismo (JP 2005)

Ciudad de celebración: Granada, España,

Fecha de celebración: 16/09/2005

Teresa Del Montecarmelo Nachiondo Farinós; José Flich Cardo; José Francisco Duato Marín. "Actas del CEDI 2005". pp. 157 - 164. Thomson Paraninfo, ISSN 84-9732-430-7

151 Título del trabajo: Reachability-Based Fault-Tolerant Routing Methodology

Nombre del congreso: XVI Jornadas de Paralelismo (JP 2005)

Ciudad de celebración: Granada, España,

Fecha de celebración: 16/09/2005

JOSÉ MIGUEL MONTAÑANA ALIAGA; José Flich Cardo; Antonio Robles Martínez; José Francisco Duato Marín. "Actas del CEDI 2005". pp. 173 - 180. Thomson Paraninfo, ISSN 84-9732-430-7

- 152 Título del trabajo:** Segment-Based Routing: Un Nuevo Algoritmo de Encaminamiento Agnóstico a la Topología
Nombre del congreso: XVI Jornadas de Paralelismo (JP 2005)
Ciudad de celebración: Granada, España,
Fecha de celebración: 16/09/2005
ANDRÉS MEJÍA GÓMEZ; José Flich Cardo; José Francisco Duato Marín. "Actas del CEDI 2005". pp. 141 - 148. Thomson Paraninfo, ISSN 84-9732-430-7
- 153 Título del trabajo:** Cost/Performance Trade-offs and Fairness Evaluation of Queue Mapping Policies
Nombre del congreso: 11th International Euro-Par Conference (Euro-Par 2005 Parallel Processing)
Ciudad de celebración: Lisboa, Portugal,
Fecha de celebración: 02/09/2005
Teresa Del Montecarmelo Nachiondo Farinós; José Flich Cardo; José Francisco Duato Marín. "Lecture Notes in Computer Science 3648". pp. 1024 - 1034. Springer Verlag, ISSN 3-540-28700-0
- 154 Título del trabajo:** On the Correct Sizing on Meshes through an Effective Congestion Management Strategy
Nombre del congreso: 11th International Euro-Par Conference (Euro-Par 2005 Parallel Processing)
Ciudad de celebración: Lisboa, Portugal,
Fecha de celebración: 02/09/2005
PEDRO JAVIER GARCÍA GARCÍA; José Flich Cardo; José Francisco Duato Marín. "Lecture Notes in Computer Science 3648". pp. 1035 - 1045. Springer Verlag, ISSN 3-540-28700-0
- 155 Título del trabajo:** Efficient Reduction of HOL Blocking in Multistage Networks
Nombre del congreso: Workshop on Communication Architecture for Clusters (CAC 2005)
Ciudad de celebración: Denver, Estados Unidos,
Fecha de celebración: 04/04/2005
Teresa Del Montecarmelo Nachiondo Farinós; José Flich Cardo; José Francisco Duato Marín. "Proceedings of the International Parallel and Distributed Processing". pp. 1 - 9. IEEE Computer Society, ISSN 0-7695-2312-9
- 156 Título del trabajo:** In-Order Packet Delivery in Interconnection Networks using Adaptive Routing
Nombre del congreso: 19th International Parallel and Distributed Processing Symposium (IPDPS)
Ciudad de celebración: Denver, Estados Unidos,
Fecha de celebración: 04/04/2005
Juan Carlos Martínez González; MICHIIHIRO KOIBUCHI; José Flich Cardo; Antonio Robles Martínez; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Proceedings of the International Parallel and Distributed Processing Symposium". pp. 1 - 9. IEEE Computer Society, ISSN 0-7695-2312-9
- 157 Título del trabajo:** A New Scalable and Cost-Effective Congestion Management Strategy for Lossless Multistage Interconnection Networks
Nombre del congreso: 11th International Symposium on High-Performance Computer Architecture (HPCA-11)
Ciudad de celebración: San Francisco, (California),
Fecha de celebración: 12/02/2005
José Francisco Duato Marín; José Flich Cardo; Teresa Del Montecarmelo Nachiondo Farinós. "Proceedings The Eleventh International Symposium on High-Performance Computer Architecture". pp. 108 - 119. IEEE Computer Society, ISSN 0-7695-2275-0
- 158 Título del trabajo:** Studying the effect of the design parameters on the interconnection network performance in NOWs
Nombre del congreso: 13th Euromicro Conference on Parallel, Distributed and Network-based Processing (PDP 2005)



Ciudad de celebración: Lugano, Suiza,

Fecha de celebración: 09/02/2005

RAÚL MARTÍNEZ MORAIS; José Luis Sánchez García; Francisco José Alfaro Cortés; Vicente Chirivella González; José Flich Cardo. "13th Euromicro Conference on Parallel, Distributed and Network-Based Processing, 2005, Proceedings". pp. 102 - 109. IEEE Computer Society, ISSN 0-7695-2280-7

- 159 Título del trabajo:** Enforcing in-order packet delivery in PC clusters using adaptive routing
Nombre del congreso: International Workshop on High Performance Grid Computing and Networking 2004
Ciudad de celebración: Tokio, Japón,
Fecha de celebración: 29/11/2004
Juan Carlos Martínez González; José Flich Cardo; Antonio Robles Martínez; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Workshop on High Performance Computing and Networking 2004". pp. 78 - 81. International Information Institute, ISSN 4-901329-02-2
- 160 Título del trabajo:** An Efficient Fault-Tolerant Methodology for Direct Interconnection Networks
Nombre del congreso: XV Jornadas de Paralelismo
Ciudad de celebración: Almería, España,
Fecha de celebración: 17/09/2004
María Engracia Gómez Requena; José Flich Cardo; Antonio Robles Martínez; Pedro Juan López Rodríguez; José Francisco Duato Marín; NILS AGNE NORDBOTTEN; Tor Skeie; OLAV LYSNE. "Actas de las XV Jornadas de Paralelismo". pp. 283 - 288. Servicio Publicaciones Universidad de Almería, ISSN 84-8240-714-7
- 161 Título del trabajo:** Providing fault-tolerance to infiniband networks
Nombre del congreso: XV Jornadas de Paralelismo
Ciudad de celebración: Almería, España,
Fecha de celebración: 17/09/2004
JOSÉ MIGUEL MONTAÑANA ALIAGA; José Flich Cardo; Antonio Robles Martínez; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Actas de las XV Jornadas de Paralelismo". pp. 265 - 271. Servicio Publicaciones Universidad de Almería, ISSN 84-8240-714-7
- 162 Título del trabajo:** Solving out-of-order packet delivery in interconnection networks using adaptive routing
Nombre del congreso: XV Jornadas de Paralelismo
Ciudad de celebración: Almería, España,
Fecha de celebración: 17/09/2004
Juan Carlos Martínez González; José Flich Cardo; Antonio Robles Martínez; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Actas de las XV Jornadas de Paralelismo". pp. 368 - 373. Servicio Publicaciones Universidad de Almería, ISSN 84-8240-714-7
- 163 Título del trabajo:** Studying the effect of the design parameters on the interconnection network performance in NOWs
Nombre del congreso: XV Jornadas de Paralelismo
Ciudad de celebración: Almería, España,
Fecha de celebración: 17/09/2004
Vicente Chirivella González; José Flich Cardo. "Actas de las XV Jornadas de Paralelismo". pp. 386 - 391. Servicio Publicaciones Universidad de Almería, ISSN 84-8240-714-7
- 164 Título del trabajo:** An Effective Fault-Tolerant Routing Methodology for Direct Networks
Nombre del congreso: 2004 International Conference on Parallel Processing (ICPP 2004)
Ciudad de celebración: Montreal, Quebec, Canada,
Fecha de celebración: 15/08/2004

María Engracia Gómez Requena; José Flich Cardo; Pedro Juan López Rodríguez; Antonio Robles Martínez; José Francisco Duato Marín; NILS AGNE NORDBOTTEN; OLAV LYSNE; Tor Skeie. "Proceedings of ICPP 2004". pp. 222 - 231. IEEE Computer Society, ISSN 0-7695-2197-5

165 Título del trabajo: LASH-TOR: A Generic Transition-Oriented Routing Algorithm

Nombre del congreso: Tenth International Conference on Parallel and Distributed Systems ICPADS

Ciudad de celebración: Newport Beach, California,

Fecha de celebración: 07/07/2004

Tor Skeie; OLAV LYSNE; José Flich Cardo; Pedro Juan López Rodríguez; Antonio Robles Martínez; José Francisco Duato Marín. "Proceedings of the Tenth International Conference on Parallel and Distributed Systems". pp. 595 - 604. IEEE Computer Society, ISSN 0-7695-2152-5

166 Título del trabajo: A transition-based fault-tolerant routing methodology for infiniband networks

Nombre del congreso: 18th International Parallel and Distributed Processing Symposium (IPDPS)

Ciudad de celebración: Santa Fe, Estados Unidos,

Fecha de celebración: 26/04/2004

JOSÉ MIGUEL MONTAÑANA ALIAGA; José Flich Cardo; Antonio Robles Martínez; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Proceedings of the International Parallel and Distributed Processing Symposium IPDPS 2004". pp. 1 - 9. IEEE Computer Society, ISSN 0-7695-2132-0

167 Título del trabajo: A Cost-Effective Technique to reduce HOL Blocking in Single-Stage and Multistage Switch Fabrics

Nombre del congreso: 12th Euromicro Conference on Parallel, Distributed and Network-based Processing (PDP 2004)

Ciudad de celebración: La Coruña, España,

Fecha de celebración: 11/02/2004

José Francisco Duato Marín; José Flich Cardo; Teresa Del Montecarmelo Nachiondo Farinós. "Proceedings of the 12th Euromicro Conference on Parallel, Distributed and Network-based Processing PDP2004". pp. 48 - 53. IEEE, ISSN 0-7695-2083-9

168 Título del trabajo: Routing in InfiniBand Torus Network Topologies

Nombre del congreso: 2003 International Conference on Parallel Processing (ICPP 2003)

Ciudad de celebración: Kaohsiung, Taiwan, ROC,

Fecha de celebración: 06/10/2003

JOSÉ CARLOS SANCHO PITARCH; Antonio Robles Martínez; Pedro Juan López Rodríguez; José Flich Cardo; José Francisco Duato Marín. "Proceedings of ICPP 2003". pp. 509 - 518. IEEE Computer Society, ISSN 0-7695-2017-0

169 Título del trabajo: A Cost-Effective Technique To Reduce HOL Blocking in Single-Stage and Multistage Switch Fabrics

Nombre del congreso: XIV Jornadas de Paralelismo

Ciudad de celebración: Madrid, España,

Fecha de celebración: 17/09/2003

José Francisco Duato Marín; José Flich Cardo; Teresa Del Montecarmelo Nachiondo Farinós. "Actas de las XIV Jornadas de Paralelismo". pp. 155 - 160. Universidad Carlos III de Madrid, ISSN 84-89315-34-5

170 Título del trabajo: Improving InfiniBand with Adaptive Routing

Nombre del congreso: XIV Jornadas de Paralelismo

Ciudad de celebración: Madrid, España,

Fecha de celebración: 17/09/2003

Juan Carlos Martínez González; José Flich Cardo; Antonio Robles Martínez; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Actas de las XIV Jornadas de Paralelismo". pp. 161 - 166. Universidad Carlos III de Madrid, ISSN 84-89315-34-5

- 171 Título del trabajo:** Líneas de Investigación en Tolerancia a Fallos
Nombre del congreso: XIV Jornadas de Paralelismo
Ciudad de celebración: Madrid, España,
Fecha de celebración: 17/09/2003
JOSÉ MIGUEL MONTAÑANA ALIAGA; María Engracia Gómez Requena; Antonio Robles Martínez; José Flich Cardo; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Actas de las XIV Jornadas de Paralelismo". pp. 425 - 430. Universidad Carlos III de Madrid, ISSN 84-89315-34-5
- 172 Título del trabajo:** Un Nuevo Mecanismo de Control de Congestion en Redes Multietapa
Nombre del congreso: XIV Jornadas de Paralelismo
Ciudad de celebración: Madrid, España,
Fecha de celebración: 17/09/2003
Teresa Del Montecarmelo Nachiondo Farinós; José Flich Cardo; José Francisco Duato Marín. "Actas de las XIV Jornadas de Paralelismo". pp. 167 - 172. Universidad Carlos III de Madrid, ISSN 84-89315-34-5
- 173 Título del trabajo:** A Methodology to Reduce HOL Blocking in InfiniBand Networks
Nombre del congreso: 17th International Parallel and Distributed Processing Symposium (IPDPS)
Ciudad de celebración: Niza, Francia,
Fecha de celebración: 26/04/2003
María Engracia Gómez Requena; José Flich Cardo; Antonio Robles Martínez; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Proceedings of the International Parallel and Distributed Processing Symposium". pp. 1 - 9. IEEE Computer Society, ISSN 0-7695-1926-1
- 174 Título del trabajo:** Supporting Fully Adaptive Routing in InfiniBand
Nombre del congreso: 17th International Parallel and Distributed Processing Symposium (IPDPS)
Ciudad de celebración: Niza, Francia,
Fecha de celebración: 26/04/2003
Juan Carlos Martínez González; José Flich Cardo; Antonio Robles Martínez; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Proceedings of the International Parallel and Distributed Processing Symposium". pp. 1 - 9. IEEE Computer Society, ISSN 0-7695-1926-1
- 175 Título del trabajo:** Performance Evaluation of COWs under Real Parallel Applications
Nombre del congreso: Workshop on Communication Architecture for Clusters (CAC 2003)
Ciudad de celebración: Niza, Francia,
Fecha de celebración: 15/04/2003
JOSÉ CARLOS SANCHO PITARCH; Juan Carlos Martínez González; Antonio Robles Martínez; Pedro Juan López Rodríguez; José Flich Cardo; José Francisco Duato Marín. "Proceedings of the International Parallel and Distributed Processing Symposium". pp. 1 - 9. IEEE Computer Society, ISSN 0-7695-1926-1
- 176 Título del trabajo:** Supporting Adaptive Routing in InfiniBand Networks
Nombre del congreso: 11th Euromicro Conference on Parallel, Distributed and Network-based Processing (PDP 2003)
Ciudad de celebración: Genova, Italia,
Fecha de celebración: 05/02/2003
Juan Carlos Martínez González; José Flich Cardo; Antonio Robles Martínez; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Eleventh Euromicro Conference on Parallel, Distributed and Network-Based Processing, 2003. Proceedings.". pp. 165 - 172. IEEE Computer Society, ISSN 0-7695-1875-3
- 177 Título del trabajo:** Enhancing InfiniBand Switch Capabilities with Adaptive Routing
Nombre del congreso: XIII Jornadas de Paralelismo
Ciudad de celebración: Lérida, España,

Fecha de celebración: 11/09/2002

Juan Carlos Martínez González; José Flich Cardo; Antonio Robles Martínez; Pedro Juan López Rodríguez; JOSÉ CARLOS SANCHO PITARCH; José Francisco Duato Marín. "Actas de las XIII Jornadas de Paralelismo". pp. 329 - 334. Ediciones de la Universitat de Lleida, ISSN 84-8409-159-7

178 Título del trabajo: Performance Evaluation of InfiniBand Networks with I/O Traces

Nombre del congreso: XIII Jornadas de Paralelismo

Ciudad de celebración: Lérida, España,

Fecha de celebración: 11/09/2002

María Engracia Gómez Requena; José Flich Cardo; Antonio Robles Martínez; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Actas de las XIII Jornadas de Paralelismo". pp. 341 - 346. Ediciones de la Universitat de Lleida, ISSN 84-8409-159-7

179 Título del trabajo: Effective Methodology for Deadlock-Free Minimal Routing in InfiniBand Networks

Nombre del congreso: 2002 International Conference on Parallel Processing (ICPP 2002)

Ciudad de celebración: Vancouver, Canada,

Fecha de celebración: 01/08/2002

JOSÉ CARLOS SANCHO PITARCH; Antonio Robles Martínez; José Flich Cardo; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Proceedings of the 2002 International Conference on Parallel Processing (ICPP 2002)". pp. 409 - 418. IEEE Computer Society, ISSN 0-7695-1677-7

180 Título del trabajo: Analyzing the Influence of Virtual Lanes on the Performance of InfiniBand Networks

Nombre del congreso: Workshop on Communication Architecture for Clusters (CAC 2002)

Ciudad de celebración: Florida, Estados Unidos,

Fecha de celebración: 15/04/2002

JOSÉ CARLOS SANCHO PITARCH; José Flich Cardo; Antonio Robles Martínez; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Proceedings of the 2002 Workshop on Communication Architecture for Clusters". pp. 1 - 9. IEEE Computer Society, ISSN 0-7695-1573-0

181 Título del trabajo: Evaluation of Alternative Arbitration Policies for Myrinet Switches

Nombre del congreso: Workshop on Communication Architecture for Clusters (CAC 2002)

Ciudad de celebración: Florida, Estados Unidos,

Fecha de celebración: 15/04/2002

José Flich Cardo. "Proceedings of the 2002 Workshop on Communication Architecture for Clusters". pp. 1 - 9. IEEE Computer Society, ISSN 0-7695-1573-0

182 Título del trabajo: Removing the latency overhead of the ITB mechanism in COWs with source routing

Nombre del congreso: 10th Euromicro Workshop on Parallel, Distributed and Network-Based Processing (PDP 2002)

Ciudad de celebración: Islas Canarias, España,

Fecha de celebración: 09/01/2002

José Flich Cardo; Manuel José Pérez Malumbres; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Proceedings of the 10th Euromicro Workshop". pp. 463 - 470. IEEE Computer Society Press, ISSN 0-7695-1444-8

183 Título del trabajo: Deadlock-Free Routing in InfiniBand through Destination Renaming

Nombre del congreso: 2001 International Conference on Parallel Processing (ICPP 2001)

Ciudad de celebración: Valencia, España,

Fecha de celebración: 03/09/2001

Pedro Juan López Rodríguez; José Flich Cardo; José Francisco Duato Marín. "Actas de la conferencia". pp. 427 - 434. IEEE Computer Society, ISSN 0-7695-1257-7

- 184 Título del trabajo:** Performance evaluation of Up*/Down* routing using virtual channels for InfiniBand networks
Nombre del congreso: XII Jornadas de Paralelismo
Ciudad de celebración: Valencia, España,
Fecha de celebración: 03/09/2001
JOSÉ CARLOS SANCHO PITARCH; José Flich Cardo; Antonio Robles Martínez; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Actas de las XII Jornadas de Paralelismo". pp. 137 - 142. Editorial de la UPV, ISSN 84-9705-043-6
- 185 Título del trabajo:** Removing the Latency Overhead of the ITB Mechanism in COWs with Source Routing
Nombre del congreso: XII Jornadas de Paralelismo
Ciudad de celebración: Valencia, España,
Fecha de celebración: 03/09/2001
José Flich Cardo; Manuel José Pérez Malumbres; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Actas de las XII Jornadas de Paralelismo". pp. 143 - 148. Editorial de la UPV, ISSN 84-9705-043-6
- 186 Título del trabajo:** A FIRST IMPLEMENTATION OF IN TRANSIT BUFFERS ON MYRINET GM SOFTWARE
Nombre del congreso: 15th International Parallel and Distributed Processing Symposium (IPDPS)
Ciudad de celebración: San Francisco, Estados Unidos,
Fecha de celebración: 23/04/2001
Salvador Coll Arnau; José Flich Cardo; Manuel José Pérez Malumbres; Pedro Juan López Rodríguez; José Francisco Duato Marín; Francisco José Mora Mas. "Proceedings of the 15th International Parallel and Distributed Processing Symposium IPDPS 2001". pp. 232 - 237. IEEE Computer Society, ISSN 0-7695-0990-8
- 187 Título del trabajo:** Improving Network Performance by Reducing Network Contention in Source-Based COWs with a Low Path-Computation Overhead
Nombre del congreso: 15th International Parallel and Distributed Processing Symposium (IPDPS)
Ciudad de celebración: San Francisco, Estados Unidos,
Fecha de celebración: 23/04/2001
José Flich Cardo; Pedro Juan López Rodríguez; Manuel José Pérez Malumbres; José Francisco Duato Marín. "Proceedings of the 15th International Parallel and Distributed Processing Symposium IPDPS 2001". pp. 1 - 8. IEEE Computer Society, ISSN 0-7695-0990-8
- 188 Título del trabajo:** Combining In-Transit Buffers with Optimized Routing Algorithms to Boost the Performance of Networks with Source Routing
Nombre del congreso: 3rd International Symposium on High Performance Computing (ISHPC)
Ciudad de celebración: Tokio, Japón,
Fecha de celebración: 16/10/2000
José Flich Cardo; Pedro Juan López Rodríguez; Manuel José Pérez Malumbres; José Francisco Duato Marín. "High Performance Computing, ISHPC 2000". pp. 300 - 309. Springer-Verlag, ISSN 3-540-41128-3
- 189 Título del trabajo:** In-Transit Buffers: A Mechanism to Improve Performance of Networks with Source Routing
Nombre del congreso: XI Jornadas de Paralelismo
Ciudad de celebración: Granada, España,
Fecha de celebración: 11/09/2000
José Flich Cardo; Pedro Juan López Rodríguez; Manuel José Pérez Malumbres; José Francisco Duato Marín. "Actas de las XI Jornadas de Paralelismo". pp. 149 - 154. Universidad de Granada, ISSN 84-699-3003-6



- 190 Título del trabajo:** Improving the Performance of Regular Networks with Source Routing
Nombre del congreso: 2000 International Conference on Parallel Processing (ICPP'2000)
Ciudad de celebración: Toronto, Canada,
Fecha de celebración: 21/08/2000
José Flich Cardo; Pedro Juan López Rodríguez; Manuel José Pérez Malumbres; José Francisco Duato Marín. "Proceedings of the 2000 International Conference on Parallel Processing". pp. 353 - 361. IEEE Computer Society, ISSN 0-7695-0768-9
- 191 Título del trabajo:** Performance Evaluation of a New Routing Strategy for Irregular Networks with Source Routing
Nombre del congreso: 14th International Conference on Supercomputing (ICS)
Ciudad de celebración: Santa Fe, Estados Unidos,
Fecha de celebración: 08/05/2000
José Flich Cardo; Manuel José Pérez Malumbres; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Proceedings of the 2000 ACM International Conference on Supercomputing". pp. 34 - 43. ACM Press, ISSN 1-58113-270-0
- 192 Título del trabajo:** Improving Routing Performance in Myrinet Networks
Nombre del congreso: 14th IEEE International Parallel & Distributed Processing Symposium (IPDPS 2000)
Ciudad de celebración: Cancun, Mexico,
Fecha de celebración: 01/05/2000
José Flich Cardo; Manuel José Pérez Malumbres; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Proceedings of the 2000 International Symposium on Parallel and Distributed Processing". pp. 27 - 32. IEEE Computer Society Press, ISSN 0-7695-0574-0
- 193 Título del trabajo:** Using Minimal Routing in Myrinet Networks
Nombre del congreso: X Jornadas de Paralelismo
Ciudad de celebración: La Manga del Mar Menor, España,
Fecha de celebración: 13/09/1999
José Flich Cardo; Manuel José Pérez Malumbres; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Actas de las X Jornadas de Paralelismo". pp. 235 - 240. Universidad de Murcia,
- 194 Título del trabajo:** Performance Evaluation of Networks of Workstations with Hardware Shared Memory Model using Execution-Driven Simulation
Nombre del congreso: 1999 International Conference on Parallel Processing (ICPP '99)
Ciudad de celebración: Aizu-Wakamatsu, Japón,
Fecha de celebración: 10/08/1999
José Flich Cardo; Manuel José Pérez Malumbres; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Proceedings of the 1999 International Conference on Parallel Processing". pp. 146 - 153. IEEE Computer Society, ISSN 0-7695-0350-0
- 195 Título del trabajo:** Edinet: An Execution Driven Interconnection Network Simulator for DSM
Nombre del congreso: 10th International Conference on Computer Performance Evaluation: Modelling Techniques and Tools (TOOLS 98)
Ciudad de celebración: Palma de Mallorca, España,
Fecha de celebración: 14/09/1998
José Flich Cardo; Pedro Juan López Rodríguez; Manuel José Pérez Malumbres; José Francisco Duato Marín. "Computer Performance Evaluation: modelling techniques and tools". pp. 336 - 339. Springer-Verlag (LNCS), ISSN 3-540-64949-2

196 Título del trabajo: Un Simulador de Redes de Interconexión Dirigido por Ejecución para Sistemas DSM: EDINET

Nombre del congreso: IX Jornadas de Paralelismo

Ciudad de celebración: Donostia, España,

Fecha de celebración: 02/09/1998

José Flich Cardo; Pedro Juan López Rodríguez; Manuel José Pérez Malumbres; José Francisco Duato Marín. "IX Jornadas de Paralelismo". pp. 103 - 108. Universidad del País Vasco,

Gestión de I+D+i y participación en comités científicos

Comités científicos, técnicos y/o asesores

1 Título del comité: IEEE Computer Architecture Letters. Tipo participación: Editor adjunto. ISSN: 1556-6056
Fecha de inicio: 2016

2 Título del comité: 10th IEEE/ACM International Symposium on Networks-on-Chip (NOCS 2016). Tipo participación: Miembro del comité de programa
Fecha de inicio: 2016

3 Título del comité: 22nd International Symposium on High-Performance Computer Architecture (HPCA-22). Tipo participación: Miembro del comité de programa
Fecha de inicio: 2016

4 Título del comité: Novática . Tipo participación: Editor adjunto. ISSN: 0211-2124
Fecha de inicio: 2015

5 Título del comité: IEEE Computer Architecture Letters. Tipo participación: Editor adjunto. ISSN: 1556-6056
Fecha de inicio: 2015

6 Título del comité: 8th International Workshop on Network on Chip Architectures (NoCArc 2015). Tipo participación: Miembro del comité de programa
Fecha de inicio: 2015

7 Título del comité: 9th IEEE International Symposium on Networks-on-Chip (NoCS 2015). Tipo participación: Presidente del comité de programa
Fecha de inicio: 2015

8 Título del comité: Design, Automation and Test in Europe (DATE 2015). Tipo participación: Miembro del comité de programa
Fecha de inicio: 2015

9 Título del comité: Novática . Tipo participación: Editor adjunto. ISSN: 0211-2124
Fecha de inicio: 2014

10 Título del comité: IEEE Computer Architecture Letters. Tipo participación: Editor adjunto. ISSN: 1556-6056
Fecha de inicio: 2014



- 11 Título del comité:** Seventh International Workshop on Network on Chip Architectures (NoCArc 2014) . Tipo participación: Miembro del comité de programa
Fecha de inicio: 2014
- 12 Título del comité:** 8th IEEE International Symposium on Networks-on-Chip (NoCS 2014). Tipo participación: Miembro del comité de programa
Fecha de inicio: 2014
- 13 Título del comité:** ALCHEMY Workshop 2014. Held in conjunction with the International Conference on Computational Science (ICCS 2014). Tipo participación: Miembro del comité de programa
Fecha de inicio: 2014
- 14 Título del comité:** Design, Automation and Test in Europe (DATE 2014). Tipo participación: Miembro del comité de programa
Fecha de inicio: 2014
- 15 Título del comité:** 8th International Workshop on Interconnection Network Architecture: On-Chip, Multi-Chip (INA-OCMC 2014) . Tipo participación: Presidente del comité de programa
Fecha de inicio: 2014
- 16 Título del comité:** Novática . Tipo participación: Editor adjunto. ISSN: 0211-2124
Fecha de inicio: 2013
- 17 Título del comité:** IEEE Transactions on Parallel and Distributed Systems. Tipo participación: Editor adjunto. ISSN: 1045-9219
Fecha de inicio: 2013
- 18 Título del comité:** IEEE Computer Architecture Letters. Tipo participación: Editor adjunto. ISSN: 1556-6056
Fecha de inicio: 2013
- 19 Título del comité:** Sixth International Workshop on Network on Chip Architectures (NoCArc 2013). Tipo participación: Miembro del comité de programa
Fecha de inicio: 2013
- 20 Título del comité:** Supercomputing Conference (SC 2013). Tipo participación: Presidente del comité de programa
Fecha de inicio: 2013
- 21 Título del comité:** 3rd Workshop on Communication Architecture for Scalable Systems (CASS 2013). Tipo participación: Presidente del comité de programa
Fecha de inicio: 2013
- 22 Título del comité:** 7th IEEE International Symposium on Networks-on-Chip (NoCS 2013). Tipo participación: Miembro del comité de programa
Fecha de inicio: 2013
- 23 Título del comité:** Design, Automation and Test in Europe (DATE 2013). Tipo participación: Miembro del comité de programa
Fecha de inicio: 2013



- 24 Título del comité:** IEEE Transactions on Parallel and Distributed Systems. Tipo participación: Editor adjunto. ISSN: 1045-9219
Fecha de inicio: 2012
- 25 Título del comité:** 5th International Workshop on Network on Chip Architectures (NoCArc 2012). Tipo participación: Miembro del comité de programa
Fecha de inicio: 2012
- 26 Título del comité:** International Conference for High Performance Computing, Networking, Storage and Analysis (SC 2012). Tipo participación: Miembro del comité de programa
Fecha de inicio: 2012
- 27 Título del comité:** 2nd Workshop on Communication Architecture for Scalable Systems (CASS 2012). Tipo participación: Miembro del comité de organización
Fecha de inicio: 2012
- 28 Título del comité:** 6th IEEE International Symposium on Networks-on-Chip (NoCS 2012). Tipo participación: Miembro del comité de organización
Fecha de inicio: 2012
- 29 Título del comité:** 6th IEEE International Symposium on Networks-on-Chip (NoCS 2012). Tipo participación: Miembro del comité de programa
Fecha de inicio: 2012
- 30 Título del comité:** Design, Automation and Test in Europe (DATE 2012) . Tipo participación: Miembro del comité de programa
Fecha de inicio: 2012
- 31 Título del comité:** IEEE Transactions on Parallel and Distributed Systems. Tipo participación: Editor adjunto. ISSN: 1045-9219
Fecha de inicio: 2011
- 32 Título del comité:** ACM Transactions on Embedded Computing Systems. Tipo participación: Editor adjunto. ISSN: 1539-9087
Fecha de inicio: 2011
- 33 Título del comité:** 18th International Conference on High Performance Computing (HiPC 2011). Tipo participación: Miembro del comité de programa
Fecha de inicio: 2011
- 34 Título del comité:** 2011 International Conference for High Performance Computing, Networking, Storage and Analysis (SC 2011). Tipo participación: Miembro del comité de programa
Fecha de inicio: 2011
- 35 Título del comité:** 2011 International Conference on Embedded Computer Systems: Architectures, MOdeling and Simulation (IC-SAMOS XI). Tipo participación: Miembro del comité de programa
Fecha de inicio: 2011
- 36 Título del comité:** 5th ACM/IEEE International Symposium on Networks-on-Chip (NoCS 2011). Tipo participación: Miembro del comité de programa
Fecha de inicio: 2011



- 37 Título del comité:** 2011 Design, Automation and Test in Europe. Tipo participación: Miembro del comité de programa
Fecha de inicio: 2011
- 38 Título del comité:** Designing Network on Chip Architectures in the Nanoscale Era
Fecha de inicio: 2010
- 39 Título del comité:** IEEE Transactions on Parallel and Distributed Systems. Tipo participación: Editor adjunto. ISSN: 1045-9219
Fecha de inicio: 2010
- 40 Título del comité:** 3rd International Workshop on Network on Chip Architectures. Tipo participación: Miembro del comité de programa
Fecha de inicio: 2010
- 41 Título del comité:** XXI Jornadas de Paralelismo. Tipo participación: Miembro del comité de organización
Fecha de inicio: 2010
- 42 Título del comité:** Europar 2010. Tipo participación: Presidente del comité de programa
Fecha de inicio: 2010
- 43 Título del comité:** 2010 International Conference on Embedded Computer Systems: Architectures, Modeling and Simulation (IC-SAMOS X). Tipo participación: Miembro del comité de programa
Fecha de inicio: 2010
- 44 Título del comité:** 4th International Workshop on Interconnection Network Architectures: On-Chip, Multi-Chip (INA-OCMC 2010). Tipo participación: Presidente del comité de programa
Fecha de inicio: 2010
- 45 Título del comité:** 16th International Conference on High Performance Computing (HiPC 2009). Tipo participación: Miembro del comité de programa
Fecha de inicio: 2009
- 46 Título del comité:** 2nd International Workshop on Network on Chip Architectures. Tipo participación: Miembro del comité de programa
Fecha de inicio: 2009
- 47 Título del comité:** 2nd International Workshop on Network on Chip Architectures. Tipo participación: Miembro del comité de programa
Fecha de inicio: 2009
- 48 Título del comité:** 4th International Symposium on Embedded Multicore Systems-on-Chip - MCSoc 2009. Tipo participación: Miembro del comité de programa
Fecha de inicio: 2009
- 49 Título del comité:** 10th MEDEA Workshop on Memory Performance: Dealing with Applications, Systems and Architecture. Tipo participación: Miembro del comité de programa
Fecha de inicio: 2009

- 50 Título del comité:** 2009 International Conference on Embedded Computer Systems: Architectures, Modeling and Simulation (IC-SAMOS 2009). Tipo participación: Miembro del comité de programa
Fecha de inicio: 2009
- 51 Título del comité:** 2009 Workshop on Communication Architecture for Clusters (CAC 2009). Tipo participación: Presidente del comité de programa
Fecha de inicio: 2009
- 52 Título del comité:** 23rd International Parallel and Distributed Processing Symposium (IPDPS 2009). Tipo participación: Miembro del comité de programa
Fecha de inicio: 2009
- 53 Título del comité:** 3rd ACM/IEEE International Symposium on Networks-on-Chip (NoCS 2009). Tipo participación: Miembro del comité de programa
Fecha de inicio: 2009
- 54 Título del comité:** Third Workshop on Interconnection Network Architectures: On-Chip, Multi-Chip (INA-OCMC 2009). Tipo participación: Presidente del comité de programa
Fecha de inicio: 2009
- 55 Título del comité:** 2008 Network on Chip Architectures Workshop. Tipo participación: Miembro del comité de programa
Fecha de inicio: 2008
- 56 Título del comité:** 9th MEDEA Workshop on Memory Performance: Dealing with Applications, Systems and Architecture. Tipo participación: Miembro del comité de programa
Fecha de inicio: 2008
- 57 Título del comité:** 2008 International Conference on Parallel Processing (ICPP 2008). Tipo participación: Miembro del comité de programa
Fecha de inicio: 2008
- 58 Título del comité:** Europar 2008. Tipo participación: Presidente del comité de programa
Fecha de inicio: 2008
- 59 Título del comité:** 22nd International Parallel and Distributed Processing Symposium (IPDPS 2008). Tipo participación: Miembro del comité de programa
Fecha de inicio: 2008
- 60 Título del comité:** 14th International Conference on High Performance Computing (HiPC 2007). Tipo participación: Miembro del comité de programa
Fecha de inicio: 2007
- 61 Título del comité:** 2007 Workshop on Communication Architecture for Clusters. Tipo participación: Miembro del comité de programa
Fecha de inicio: 2007
- 62 Título del comité:** Twelfth International Conference on Parallel and Distributed Systems (ICPADS). Tipo participación: Miembro del comité de programa
Fecha de inicio: 2006



- 63 Título del comité:** IEEE Symposium on Computers and Communications (ISCC 2006). Tipo participación: Miembro del comité de programa
Fecha de inicio: 2006
- 64 Título del comité:** 2006 Workshop on Communication Architecture for Clusters (CAC 2006). Tipo participación: Miembro del comité de programa
Fecha de inicio: 2006
- 65 Título del comité:** 10th IEEE Symposium on Computers and Communications (ISCC 2005). Tipo participación: Miembro del comité de programa
Fecha de inicio: 2005
- 66 Título del comité:** 2005 Workshop on Communication Architecture for Clusters. Tipo participación: Miembro del comité de programa
Fecha de inicio: 2005
- 67 Título del comité:** Applied Computing 2005. Tipo participación: Miembro del comité de programa
Fecha de inicio: 2005
- 68 Título del comité:** Tenth International Conference on Parallel and Distributed Systems ICPADS. Tipo participación: Miembro del comité de programa
Fecha de inicio: 2004
- 69 Título del comité:** 2004 Workshop on Communication Architecture for Clusters (CAC 2004). Tipo participación: Miembro del comité de programa
Fecha de inicio: 2004
- 70 Título del comité:** 2003 International Conference on Parallel Processing (ICPP 2003). Tipo participación: Miembro del comité de programa
Fecha de inicio: 2003
- 71 Título del comité:** XII Jornadas de Paralelismo. Tipo participación: Miembro del comité de organización
Fecha de inicio: 2001
- 72 Título del comité:** 2001 International Conference on Parallel Processing (ICPP 2001). Tipo participación: Miembro del comité de organización
Fecha de inicio: 2001
- 73 Título del comité:** 2001 International Conference on Parallel Processing (ICPP 2001). Tipo participación: Miembro del comité de programa
Fecha de inicio: 2001



Otros méritos

Premios, menciones y distinciones

Descripción: Valencia Idea

Entidad concesionaria: Ajuntament de València

Fecha de concesión: 01/10/2013

Períodos de actividad investigadora

Nº de tramos reconocidos: 4

Entidad acreditante: Comisión Nacional Evaluadora de la Actividad Investigadora (CNEAI)

Acreditaciones/reconocimientos obtenidos

Descripción: Quinquenios

Nº de tramos reconocidos: 5

Resumen de otros méritos

Descripción del mérito: Evaluador de Proyectos de Investigación UPV. 2005