



Salvador Vicente Petit Martí

Generado desde: Universitat Politècnica de València

Fecha del documento: 21/05/2024

v 1.4.0

1368ba272eb85c8e5651afc10ddc2de4

Este fichero electrónico (PDF) contiene incrustada la tecnología CVN (CVN-XML). La tecnología CVN de este fichero permite exportar e importar los datos curriculares desde y hacia cualquier base de datos compatible. Listado de Bases de Datos adaptadas disponible en <http://cvn.fecyt.es/>

**C****V****n**

CURRÍCULUM VITAE NORMALIZADO

1368ba272eb85c8e5651afc10ddc2de4

Salvador Vicente Petit Martí

Apellidos:

Petit Martí

Nombre:

Salvador Vicente



Actividad docente

Dirección de tesis doctorales y/o proyectos fin de carrera

- 1** **Título del trabajo:** Novel cache hierarchies with photonic interconnects for Chip Multiprocessors
Tipo de proyecto: Tesis Doctoral
Entidad de realización: Universitat Politècnica de València
Alumno/a: Puche Lara, José
Calificación obtenida: SOBRESALIENTE (cum laude)
Fecha de defensa: 11/03/2021
Mención de calidad: Si
- 2** **Título del trabajo:** Efficient L2 Cache Management to Boost GPGPU Performance
Tipo de proyecto: Tesis Doctoral
Entidad de realización: Universitat Politècnica de València
Alumno/a: Candel Margaix, Francisco
Calificación obtenida: SOBRESALIENTE (cum laude)
Fecha de defensa: 30/07/2019
Mención de calidad: Si
- 3** **Título del trabajo:** Contention-Aware Scheduling for SMT Multicore Processors
Tipo de proyecto: Tesis Doctoral
Entidad de realización: Universitat Politècnica de València
Alumno/a: Feliu Pérez, Josué
Calificación obtenida: SOBRESALIENTE (cum laude)
Fecha de defensa: 22/02/2017
Mención de calidad: Si
- 4** **Título del trabajo:** Cache architectures based on heterogeneous technologies to deal with manufacturing errors
Tipo de proyecto: Tesis Doctoral
Entidad de realización: Universitat Politècnica de València
Alumno/a: Lorente Garcés, Vicente Jesús
Calificación obtenida: SOBRESALIENTE (cum laude)
Fecha de defensa: 16/11/2015
Mención de calidad: No
- 5** **Título del trabajo:** Dynamic Power-Aware Techniques for Real-Time Multicore Embedded Systems
Tipo de proyecto: Tesis Doctoral
Entidad de realización: Universitat Politècnica de València
Alumno/a: March Cabrelles, José Luis
Calificación obtenida: SOBRESALIENTE (cum laude)
Fecha de defensa: 15/12/2014
Mención de calidad: Si
- 6** **Título del trabajo:** Hybrid caches: design and data management
Tipo de proyecto: Tesis Doctoral
Entidad de realización: Universitat Politècnica de València



Alumno/a: Valero Bresó, Alejandro

Calificación obtenida: SOBRESALIENTE (cum laude)

Fecha de defensa: 16/09/2013

Mención de calidad: Si

Experiencia científica y tecnológica

Grupos/equipos de investigación, desarrollo o innovación

Nombre del grupo: Grupo de Arquitecturas Paralelas - Dpto. De Informática De Sistemas Y Computadores

Actividad científica o tecnológica

Proyectos de I+D+i financiados en convocatorias competitivas de Administraciones o entidades públicas y privadas

- Nombre del proyecto:** SERVIDORES Y REDES CON ALTA EFICIENCIA ENERGETICA PARA CENTROS DE PROCESOS DE DATOS (TED2021-130233B-C32)

Grado de contribución: Investigador/a

Entidad de realización: Universitat Politècnica de València

Nombres investigadores principales (IP, Co-IP,...): Salvador Vicente Petit Martí; Julio Sahuquillo Borrás

Nº de investigadores/as: 14

Entidad/es financiadora/s:
AGENCIA ESTATAL DE INVESTIGACION

Fecha de inicio: 01/12/2022 **Duración:** 1 año - 11 meses - 29 días

Cuantía total: 223.445 €
- Nombre del proyecto:** TÉCNICAS INNOVADORAS PARA INFRAESTRUCTURAS, APLICACIONES Y SERVICIOS EN CENTROS DE DATOS Y SISTEMAS ALTAMENTE DISTRIBUIDOS (PID2021-123627OB-C51)

Entidad de realización: Universitat Politècnica de València

Nombres investigadores principales (IP, Co-IP,...): Julio Sahuquillo Borrás

Nº de investigadores/as: 15

Entidad/es financiadora/s:
AGENCIA ESTATAL DE INVESTIGACION

Fecha de inicio: 01/09/2022 **Duración:** 2 años - 11 meses - 30 días

Cuantía total: 242.000 €
- Nombre del proyecto:** APLICACIÓN DE TÉCNICAS DE APRENDIZAJE PROFUNDO PARA MEJORAR LAS PRESTACIONES Y EFICIENCIA DE LA PREBÚSQUEDA DE PROCESADORES AVANZADOS (AICO/2021/266)

Grado de contribución: Investigador/a

Entidad de realización: Universitat Politècnica de València

Nombres investigadores principales (IP, Co-IP,...): Salvador Vicente Petit Martí

Nº de investigadores/as: 7



Entidad/es financiadora/s:
GENERALITAT VALENCIANA

Fecha de inicio: 01/01/2021
Cuantía total: 72.000 €

Duración: 2 años - 11 meses - 30 días

- 4 Nombre del proyecto:** TECNOLOGIAS INNOVADORAS DE PROCESADORES, ACELERADORES Y REDES, PARA CENTROS DE DATOS Y COMPUTACION DE ALTAS PRESTACIONES (RTI2018-098156-B-C51-AR)

Entidad de realización: Universitat Politècnica de València

Nombres investigadores principales (IP, Co-IP,...): José Francisco Duato Marín; Julio Sahuquillo Borrás

Nº de investigadores/as: 17

Entidad/es financiadora/s:
AGENCIA ESTATAL DE INVESTIGACION

Fecha de inicio: 01/01/2019
Cuantía total: 178.717 €

Duración: 3 años - 5 meses - 29 días

- 5 Nombre del proyecto:** REDUCCIO DEL TEMPS D'EXECUCIO DE LES APLICACIONS ACTUANT SOBRE TECNOLOGIES INNOVADORES (AICO/2019/317)

Entidad de realización: Universitat Politècnica de València

Nombres investigadores principales (IP, Co-IP,...): Julio Sahuquillo Borrás

Nº de investigadores/as: 7

Entidad/es financiadora/s:
GENERALITAT VALENCIANA

Fecha de inicio: 01/01/2019
Cuantía total: 40.000 €

Duración: 2 años - 2 meses - 30 días

- 6 Nombre del proyecto:** Planificación asimétrica de procesos para mejorar las prestaciones de sistemas multinúcleo SMT (SP20180140)

Entidad de realización: Universitat Politècnica de València

Nombres investigadores principales (IP, Co-IP,...): Josué Feliu Pérez

Nº de investigadores/as: 7

Entidad/es financiadora/s:
UNIVERSIDAD POLITECNICA DE VALENCIA

Fecha de inicio: 01/01/2019
Cuantía total: 9.000 €

Duración: 11 meses - 30 días

- 7 Nombre del proyecto:** TECNICAS PARA LA MEJORA DE LAS PRESTACIONES, COSTE Y CONSUMO DE ENERGIA DE LOS SERVIDORES. (TIN2015-66972-C5-1-R)

Entidad de realización: Universitat Politècnica de València

Nombres investigadores principales (IP, Co-IP,...): José Francisco Duato Marín

Nº de investigadores/as: 23

Entidad/es financiadora/s:
MINISTERIO DE ASUNTOS ECONOMICOS Y TRANSFORMACION DIGITAL

Fecha de inicio: 01/01/2016
Cuantía total: 201.344 €

Duración: 2 años - 11 meses - 30 días

- 8 Nombre del proyecto:** SUBSISTEMA DE MEMORIA EFICIENTE PARA FUTUROS SISTEMAS HETEROGENEOS CPU-GPGPU (AICO/2016/059)

Grado de contribución: Investigador/a



Entidad de realización: Universitat Politècnica de València

Nombres investigadores principales (IP, Co-IP,...): Salvador Vicente Petit Martí

Nº de investigadores/as: 7

Entidad/es financiadora/s:

GENERALITAT VALENCIANA

Fecha de inicio: 01/01/2016

Duración: 1 año - 11 meses - 30 días

Cuantía total: 40.000 €

9 Nombre del proyecto: EUROPEAN EXASCALE SYSTEM INTERCONNECT AND STORAGE (671553)

Entidad de realización: Universitat Politècnica de València

Nombres investigadores principales (IP, Co-IP,...): Julio Sahuquillo Borrás

Nº de investigadores/as: 12

Entidad/es financiadora/s:

COMISION DE LAS COMUNIDADES EUROPEA

Fecha de inicio: 01/12/2015

Duración: 3 años - 5 meses - 30 días

Cuantía total: 427.590,72 €

10 Nombre del proyecto: CODISEÑO HARDWARE-SOFTWARE PARA PLANIFICACION EQUITATIVA EN PROCESADORES SMT MULTINUCLEO (TIN2014-62246-EXP)

Entidad de realización: Universitat Politècnica de València

Nombres investigadores principales (IP, Co-IP,...): Julio Sahuquillo Borrás

Nº de investigadores/as: 8

Entidad/es financiadora/s:

MINISTERIO DE ASUNTOS ECONOMICOS Y TRANSFORMACION DIGITAL

Fecha de inicio: 01/09/2015

Duración: 2 años - 3 meses - 30 días

Cuantía total: 42.350 €

11 Nombre del proyecto: AYUDA COMPLEMENTARIA DEL PROYECTO: MEJORA DE LA ARQUITECTURA DE SERVIDORES, SERVICIOS Y APLICACIONES. (ACOMP/2014/119)

Entidad de realización: Universitat Politècnica de València

Nombres investigadores principales (IP, Co-IP,...): José Francisco Duato Marín

Nº de investigadores/as: 11

Entidad/es financiadora/s:

GENERALITAT VALENCIANA

Fecha de inicio: 01/01/2014

Duración: 11 meses - 30 días

Cuantía total: 7.200 €

12 Nombre del proyecto: Mejora de la Arquitectura de Servidores, Servicios y Aplicaciones (TIN2012-38341-C04-01)

Entidad de realización: Universitat Politècnica de València

Nombres investigadores principales (IP, Co-IP,...): José Francisco Duato Marín

Nº de investigadores/as: 34

Entidad/es financiadora/s:

MINISTERIO DE ASUNTOS ECONOMICOS Y TRANSFORMACION DIGITAL

Fecha de inicio: 01/01/2013

Duración: 2 años - 11 meses - 30 días

Cuantía total: 244.296 €



- 13** **Nombre del proyecto:** JERARQUÍA DE MEMORIA PARA PROCESADORES FUTURISTAS CON INTERCONEXIÓN ÓPTICA (SP20120748)
Entidad de realización: Universitat Politècnica de València
Nombres investigadores principales (IP, Co-IP,...): Julio Sahuquillo Borrás
Nº de investigadores/as: 7
Entidad/es financiadora/s: UNIVERSIDAD POLITECNICA DE VALENCIA
Fecha de inicio: 31/12/2012 **Duración:** 1 año
Cuantía total: 11.500 €
- 14** **Nombre del proyecto:** ARQUITECTURA DE SERVIDORES, APLICACIONES Y SERVICIOS (TIN2009-14475-C04-01)
Entidad de realización: Universitat Politècnica de València
Nombres investigadores principales (IP, Co-IP,...): Pedro Juan López Rodríguez
Nº de investigadores/as: 38
Entidad/es financiadora/s: MINISTERIO DE EDUCACION
Fecha de inicio: 01/01/2012 **Duración:** 11 meses - 30 días
Cuantía total: 0 €
- 15** **Nombre del proyecto:** ARQUITECTURA DE SERVIDORES, APLICACIONES Y SERVICIOS (TIN2009-14475-C04-01)
Entidad de realización: Universitat Politècnica de València
Nombres investigadores principales (IP, Co-IP,...): José Francisco Duato Marín
Nº de investigadores/as: 37
Entidad/es financiadora/s: MINISTERIO DE EDUCACION
Fecha de inicio: 01/01/2010 **Duración:** 3 años - 5 meses - 29 días
Cuantía total: 855.228 €
- 16** **Nombre del proyecto:** EXTRACCION DINAMICA DEL PARALELISMO A NIVEL DE HEBRA EN PROCESADORES CLUSTERIZADOS (TIN2008-05338-E)
Entidad de realización: Universitat Politècnica de València
Nombres investigadores principales (IP, Co-IP,...): Julio Sahuquillo Borrás
Nº de investigadores/as: 5
Entidad/es financiadora/s: MINISTERIO DE EDUCACION
Fecha de inicio: 01/07/2009 **Duración:** 1 año - 3 meses
Cuantía total: 30.000 €
- 17** **Nombre del proyecto:** COMMIT FUERA DE ORDEN EN PROCESADORES MULTICORE CON CORES SUPERESCALARES O MULTIHILO (GV/2009/043)
Grado de contribución: Investigador/a
Entidad de realización: Universitat Politècnica de València
Nombres investigadores principales (IP, Co-IP,...): Salvador Vicente Petit Martí
Nº de investigadores/as: 7
Entidad/es financiadora/s: GENERALITAT VALENCIANA
Fecha de inicio: 01/01/2009 **Duración:** 1 año - 11 meses - 30 días



Cuantía total: 12.000 €

- 18 Nombre del proyecto:** ARQUITECTURAS FIABLES Y DE ALTAS PRESTACIONES PARA CENTROS DE PROCESO DE DATOS Y SERVIDORES DE INTERNET (ACOMP/2009/265)

Entidad de realización: Universitat Politècnica de València

Nombres investigadores principales (IP, Co-IP,...): José Francisco Duato Marín

Nº de investigadores/as: 22

Entidad/es financiadora/s:

GENERALITAT VALENCIANA

Fecha de inicio: 01/01/2009

Duración: 1 año

Cuantía total: 18.000 €

- 19 Nombre del proyecto:** ARQUITECTURAS SUPERESCALARES Y MULTIHILLO CON RETIRO DE INSTRUCCIONES DESORDENADO. (PAID-06-07-3281)

Grado de contribución: Investigador/a

Entidad de realización: Universitat Politècnica de València

Nombres investigadores principales (IP, Co-IP,...): Salvador Vicente Petit Martí

Nº de investigadores/as: 4

Entidad/es financiadora/s:

UNIVERSIDAD POLITECNICA DE VALENCIA

Fecha de inicio: 04/12/2007

Duración: 2 años

Cuantía total: 5.000 €

- 20 Nombre del proyecto:** OPTIMIZACION DE LAS PRESTACIONES DE LOS SISTEMAS WEB MEDIANTE LA GESTION DINAMICA DE LA CARGA. SUBP: PREBUSQUEDA ADAPTATIVA EN WEB (PAID-05-06-6709)

Entidad de realización: Universitat Politècnica de València

Nombres investigadores principales (IP, Co-IP,...): Ana Pont Sanjuan

Nº de investigadores/as: 6

Entidad/es financiadora/s:

UNIVERSIDAD POLITECNICA DE VALENCIA

Fecha de inicio: 21/12/2006

Duración: 1 año

Cuantía total: 9.000 €

- 21 Nombre del proyecto:** ARQUITECTURAS FIABLES Y DE ALTAS PRESTACIONES PARA CENTROS DE PROCESO DE DATOS Y SERVIDORES DE INTERNET (CSD2006-00046)

Entidad de realización: Universitat Politècnica de València

Nombres investigadores principales (IP, Co-IP,...): José Francisco Duato Marín

Nº de investigadores/as: 40

Entidad/es financiadora/s:

MINISTERIO DE EDUCACION

Fecha de inicio: 16/10/2006

Duración: 5 años - 8 meses - 30 días

Cuantía total: 1.655.000 €

- 22 Nombre del proyecto:** MEJORA DE LA ARQUITECTURA DEL PROCESADOR Y DE LA RED DE INTERCONEXION DE LOS CLUSTERS DE PCS (TIN2006-15516-C04-01)

Entidad de realización: Universitat Politècnica de València

Nombres investigadores principales (IP, Co-IP,...): José Francisco Duato Marín

Nº de investigadores/as: 26

Entidad/es financiadora/s:



MINISTERIO DE EDUCACION

Fecha de inicio: 01/10/2006**Duración:** 3 años - 1 mes - 29 días**Cuantía total:** 326.700 €

- 23** **Nombre del proyecto:** DISEÑO DE CACHES MULTINIVEL PARA LA REDUCCION DEL CONSUMO DE ENERGIA CON TOLERANCIA A FALLOS (GV06/326)

Entidad de realización: Universitat Politècnica de València**Nombres investigadores principales (IP, Co-IP,...):** Julio Sahuquillo Borrás**Nº de investigadores/as:** 3**Entidad/es financiadora/s:**

GENERALITAT VALENCIANA

Fecha de inicio: 01/01/2006**Duración:** 1 año**Cuantía total:** 31.790 €

- 24** **Nombre del proyecto:** PREBUSQUEDA ADAPTATIVA EN WEB (TSI2005-07876-C03-01)

Entidad de realización: Universitat Politècnica de València**Nombres investigadores principales (IP, Co-IP,...):** Ana Pont Sanjuan**Nº de investigadores/as:** 5**Entidad/es financiadora/s:**

MINISTERIO DE EDUCACION

Fecha de inicio: 31/12/2005**Duración:** 3 años**Cuantía total:** 47.600 €

- 25** **Nombre del proyecto:** MEJORA DE LAS PRESTACIONES Y ESCALABILIDAD DE LAS REDES DE INTERCONEXION PARA CLUSTERS DE PCS Y ENCAMINADORES IP (TIC2003-08154-C06-01)

Entidad de realización: Universitat Politècnica de València**Nombres investigadores principales (IP, Co-IP,...):** José Francisco Duato Marín**Nº de investigadores/as:** 20**Entidad/es financiadora/s:**

MINISTERIO DE CIENCIA Y TECNOLOGIA

Fecha de inicio: 01/06/2005**Duración:** 1 año - 8 meses**Cuantía total:** 521.520 €

- 26** **Nombre del proyecto:** AYUDA DE CONSELLERIA AL GRUPO: INFORMATICA INDUSTRIAL - SISTEMES DE TEMPS REAL (GRUPOS04/46)

Entidad de realización: Universitat Politècnica de València**Nombres investigadores principales (IP, Co-IP,...):** Alfons Crespo Lorente**Nº de investigadores/as:** 26**Entidad/es financiadora/s:**

GENERALITAT VALENCIANA

Fecha de inicio: 01/01/2004**Duración:** 2 años**Cuantía total:** 26.000 €

- 27** **Nombre del proyecto:** REDUCCION DEL CONSUMO DE ENERGIA ESTATICA EN LAS CACHES DE DATOS DE PRIMER NIVEL (GV04B/487)

Entidad de realización: Universitat Politècnica de València**Nombres investigadores principales (IP, Co-IP,...):** Julio Sahuquillo Borrás**Nº de investigadores/as:** 5**Entidad/es financiadora/s:**



GENERALITAT VALENCIANA

Fecha de inicio: 01/01/2004**Duración:** 2 años**Cuantía total:** 21.880 €**28 Nombre del proyecto:** MILLORA EN LES PRESTACIONS DEL SISTEMA DE MEMORIA (CTIDIB/2002/114)**Entidad de realización:** Universitat Politècnica de València**Nombres investigadores principales (IP, Co-IP,...):** Julio Sahuquillo Borrás**Nº de investigadores/as:** 6**Entidad/es financiadora/s:**

GENERALITAT VALENCIANA

Fecha de inicio: 01/01/2002**Duración:** 2 años**Cuantía total:** 23.579,99 €**29 Nombre del proyecto:** ANALISIS DE LAS PRESTACIONES DE ENTORNOS WEB (TIC2001-1374-C03-02)**Entidad de realización:** Universitat Politècnica de València**Nombres investigadores principales (IP, Co-IP,...):** Ana Pont Sanjuan**Nº de investigadores/as:** 9**Entidad/es financiadora/s:**

MINISTERIO DE CIENCIA Y TECNOLOGIA

Fecha de inicio: 27/12/2001**Duración:** 4 años**Cuantía total:** 77.272,12 €**30 Nombre del proyecto:** MODELOS DE CONSISTENCIA PARA SISTEMAS DE MEMORIA VIRTUAL COMPARTIDA (GV00-133-14)**Entidad de realización:** Universitat Politècnica de València**Nombres investigadores principales (IP, Co-IP,...):** Ana Pont Sanjuan**Nº de investigadores/as:** 5**Entidad/es financiadora/s:**

UNIVERSIDAD POLITECNICA DE VALENCIA; GENERALITAT VALENCIANA

Fecha de inicio: 15/12/2000**Duración:** 2 años**Cuantía total:** 11.990,19 €**31 Nombre del proyecto:** DISEÑO Y DESARROLLO DE UN PROTOTIPO DE MAQUINA AUTOMATICA PARA EL CORTE DE AZULEJOS POR CHORRO DE AGUA. (1FD97-1449)**Entidad de realización:** Universitat Politècnica de València**Nombres investigadores principales (IP, Co-IP,...):** Alfons Crespo Lorente**Nº de investigadores/as:** 9**Entidad/es financiadora/s:**

MINISTERIO DE EDUCACION ; MINISTERIO DE HACIENDA Y ADMINISTRACIONES PUBLICAS

Fecha de inicio: 01/01/2000**Duración:** 2 años**Cuantía total:** 137.138,94 €**32 Nombre del proyecto:** SISTEMAS DE CONTROL DISTRIBUIDO ASINCRONO (TAP1999-1226-C02-02)**Entidad de realización:** Universitat Politècnica de València**Nombres investigadores principales (IP, Co-IP,...):** Alfons Crespo Lorente**Nº de investigadores/as:** 8**Entidad/es financiadora/s:**



MINISTERIO DE EDUCACION

Fecha de inicio: 31/12/1999**Duración:** 3 años**Cuantía total:** 88.180,5 €**33 Nombre del proyecto:** AUTOMATIZACION INTEGRAL DE UNA TERMINAL MARITIMA DE CONTENEDORES (1FD97-2158-C04-02)**Entidad de realización:** Universitat Politècnica de València**Nombres investigadores principales (IP, Co-IP,...):** Alfons Crespo Lorente; José Enrique Simó Ten**Nº de investigadores/as:** 10**Entidad/es financiadora/s:**

MINISTERIO DE EDUCACION ; MINISTERIO DE HACIENDA Y ADMINISTRACIONES PUBLICAS

Fecha de inicio: 31/12/1999**Duración:** 2 años**Cuantía total:** 106.847,93 €**34 Nombre del proyecto:** SISTEMA DISTRIBUIDO CON ESPACIO UNICO DE DIRECCIONAMIENTO DE MEMORIA COMUN BASADO EN LA FILOSOFIA COMA (GV98-14-47)**Entidad de realización:** Universitat Politècnica de València**Nombres investigadores principales (IP, Co-IP,...):** José Antonio Gil Salinas**Nº de investigadores/as:** 6**Entidad/es financiadora/s:**

GENERALITAT VALENCIANA

Fecha de inicio: 01/01/1999**Duración:** 2 años**Cuantía total:** 25.032,15 €**Contratos, convenios o proyectos de I+D+i no competitivos con Administraciones o entidades públicas o privadas****1 Nombre del proyecto:** SIMULATED HYBRID MEMORY CONTROLLER (SHMC) AND PREFETCHING TC20210705020 (TC20210705020)**Entidad de realización:** Universitat Politècnica de València**Nombres investigadores principales (IP, Co-IP,...):** Julio Sahuquillo Borrás**Nº de investigadores/as:** 5**Entidad/es financiadora/s:**

HUAWEI TECHNOLOGIES CO., LTD

Fecha de inicio: 13/10/2021**Duración:** 1 año - 2 meses**Cuantía total:** 202.704 €**2 Nombre del proyecto:** RESEARCH & DEVELOPMENT AGREEMENT No: YBN20200951341**Entidad de realización:** Universitat Politècnica de València**Nombres investigadores principales (IP, Co-IP,...):** Julio Sahuquillo Borrás**Nº de investigadores/as:** 7**Entidad/es financiadora/s:**

HISILICON TECHNOLOGIES CO., LTD

Fecha de inicio: 08/12/2020**Duración:** 1 año**Cuantía total:** 200.790 €

3 Nombre del proyecto: RESEARCH & DEVELOPMENT AGREEMENT**Entidad de realización:** Universitat Politècnica de València**Nombres investigadores principales (IP, Co-IP,...):** Julio Sahuquillo Borrás**Nº de investigadores/as:** 8**Entidad/es financiadora/s:**

HUAWEI TECHNOLOGIES CO., LTD

Fecha de inicio: 02/05/2019**Duración:** 1 año - 2 meses**Cuantía total:** 185.233 €**4 Nombre del proyecto:** DISEÑO Y DESARROLLO DEL SISTEMA DE EDICION DE PIEZAS Y CONTROL PARA UNA MAQUINA AUTOMATICA DE CORTE DE AZULEJOS POR CHORRO DE AGUA (1FD97-1449)**Entidad de realización:** Universitat Politècnica de València**Nombres investigadores principales (IP, Co-IP,...):** Alfons Crespo Lorente**Nº de investigadores/as:** 6**Entidad/es financiadora/s:**

CONSORCIO VALENCIANO DE INGENIEROS

Fecha de inicio: 31/12/1999**Duración:** 2 años**Cuantía total:** 9.015,18 €

Actividades científicas y tecnológicas

Producción científica

Publicaciones, documentos científicos y técnicos

- 1** LUCÍA PONS ESCAT; Salvador Vicente Petit Martí; Julio Pons Terol; María Engracia Gómez Requena; Julio Sahuquillo Borrás. A modular approach to build a hardware testbed for cloud resource management research. The Journal of Supercomputing (Online). 2023. ISSN 1573-0484. DOI: 10.1007/s11227-023-05856-2

Tipo de producción: Artículo científico**Tipo de soporte:** Revista

- 2** LUCÍA PONS ESCAT; Josué Feliu Pérez; Julio Sahuquillo Borrás; María Engracia Gómez Requena; Salvador Vicente Petit Martí; Julio Pons Terol; Chaoyi Huang. Cloud White: Detecting and Estimating QoS Degradation of Latency-Critical Workloads in the Public Cloud. Future Generation Computer Systems. 138, pp. 13 - 25. 2023. ISSN 0167-739X. DOI: 10.1016/j.future.2022.08.012

Tipo de producción: Artículo científico**Tipo de soporte:** Revista

- 3** Miguel Antonio Avargues Gutiérrez; Manel Lurbe Sempere; Salvador Vicente Petit Martí; María Engracia Gómez Requena; Rui Yang; Xiaoping Zhu; Guan hao Wang; Julio Sahuquillo Borrás. Main memory controller with multiple media technologies for big data workloads. Journal of Big Data. 10, 2023. ISSN 2196-1115. DOI: 10.1186/s40537-023-00761-0

Tipo de producción: Artículo científico**Tipo de soporte:** Revista

- 4** Manel Lurbe Sempere; Josué Feliu Pérez; Salvador Vicente Petit Martí; María Engracia Gómez Requena; Julio Sahuquillo Borrás. DeepP: Deep Learning Multi-Program Prefetch Configuration for the IBM POWER 8. IEEE Transactions on Computers. 71, pp. 2646 - 2658. 2022. ISSN 0018-9340. DOI: 10.1109/TC.2021.3139997

Tipo de producción: Artículo científico**Tipo de soporte:** Revista

- 5** LUCÍA PONS ESCAT; Josué Feliu Pérez; José Puche Lara; Chaoyi Huang; Salvador Vicente Petit Martí; Julio Pons Terol; María Engracia Gómez Requena; Julio Sahuquillo Borrás. Effect of Hyper-Threading in Latency-Critical Multithreaded Cloud Applications and Utilization Analysis of the Major System Resources. Future Generation Computer Systems. 131, pp. 194 - 208. 2022. ISSN 0167-739X. DOI: 10.1016/j.future.2022.01.025
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 6** Josué Feliu Pérez; Ajeya Naithani; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Moinuddin Qureshi; Lieven Eeckhout. VMT: Virtualized Multi-Threading for Accelerating Graph Workloads on Commodity Processors. IEEE Transactions on Computers. 71, pp. 1386 - 1398. 2022. ISSN 0018-9340. DOI: 10.1109/TC.2021.3086069
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 7** José Duro Gómez; Salvador Vicente Petit Martí; María Engracia Gómez Requena; Julio Sahuquillo Borrás. Segment Switching: A New Switching Strategy for Optical HPC Networks. IEEE Access. 9, pp. 43095 - 43106. 2021. ISSN 2169-3536. DOI: 10.1109/ACCESS.2021.3058135
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 8** José Puche Lara; Salvador Vicente Petit Martí; María Engracia Gómez Requena; Julio Sahuquillo Borrás. An efficient cache flat storage organization for multithreaded workloads for low power processors. Future Generation Computer Systems. 110, pp. 1037 - 1054. 2020. ISSN 0167-739X. DOI: 10.1016/j.future.2019.11.024
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 9** CARLOS NAVARRO SERRA; Josué Feliu Pérez; Salvador Vicente Petit Martí; María Engracia Gómez Requena; Julio Sahuquillo Borrás. Bandwidth-Aware Dynamic Prefetch Configuration for IBM POWER8. IEEE Transactions on Parallel and Distributed Systems. 31, pp. 1970 - 1982. 2020. ISSN 1045-9219. DOI: 10.1109/TPDS.2020.2982392
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 10** LUCÍA PONS ESCAT; Julio Sahuquillo Borrás; Vicent Selfa Oliver; Salvador Vicente Petit Martí; Julio Pons Terol. Phase-Aware Cache Partitioning to Target Both Turnaround Time and System Performance. IEEE Transactions on Parallel and Distributed Systems. 31, pp. 2556 - 2568. 2020. ISSN 1045-9219. DOI: 10.1109/TPDS.2020.2996031
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 11** Josué Feliu Pérez; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Lieven Eeckhout. Thread Isolation to Improve Symbiotic Scheduling on SMT Multicore Processors. IEEE Transactions on Parallel and Distributed Systems. 31, pp. 359 - 373. 2020. ISSN 1045-9219. DOI: 10.1109/TPDS.2019.2934955
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 12** LUCÍA PONS ESCAT; Josué Feliu Pérez; José Puche Lara; Chaoyi Huang; Salvador Vicente Petit Martí; Julio Pons Terol; María Engracia Gómez Requena; Julio Sahuquillo. Understanding Cloud Workloads Performance in a Production like Environment. ArXiv.org e-Print archive. pp. 1 - 16. 2020. ISSN 2331-8422. DOI: 10.48550/arXiv.2010.05031
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 13** Alejandro Valero Bresó; Francisco Candel Margaix; Darío Suárez Gracia; Salvador Vicente Petit Martí; Julio Sahuquillo Borrás. An Aging-Aware GPU Register File Design Based on Data Redundancy. IEEE Transactions on Computers. 68, pp. 4 - 20. 2019. ISSN 0018-9340. DOI: 10.1109/TC.2018.2849376
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 14** Francisco Candel Margaix; Alejandro Valero Bresó; Salvador Vicente Petit Martí; Julio Sahuquillo Borrás. Efficient Management of Cache Accesses to Boost GPGPU Memory Subsystem Performance. IEEE Transactions on Computers. 68, pp. 1442 - 1454. 2019. ISSN 0018-9340. DOI: 10.1109/TC.2019.2907591
Tipo de producción: Artículo científico **Tipo de soporte:** Revista



- 15** José Puche Lara; Salvador Vicente Petit Martí; Julio Sahuquillo Borrás; María Engracia Gómez Requena. FOS: a low-power cache organization for multicores. The Journal of Supercomputing (Online). 75, pp. 6542 - 6573. 2019. ISSN 1573-0484. DOI: 10.1007/s11227-019-02858-x
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 16** José Duro Gómez; José Antonio Pascual Pérez; Salvador Vicente Petit Martí; Julio Sahuquillo Borrás; María Engracia Gómez Requena. Modeling and Analysis of the Performance of Exascale Photonic Networks. Concurrency and Computation: Practice and Experience. 31, pp. 1 - 12. 2019. ISSN 1532-0626. DOI: 10.1002/cpe.4773
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 17** Rubén Titos Gil; Antonio Flores; Ricardo Fernández Pascual; Alberto Ros Bardisa; Salvador Vicente Petit Martí; Julio Sahuquillo Borrás; MANUEL E. ACACIO SÁNCHEZ. Way Combination for an Adaptive and Scalable Coherence Directory. IEEE Transactions on Parallel and Distributed Systems. 30, pp. 2608 - 2623. 2019. ISSN 1045-9219. DOI: 10.1109/TPDS.2019.2917185
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 18** Francisco Candel Margaix; Salvador Vicente Petit Martí; Julio Sahuquillo Borrás; José Francisco Duato Marín. Accurately modeling the on-chip and off-chip GPU memory subsystem. Future Generation Computer Systems. 82, pp. 510 - 519. 2018. ISSN 0167-739X. DOI: 10.1016/j.future.2017.02.012
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 19** Josué Feliu Pérez; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí. Designing lab sessions focusing on real processors for computer architecture courses: A practical perspective. Journal of Parallel and Distributed Computing. 118, pp. 128 - 139. 2018. ISSN 0743-7315. DOI: 10.1016/j.jpdc.2018.02.026
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 20** Vicent Selfa Oliver; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; María Engracia Gómez Requena. A Hardware Approach to Fairly Balance the Inter-Thread Interference in Shared Caches. IEEE Transactions on Parallel and Distributed Systems. 28, pp. 3021 - 3032. 2017. ISSN 1045-9219. DOI: 10.1109/TPDS.2017.2713778
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 21** Salvador Vicente Petit Martí; Julio Sahuquillo Borrás; María Engracia Gómez Requena; Vicent Selfa Oliver. A research-oriented course on Advanced Multicore Architecture: Contents and active learning methodologies. Journal of Parallel and Distributed Computing. 105, pp. 63 - 72. 2017. ISSN 0743-7315. DOI: 10.1016/j.jpdc.2017.01.011
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 22** Josué Feliu Pérez; Stijn Eyerman; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Lieven Eeckhout. Improving IBM POWER8 Performance Through Symbiotic Job Scheduling. IEEE Transactions on Parallel and Distributed Systems. 28, pp. 2838 - 2851. 2017. ISSN 1045-9219. DOI: 10.1109/TPDS.2017.2691708
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 23** Alejandro Valero Bresó; Negar Miralaei; Salvador Vicente Petit Martí; Julio Sahuquillo Borrás; Timothy M. Jones. On Microarchitectural Mechanisms for Cache Wearout Reduction. IEEE Transactions on Very Large Scale Integration (VLSI) Systems. 25, pp. 857 - 871. 2017. ISSN 1063-8210. DOI: 10.1109/TVLSI.2016.2625809
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 24** Josué Feliu Pérez; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; José Francisco Duato Marín. Perf&Fair: A Progress-Aware Scheduler to Enhance Performance and Fairness in SMT Multicores. IEEE Transactions on Computers. 66, pp. 905 - 911. 2017. ISSN 0018-9340. DOI: 10.1109/TC.2016.2620977
Tipo de producción: Artículo científico **Tipo de soporte:** Revista

- 25** Julio Sahuquillo Borrás; Houcine Hassan Mohamed; Salvador Vicente Petit Martí; Jose Luis March Cabrelles; José Francisco Duato Marín. A dynamic execution time estimation model to save energy in heterogeneous multicores running periodic tasks. *Future Generation Computer Systems*. 56, pp. 211 - 219. 2016. ISSN 0167-739X. DOI: 10.1016/j.future.2015.06.011
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 26** Josué Feliu Pérez; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; José Francisco Duato Marín. Bandwidth-Aware On-Line Scheduling in SMT Multicores. *IEEE Transactions on Computers*. 65, pp. 422 - 434. 2016. ISSN 0018-9340. DOI: 10.1109/TC.2015.2428694
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 27** Alejandro Valero Bresó; Negar Miralaei; Salvador Vicente Petit Martí; Julio Sahuquillo Borrás; Timothy M. Jones. Enhancing the L1 Data Cache Design to Mitigate HCI. *IEEE Computer Architecture Letters*. 15, pp. 93 - 96. 2016. ISSN 1556-6056. DOI: 10.1109/LCA.2015.2460736
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 28** Alejandro Valero Bresó; Salvador Vicente Petit Martí; Julio Sahuquillo Borrás; DAVID KAELI; José Francisco Duato Marín. A reuse-based refresh policy for energy-aware eDRAM caches. *Microprocessors and Microsystems*. 39, pp. 37 - 48. 2015. ISSN 0141-9331. DOI: doi:10.1016/j.micpro.2014.12.001
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 29** Alejandro Valero Bresó; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Pedro Juan López Rodríguez; José Francisco Duato Marín. Design of Hybrid Second-Level Caches. *IEEE Transactions on Computers*. 64, pp. 1884 - 1897. 2015. ISSN 0018-9340
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 30** Josué Feliu Pérez; Salvador Vicente Petit Martí; Julio Sahuquillo Borrás; José Francisco Duato Marín. Cache-Hierarchy Contention-Aware Scheduling in CMPs. *IEEE Transactions on Parallel and Distributed Systems*. 25, pp. 581 - 590. 2014. ISSN 1045-9219. DOI: 10.1109/TPDS.2013.61
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 31** Salvador Vicente Petit Martí; Rafael Ubal Tena; Julio Sahuquillo Borrás; Pedro Juan López Rodríguez. Efficient Register Renaming and Recovery for High-Performance Processors. *IEEE Transactions on Very Large Scale Integration (VLSI) Systems*. 22, pp. 1506 - 1514. 2014. ISSN 1063-8210. DOI: 10.1109/TVLSI.2013.2270001
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 32** Rafael Ubal Tena; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Pedro Juan López Rodríguez; José Francisco Duato Marín. Hardware-Based Generation of Independent Subtraces of Instructions in Clustered Processors. *IEEE Transactions on Computers*. 62, pp. 944 - 955. 2013. ISSN 0018-9340. DOI: 10.1109/TC.2012.42
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 33** Julio Sahuquillo Borrás; María Engracia Gómez Requena; Salvador Vicente Petit Martí. OMHI 2012: First International Workshop on On-chip Memory Hierarchies and Interconnects: Organization, Management and Implementation. *Lecture Notes in Computer Science*. 7640, pp. 305 - 306. 2013. ISSN 0302-9743
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 34** Jose Luis March Cabrelles; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Houcine Hassan Mohamed; José Francisco Duato Marín. Power-aware scheduling with effective task migration for real-time multicore embedded systems. *Concurrency and Computation: Practice and Experience*. 25, pp. 1987 - 2001. 2013. ISSN 1532-0626. DOI: 10.1002/cpe.2899
Tipo de producción: Artículo científico **Tipo de soporte:** Revista

- 35** Mónica Serrano Gómez; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Houcine Hassan Mohamed; José Francisco Duato Marín. A cost-effective heuristic to schedule local and remote memory in cluster computers. The Journal of Supercomputing. 59, pp. 1533 - 1551. 2012. ISSN 0920-8542. DOI: 10.1007/s11227-011-0566-8
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 36** Rafael Ubal Tena; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Pedro Juan López Rodríguez; DAVID KAELI. A Sequentially Consistent Multiprocessor Architecture for Out-of-Order Retirement of Instructions. IEEE Transactions on Parallel and Distributed Systems. 23, pp. 1361 - 1368. 2012. ISSN 1045-9219. DOI: 10.1109/TPDS.2011.255
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 37** Alejandro Valero Bresó; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Pedro Juan López Rodríguez; José Francisco Duato Marín. Combining Recency of Information with Selective Random and a Victim Cache in Last-Level Caches. ACM Transactions on Architecture and Code Optimization. 9, pp. 1 - 20. 2012. ISSN 1544-3566. DOI: 10.1145/2355585.2355589
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 38** Alejandro Valero Bresó; Salvador Vicente Petit Martí; Julio Sahuquillo Borrás; Pedro Juan López Rodríguez; José Francisco Duato Marín. Design, Performance, and Energy Consumption of eDRAM/SRAM Macrocells for L1 Data Caches. IEEE Transactions on Computers. 61, pp. 1231 - 1242. 2012. ISSN 0018-9340. DOI: 10.1109/TC.2011.138
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 39** Alejandro Valero Bresó; Julio Sahuquillo Borrás; Vicente Jesús Lorente Garcés; Salvador Vicente Petit Martí; Pedro Juan López Rodríguez; José Francisco Duato Marín. Impact on Performance and Energy of the Retention Time and Processor Frequency in L1 Macrocell-Based Data Caches. IEEE Transactions on Very Large Scale Integration (VLSI) Systems. 20, pp. 1108 - 1117. 2012. ISSN 1063-8210. DOI: 10.1109/TVLSI.2011.2142202
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 40** Mónica Serrano Gómez; Julio Sahuquillo Borrás; Houcine Hassan Mohamed; Salvador Vicente Petit Martí; José Francisco Duato Marín. A Cluster Computer Performance Predictor for Memory Scheduling. Lecture Notes in Computer Science. 7017, pp. 353 - 362. 2011. ISSN 0302-9743
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 41** Mónica Serrano Gómez; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Houcine Hassan Mohamed; José Francisco Duato Marín. A cost-effective heuristic to schedule local and remote memory in cluster computers. The Journal of Supercomputing (Online). pp. 1 - 19. 2011. ISSN 1573-0484. DOI: 10.1007/s11227-011-0566-8
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 42** Jose Luis March Cabrelles; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Houcine Hassan Mohamed; José Francisco Duato Marín. A Dynamic Power-Aware Partitioner with Task Migration for Multicore Embedded Systems. Lecture Notes in Computer Science. 2011, pp. 218 - 229. 2011. ISSN 0302-9743. DOI: 10.1007/978-3-642-23400-2_21
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 43** Jose Luis March Cabrelles; Julio Sahuquillo Borrás; Houcine Hassan Mohamed; Salvador Vicente Petit Martí; José Francisco Duato Marín. A New Energy-Aware Dynamic Task Set Partitioning Algorithm for Soft and Hard Embedded Real-Time Systems. The Computer Journal. 54, pp. 1282 - 1294. 2011. ISSN 0010-4620. DOI: 10.1093/comjnl/bxr008
Tipo de producción: Artículo científico **Tipo de soporte:** Revista

- 44** Jose Luis March Cabrelles; Julio Sahuquillo Borrás; Houcine Hassan Mohamed; Salvador Vicente Petit Martí; José Francisco Duato Marín. EXTENDING A MULTICORE MULTITHREAD SIMULATOR TO MODEL POWER-AWARE HARD REAL-TIME SYSTEMS. Lecture Notes in Computer Science. 2010, pp. 444 - 453. 2010. ISSN 0302-9743. DOI: 10.1007/978-3-642-13136-3_45
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 45** Salvador Vicente Petit Martí; Julio Sahuquillo Borrás; Pedro Juan López Rodríguez; Rafael Ubal Tena; José Francisco Duato Marín. A Complexity-Effective Out-of-Order Retirement Microarchitecture. IEEE Transactions on Computers. 58, pp. 1626 - 1639. 2009. ISSN 0018-9340. DOI: <http://doi.ieeecomputersociety.org/10.1109/TC.2009.95>
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 46** Rafael Ubal Tena; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Houcine Hassan Mohamed; Pedro Juan López Rodríguez. POWER REDUCTION IN ADVANCED EMBEDDED IPC PROCESSORS. International Journal of Artificial Intelligence and Soft Computing. 15, pp. 495 - 507. 2009. ISSN 1755-4950
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 47** Julio Sahuquillo Borrás; Noel Tomás Arnau; Salvador Vicente Petit Martí; Ana Pont Sanjuan. Spim-cache: a pedagogical Tool for teaching Cache memories Through Code-Based Exercises. IEEE Transactions on Education. 50, pp. 244 - 250. 2007. ISSN 0018-9359
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 48** Salvador Vicente Petit Martí; Julio Sahuquillo Borrás; Ana Pont Sanjuan; DAVID KAELI. Addressing a workload characterization study to the design of consistency protocols. The Journal of Supercomputing. 38, pp. 49 - 72. 2006. ISSN 0920-8542
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 49** Juan Carlos Cano Escribá; Salvador Vicente Petit Martí; Julio Sahuquillo Borrás. RACFP: a Training Tool to Work with Floating-Point Representation,. IEEE Transactions on Education. 49, pp. 321 - 332. 2006. ISSN 0018-9359
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 50** Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Ana Pont Sanjuan. Exploring de Performance of Split data Cache Schemes on Superscalar Processors and Symmetric Multiprocessors. Journal of Systems Architecture. pp. 451 - 469. 2005. ISSN 1383-7621
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 51** Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Ana Pont Sanjuan. Performance Study of the Filter Data Cache on a Superscalar Processor Architecture. Special Issue on Memory Decoupled Architectures and related issues. pp. 30 - 38. 2001. ISSN @ieee
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 52** Salvador Vicente Petit Martí; Julio Sahuquillo Borrás; Ana Pont Sanjuan. LIDE: A simulation environment for Shared Virtual Memory Systems. ACM SIGARCH Computer Architecture News. 28, pp. 4 - 13. 2000. ISSN 0163-5964
Tipo de producción: Artículo científico **Tipo de soporte:** Revista

Trabajos presentados en congresos nacionales o internacionales

- 1 Título del trabajo:** Thread-to-Core Allocation in ARM Processors Buildings Synergistic Pairs
Nombre del congreso: 32nd International Conference on Parallel Architectures and Compilation Techniques (PACT 2023)
Ciudad de celebración: Vienna, Austria,
Fecha de celebración: 25/10/2023
Marta Navarro Edo; Josué Feliu Pérez; Salvador Vicente Petit Martí; María Engracia Gómez Requena; Julio Sahuquillo Borrás. "2023 32nd International Conference on Parallel Architecture and Compilation Techniques PACT 2023. Proceedings". pp. 335 - 336. IEEE, ISSN 979-8-3503-4254-3
- 2 Título del trabajo:** Caracterización de prestaciones, interferencias y análisis de consumo energético en un procesador ARM Thunder X2
Nombre del congreso: XXXIII Jornadas de Paralelismo. Jornadas SARTECO 2023
Ciudad de celebración: Ciudad Real, España,
Fecha de celebración: 22/09/2023
Ibai Calero Quintana; Salvador Vicente Petit Martí; María Engracia Gómez Requena; Julio Sahuquillo Borrás. "Avances en arquitectura y tecnología de computadores: Actas de las Jornadas SARTECO 2023". pp. 31 - 40. Sociedad Española de Arquitectura y Tecnología de Computadores, ISSN 978-84-09-54466-0
- 3 Título del trabajo:** Desarrollo de una infraestructura para la investigación en cloud computing
Nombre del congreso: XXXIII Jornadas de Paralelismo. Jornadas SARTECO 2023
Ciudad de celebración: Ciudad Real, España,
Fecha de celebración: 22/09/2023
LUCÍA PONS ESCAT; Salvador Vicente Petit Martí; Julio Pons Terol; María Engracia Gómez Requena; Julio Sahuquillo Borrás. "Avances en arquitectura y tecnología de computadores: Actas de las Jornadas SARTECO 2023". pp. 597 - 603. Sociedad Española de Arquitectura y Tecnología de Computadores, ISSN 978-84-09-54466-0
- 4 Título del trabajo:** Diseño de un controlador de memoria principal híbrido para aplicaciones de Big Data
Nombre del congreso: XXXIII Jornadas de Paralelismo. Jornadas SARTECO 2023
Ciudad de celebración: Ciudad Real, España,
Fecha de celebración: 22/09/2023
Manel Lurbe Sempere; Miguel Antonio Avargues Gutiérrez; Salvador Vicente Petit Martí; María Engracia Gómez Requena; Julio Sahuquillo Borrás. "Avances en arquitectura y tecnología de computadores: Actas de las Jornadas SARTECO 2023". pp. 405 - 413. Sociedad Española de Arquitectura y Tecnología de Computadores, ISSN 978-84-09-54466-0
- 5 Título del trabajo:** PANES(Parejas afINES): Estrategia de mejora de prestaciones en procesadores SMT de ARM
Nombre del congreso: XXXIII Jornadas de Paralelismo. Jornadas SARTECO 2023
Ciudad de celebración: Ciudad Real, España,
Fecha de celebración: 22/09/2023
Marta Navarro Edo; Josué Feliu Pérez; Salvador Vicente Petit Martí; María Engracia Gómez Requena; Julio Sahuquillo Borrás. "Avances en arquitectura y tecnología de computadores: Actas de las Jornadas SARTECO 2023". pp. 99 - 106. Sociedad Española de Arquitectura y Tecnología de Computadores, ISSN 978-84-09-54466-0
- 6 Título del trabajo:** Interference in the Public Cloud: Overcoming the Limitations of Black Boxes
Nombre del congreso: 19th International Summer School on Advanced Computer Architecture and Compilation for High-performance Embedded Systems (ACACES 2023)

Ciudad de celebración: Fiuggi, Italy,

Fecha de celebración: 15/07/2023

LUCÍA PONS ESCAT; Josué Feliu Pérez; Chaoyi Huang; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; María Engracia Gómez Requena; Julio Pons Terol. pp. 61 - 64.

- 7** **Título del trabajo:** SYNPA: Thread-to-Core Allocation in ARM Processor Building Synergistic Pairs
Nombre del congreso: 19th International Summer School on Advanced Computer Architecture and Compilation for High-performance Embedded Systems (ACACES 2023)
Ciudad de celebración: Fiuggi, Italy,
Fecha de celebración: 15/07/2023
Marta Navarro Edo; Josué Feliu Pérez; Salvador Vicente Petit Martí; María Engracia Gómez Requena; Julio Sahuquillo Borrás. pp. 205 - 208.
- 8** **Título del trabajo:** Predicting isolated performance from multicore execution using Machine Learning
Nombre del congreso: 37th IEEE International Parallel & Distributed Processing Symposium Workshops (IPDPSW 2023)
Ciudad de celebración: St. Petersburg, USA,
Fecha de celebración: 19/05/2023
Manel Lurbe Sempere; Salvador Vicente Petit Martí; Julio Sahuquillo Borrás. "2023 IEEE International Parallel and Distributed Processing Symposium Workshops (IPDPSW)". pp. null - null. IEEE, ISSN 979-8-3503-1199-0
- 9** **Título del trabajo:** Stratus: A Hardware/Software Infrastructure for Controlled Cloud Research
Nombre del congreso: 31st Euromicro International Conference on Parallel, Distributed, and Network-Based Processing (PDP 2023)
Ciudad de celebración: Naples, Italy,
Fecha de celebración: 03/03/2023
LUCÍA PONS ESCAT; Salvador Vicente Petit Martí; Julio Pons Terol; María Engracia Gómez Requena; Chaoyi Huang; Julio Sahuquillo Borrás. "31st Euromicro International Conference on Parallel, Distributed, and Network-Based Processing PDP 2023". pp. 299 - 306. IEEE Computer Society, ISSN 979-8-3503-3763-1
- 10** **Título del trabajo:** Análisis del impacto de una memoria cache en un controlador de memoria principal NVRAM
Nombre del congreso: XXXII Jornadas de Paralelismo. Jornadas SARTECO 2022
Ciudad de celebración: Alicante, España,
Fecha de celebración: 23/09/2022
Miguel Antonio Avargues Gutiérrez; Salvador Vicente Petit Martí; María Engracia Gómez Requena; Julio Sahuquillo Borrás. "Avances en arquitectura y tecnología de computadores: Actas de las Jornadas SARTECO 2022". pp. 361 - 368. Universidad de Alicante, ISSN 978-84-1302-185-0
- 11** **Título del trabajo:** Caracterización de las prestaciones y la polución en las caches no inclusivas
Nombre del congreso: XXXII Jornadas de Paralelismo. Jornadas SARTECO 2022
Ciudad de celebración: Alicante, España,
Fecha de celebración: 23/09/2022
LUCÍA PONS ESCAT; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Julio Pons Terol. "Avances en arquitectura y tecnología de computadores: Actas de las Jornadas SARTECO 2022". pp. 345 - 351. Universidad de Alicante, ISSN 978-84-1302-185-0
- 12** **Título del trabajo:** Caracterización de prestaciones de aplicaciones paralelas de dispositivos móviles
Nombre del congreso: VI Jornadas de Computación Empotrada y Reconfigurable. Jornadas SARTECO 2022
Ciudad de celebración: Alicante, España,

Fecha de celebración: 23/09/2022

Marta Navarro Edo; LUCÍA PONS ESCAT; VICENTE LORENTE MACHI; Salvador Vicente Petit Martí; María Engracia Gómez Requena; Julio Pons Terol; Julio Sahuquillo Borrás. "Actas de las Jornadas SARTECO 2022". pp. 435 - 443. Universidad de Alicante, ISSN 978-84-1302-185-0

- 13 Título del trabajo:** Diseño y uso de redes neuronales para estimar las prestaciones en solitario de las aplicaciones

Nombre del congreso: XXXII Jornadas de Paralelismo. Jornadas SARTECO 2022

Ciudad de celebración: Alicante, España,

Fecha de celebración: 23/09/2022

Manel Lurbe Sempere; Josué Feliu Pérez; Salvador Vicente Petit Martí; María Engracia Gómez Requena; Julio Sahuquillo Borrás. "Avances en arquitectura y tecnología de computadores: Actas de las Jornadas SARTECO 2022". pp. 427 - 434. Universidad de Alicante, ISSN 978-84-1302-185-0

- 14 Título del trabajo:** Cache-Poll: Containing Pollution in Non-Inclusive Caches Through Cache Partitioning

Nombre del congreso: 51th International Conference on Parallel Processing (ICPP 2022)

Ciudad de celebración: Online,

Fecha de celebración: 01/09/2022

LUCÍA PONS ESCAT; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Julio Pons Terol. "ICPP '22: Proceedings of the 51st International Conference on Parallel Processing". pp. 1 - 11. Association for Computing Machinery, ISSN 978-1-4503-9733-9

- 15 Título del trabajo:** DeepP: Deep Learning Prefetch Configuration

Nombre del congreso: 18th International Summer School on Advanced Computer Architecture and Compilation for High-performance Embedded Systems (ACACES 2022)

Ciudad de celebración: Fiuggi, Italia,

Fecha de celebración: 16/07/2022

Manel Lurbe Sempere; Josué Feliu Pérez; Salvador Vicente Petit Martí; María Engracia Gómez Requena; Julio Sahuquillo Borrás. pp. 23 - 26.

- 16 Título del trabajo:** Exploiting Hyper-Threading in the Public Cloud

Nombre del congreso: 18th International Summer School on Advanced Computer Architecture and Compilation for High-performance Embedded Systems (ACACES 2022)

Ciudad de celebración: Fiuggi, Italia,

Fecha de celebración: 16/07/2022

LUCÍA PONS ESCAT; Josué Feliu Pérez; Chaoyi Huang; Julio Pons Terol; María Engracia Gómez Requena; Salvador Vicente Petit Martí; Julio Sahuquillo Borrás. pp. 147 - 150.

- 17 Título del trabajo:** Fast-Track Cache: A Huge Racetrack Memory L1 Data Cache

Nombre del congreso: 36th ACM International Conference on Supercomputing (ICS 2022)

Ciudad de celebración: Online,

Fecha de celebración: 30/06/2022

Hugo Tárrega Sánchez; Alejandro Valero Bresó; Vicente Jesús Lorente Garcés; Salvador Vicente Petit Martí; Julio Sahuquillo Borrás. "ICS '22: Proceedings of the 36th ACM International Conference on Supercomputing". pp. 1 - 12. Association for Computing Machinery, ISSN 978-1-4503-9281-5

- 18 Título del trabajo:** A Neural Network to Estimate Isolated Performance from Multi-Program Execution

Nombre del congreso: 30th Euromicro International Conference on Parallel, Distributed, and Network-Based Processing (PDP 2022)

Ciudad de celebración: Valladolid, Spain,

Fecha de celebración: 11/03/2022

Manel Lurbe Sempere; Josué Feliu Pérez; Salvador Vicente Petit Martí; María Engracia Gómez Requena; Julio Sahuquillo Borrás. "30th Euromicro International Conference on Parallel, Distributed and Network-based Processing PDP 2022". pp. 63 - 66. IEEE Computer Society, ISSN 978-1-6654-6958-6

- 19 Título del trabajo:** Caracterización de las aplicaciones de latencia crítica Tailbench en un entorno cloud
Nombre del congreso: XXXI Jornadas de Paralelismo. Jornadas SARTECO 2020/21
Ciudad de celebración: Málaga, España,
Fecha de celebración: 24/09/2021
LUCÍA PONS ESCAT; Josué Feliu Pérez; Salvador Vicente Petit Martí; Julio Pons Terol; María Engracia Gómez Requena; Julio Sahuquillo Borrás. "Avances en arquitectura y tecnología de computadores: Actas de las Jornadas SARTECO 20/21: Málaga, 21 a 24 de Septiembre de 2021". pp. 503 - 512. Universidad de Málaga, ISSN 978-84-09-32487-3
- 20 Título del trabajo:** Configuración de prefetch para cargas multiprograma mediante aprendizaje profundo
Nombre del congreso: XXXI Jornadas de Paralelismo. Jornadas SARTECO 2020/21
Ciudad de celebración: Málaga, España,
Fecha de celebración: 24/09/2021
Manel Lurbe Sempere; Josué Feliu Pérez; Salvador Vicente Petit Martí; María Engracia Gómez Requena; Julio Sahuquillo Borrás. "Avances en arquitectura y tecnología de computadores: Actas de las Jornadas SARTECO 20/21: Málaga, 21 a 24 de Septiembre de 2021". pp. 153 - 162. Universidad de Málaga, ISSN 978-84-09-32487-3
- 21 Título del trabajo:** Diseño de una Cache de Primer Nivel con Tecnología DWM
Nombre del congreso: XXXI Jornadas de Paralelismo. Jornadas SARTECO 2020/21
Ciudad de celebración: Málaga, España,
Fecha de celebración: 24/09/2021
Hugo Tárrega Sánchez; Alejandro Valero Bresó; Vicente Jesús Lorente Garcés; Salvador Vicente Petit Martí; Julio Sahuquillo Borrás. "Avances en arquitectura y tecnología de computadores: Actas de las Jornadas SARTECO 20/21: Málaga, 21 a 24 de Septiembre de 2021". pp. null - null. Universidad de Málaga, ISSN 978-84-09-32487-3
- 22 Título del trabajo:** Impact of the Array Shape and Memory Bandwidth on the Execution time of CNN Systolic Arrays
Nombre del congreso: 23rd Euromicro Conference on Digital System Design (DSD 2020)
Ciudad de celebración: Online,
Fecha de celebración: 28/08/2020
Eduardo Yago; Pau Castelló; Salvador Vicente Petit Martí; María Engracia Gómez Requena; Julio Sahuquillo Borrás. "Proceedings of the 23rd Euromicro Conference on Digital System Design (DSD 2020)". pp. 510 - 517. IEEE, ISSN 978-1-7281-9535-3
- 23 Título del trabajo:** FOS-Mt: Una Organización Eficiente de Cache para Aplicaciones Paralelas en Procesadores de Bajo Consumo
Nombre del congreso: XXX Jornadas de Paralelismo. Jornadas SARTECO 2019
Ciudad de celebración: Cáceres, España,
Fecha de celebración: 20/09/2019
José Puche Lara; Salvador Vicente Petit Martí; María Engracia Gómez Requena; Julio Sahuquillo Borrás. "Avances en Arquitectura y Tecnología de Computadores. Actas de las Jornadas SARTECO 2019". pp. 196 - 202. Universidad de Extremadura. Servicio de Publicaciones, ISSN 978-84-09-12127-4
- 24 Título del trabajo:** Criticality Aware LLC Partitioning: Reducing System Turnaround Time with Intel CAT
Nombre del congreso: IV ACM-W Informática para Tod@s (IPT 2019)
Ciudad de celebración: A Coruña, Spain,
Fecha de celebración: 29/03/2019

LUCÍA PONS ESCAT; Vicent Selfa Oliver; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Julio Pons Terol. pp. 1 - 1.

- 25 Título del trabajo:** Criticality Aware LLC Partitioning: Reducing System Turnaround Time with Intel CAT
Nombre del congreso: ACM-W Europe womENCourage Celebration of Women in Computing 2018. Creating the Future Together
Ciudad de celebración: Belgrade, Serbia,
Fecha de celebración: 05/10/2018
LUCÍA PONS ESCAT; Vicent Selfa Oliver; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Julio Pons Terol. pp. 1 - 1.
- 26 Título del trabajo:** Caracterización de Cargas para Redes de Computación Exascale
Nombre del congreso: XXIX Jornadas de Paralelismo. Jornadas SARTECO 2018
Ciudad de celebración: Teruel, Spain,
Fecha de celebración: 14/09/2018
José Duro Gómez; Salvador Vicente Petit Martí; Julio Sahuquillo Borrás; María Engracia Gómez Requena. "Avances en arquitectura y tecnología de computadores : actas de las Jornadas SARTECO 2018 : celebrado del 12 al 14 de Septiembre de 2018, en Teruel". pp. 405 - 412. Francisco José Martínez Rodríguez, ISSN 978-84-09-04334-7
- 27 Título del trabajo:** Mejora de las prestaciones de las GPU con una cache para búsquedas y reemplazos
Nombre del congreso: XXIX Jornadas de Paralelismo. Jornadas SARTECO 2018
Ciudad de celebración: Teruel, Spain,
Fecha de celebración: 14/09/2018
Francisco Candel Margaix; David Baselga Masiá; Alejandro Valero Bresó; Salvador Vicente Petit Martí; Julio Sahuquillo Borrás. "Avances en arquitectura y tecnología de computadores : actas de las Jornadas SARTECO 2018 : celebrado del 12 al 14 de Septiembre de 2018, en Teruel". pp. 161 - 169. Francisco José Martínez Rodríguez, ISSN 978-84-09-04334-7
- 28 Título del trabajo:** Mejora de las prestaciones del prefetcher para cargas multiprograma en el IBM POWER8
Nombre del congreso: XXIX Jornadas de Paralelismo. Jornadas SARTECO 2018
Ciudad de celebración: Teruel, Spain,
Fecha de celebración: 14/09/2018
CARLOS NAVARRO SERRA; Josué Feliu Pérez; Salvador Vicente Petit Martí; María Engracia Gómez Requena; Julio Sahuquillo Borrás. "Avances en arquitectura y tecnología de computadores : actas de las Jornadas SARTECO 2018 : celebrado del 12 al 14 de Septiembre de 2018, en Teruel". pp. 1 - 10. Francisco José Martínez Rodríguez, ISSN 978-84-09-04334-7
- 29 Título del trabajo:** Mejora del Turnaround Time con la Tecnología CAT de Intel
Nombre del congreso: XXIX Jornadas de Paralelismo. Jornadas SARTECO 2018
Ciudad de celebración: Teruel, Spain,
Fecha de celebración: 14/09/2018
LUCÍA PONS ESCAT; Vicent Selfa Oliver; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Julio Pons Terol. "Avances en arquitectura y tecnología de computadores : actas de las Jornadas SARTECO 2018 : celebrado del 12 al 14 de Septiembre de 2018, en Teruel". pp. 153 - 159. Francisco José Martínez Rodríguez, ISSN 978-84-09-04334-7
- 30 Título del trabajo:** P-FOS: Una Organización de Cache Eficiente para Procesadores Multinúcleo
Nombre del congreso: XXIX Jornadas de Paralelismo. Jornadas SARTECO 2018
Ciudad de celebración: Teruel, Spain,
Fecha de celebración: 14/09/2018

José Puche Lara; Salvador Vicente Petit Martí; María Engracia Gómez Requena; Julio Sahuquillo Borrás. "Avances en arquitectura y tecnología de computadores : actas de las Jornadas SARTECO 2018 : celebrado del 12 al 14 de Septiembre de 2018, en Teruel". pp. 135 - 141. Francisco José Martínez Rodríguez, ISSN 978-84-09-04334-7

- 31 Título del trabajo:** Improving GPU Cache Hierarchy Performance with a Fetch and Replacement Cache
Nombre del congreso: 24th International European Conference on Parallel and Distributed Computing (Euro-Par 2018)
Ciudad de celebración: Turin, Italy,
Fecha de celebración: 31/08/2018
Francisco Candel Margaix; Salvador Vicente Petit Martí; Alejandro Valero Bresó; Julio Sahuquillo Borrás. "Euro-Par 2018: Parallel Processing". pp. 235 - 248. Springer, ISSN 978-3-319-96983-1
- 32 Título del trabajo:** Improving System Turnaround Time with Intel CAT by Identifying LLC Critical Applications
Nombre del congreso: 24th International European Conference on Parallel and Distributed Computing (Euro-Par 2018)
Ciudad de celebración: Turin, Italy,
Fecha de celebración: 31/08/2018
LUCÍA PONS ESCAT; Vicent Selfa Oliver; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Julio Pons Terol. "Euro-Par 2018: Parallel Processing". pp. 603 - 615. Springer, ISSN 978-3-319-96983-1
- 33 Título del trabajo:** A Workload Generator for Evaluating SMT Real-Time Systems
Nombre del congreso: International Conference on High Performance Computing & Simulation (HPCS 2018)
Ciudad de celebración: Orléans, France,
Fecha de celebración: 20/07/2018
Clara Furió Novejarque; Josué Feliu Pérez; Salvador Vicente Petit Martí; José Duro Gómez; Julio Sahuquillo Borrás. "Proceedings of the International Conference on High Performance Computing & Simulation (HPCS 2018)". pp. 367 - 374. IEEE Computer Society, ISSN 978-1-5386-7877-0
- 34 Título del trabajo:** Workload Characterization for Exascale Computing Networks
Nombre del congreso: International Conference on High Performance Computing & Simulation (HPCS 2018)
Ciudad de celebración: Orléans, France,
Fecha de celebración: 20/07/2018
José Duro Gómez; Salvador Vicente Petit Martí; Julio Sahuquillo Borrás; María Engracia Gómez Requena. "Proceedings of the International Conference on High Performance Computing & Simulation (HPCS 2018)". pp. 383 - 389. IEEE Computer Society, ISSN 978-1-5386-7877-0
- 35 Título del trabajo:** Exploring unbalanced schedules to improve performance in SMT multicores
Nombre del congreso: Fourteenth International Summer School on Advanced Computer Architecture and Compilation for High-Performance and Embedded Systems (ACACES 2018)
Ciudad de celebración: Fiuggi, Italy,
Fecha de celebración: 14/07/2018
Josué Feliu Pérez; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Lieven Eeckhout. "ACACES 2018 Poster Abstracts". pp. 243 - 246. HiPEAC, ISSN 978-88-905806-6-6
- 36 Título del trabajo:** The memory wall in multicore processors: mitigating the LLC interference with Intel CAT
Nombre del congreso: III ACM-W Informática para Tod@s (IPT 2018)
Ciudad de celebración: Madrid, Spain,
Fecha de celebración: 20/04/2018



LUCÍA PONS ESCAT; Vicent Selfa Oliver; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; María Engracia Gómez Requena; Julio Pons Terol. pp. 1 - 1.

- 37 Título del trabajo:** Exploiting Data Compression to Mitigate Aging in GPU Register Files
Nombre del congreso: 29th IEEE Symposium on Computer Architecture and High Performance Computing (SBAC-PAD 2017)
Ciudad de celebración: Campinas, Brazil,
Fecha de celebración: 20/10/2017
Francisco Candel Margaix; Alejandro Valero Bresó; Salvador Vicente Petit Martí; Darío Suárez Gracia; Julio Sahuquillo Borrás. "29th IEEE Symposium on Computer Architecture and High Performance Computing (SBAC-PAD 2017)". pp. 57 - 64. IEEE, ISSN 978-1-5090-1233-6
- 38 Título del trabajo:** FOS: Una nueva organización de cache con interconexión fotónica
Nombre del congreso: XXVIII Jornadas de Paralelismo. Jornadas SARTECO 2017
Ciudad de celebración: Málaga, Spain,
Fecha de celebración: 22/09/2017
José Puche Lara; Salvador Vicente Petit Martí; María Engracia Gómez Requena; Julio Sahuquillo Borrás. "Avances en arquitectura y tecnología de computadores". pp. 283 - 292. Sociedad de Arquitectura y Tecnología de Computadores (SARTECO), ISSN 978-84-697-4835-0
- 39 Título del trabajo:** Modelado de una Red Fotónica para Computación Exascale
Nombre del congreso: XXVIII Jornadas de Paralelismo. Jornadas SARTECO 2017
Ciudad de celebración: Málaga, Spain,
Fecha de celebración: 22/09/2017
José Duro Gómez; Salvador Vicente Petit Martí; Julio Sahuquillo Borrás; María Engracia Gómez Requena. "Avances en arquitectura y tecnología de computadores". pp. 473 - 480. Sociedad de Arquitectura y Tecnología de Computadores (SARTECO), ISSN 978-84-697-4835-0
- 40 Título del trabajo:** Particionado de cache mediante Intel Cache Allocation Technology para mejorar la equidad del sistema
Nombre del congreso: XXVIII Jornadas de Paralelismo. Jornadas SARTECO 2017
Ciudad de celebración: Málaga, Spain,
Fecha de celebración: 22/09/2017
Vicent Selfa Oliver; Julio Sahuquillo Borrás; Lieven Eeckhout; Salvador Vicente Petit Martí; María Engracia Gómez Requena. "Avances en arquitectura y tecnología de computadores". pp. 231 - 240. Sociedad de Arquitectura y Tecnología de Computadores (SARTECO), ISSN 978-84-697-4835-0
- 41 Título del trabajo:** Perf&Fair: un Planificador de Procesos para Mejorar las Prestaciones y Equidad en Multinúcleos SMT
Nombre del congreso: XXVIII Jornadas de Paralelismo. Jornadas SARTECO 2017
Ciudad de celebración: Málaga, Spain,
Fecha de celebración: 22/09/2017
Josué Feliu Pérez; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí. "Avances en arquitectura y tecnología de computadores". pp. 327 - 334. Sociedad de Arquitectura y Tecnología de Computadores (SARTECO), ISSN 978-84-697-4835-0
- 42 Título del trabajo:** Reducción del Efecto BTI en el Banco de Registros de las GPU
Nombre del congreso: XXVIII Jornadas de Paralelismo. Jornadas SARTECO 2017
Ciudad de celebración: Málaga, Spain,
Fecha de celebración: 22/09/2017
Alejandro Valero Bresó; Francisco Candel Margaix; Salvador Vicente Petit Martí; Darío Suárez Gracia; Julio Sahuquillo Borrás. "Avances en arquitectura y tecnología de computadores". pp. 207 - 214. Sociedad de Arquitectura y Tecnología de Computadores (SARTECO), ISSN 978-84-697-4835-0

- 43 Título del trabajo:** Application Clustering Policies to Address System Fairness with Intel's Cache Allocation Technology
Nombre del congreso: 26th International Conference on Parallel Architectures and Compilation Techniques (PACT 2017)
Ciudad de celebración: Portland, USA,
Fecha de celebración: 13/09/2017
Vicent Selfa Oliver; Julio Sahuquillo Borrás; Lieven Eeckhout; Salvador Vicente Petit Martí; María Engracia Gómez Requena. "Proceedings 26th International Conference on Parallel Architectures and Compilation Techniques PACT 2017". pp. 194 - 205. IEEE, ISSN 978-1-5090-6764-0
- 44 Título del trabajo:** Modeling a Photonic Network for Exascale Computing
Nombre del congreso: International Conference on High Performance Computing & Simulation (HPCS 2017)
Ciudad de celebración: Génova, Italia,
Fecha de celebración: 21/07/2017
José Duro Gómez; Salvador Vicente Petit Martí; Julio Sahuquillo Borrás; María Engracia Gómez Requena. "Proceedings 2017 International Conference on High Performance Computing & Simulation HPCS 2017". pp. 511 - 518. IEEE, ISSN 978-1-5386-3250-5
- 45 Título del trabajo:** Entorno de planificación para sistemas de tiempo real con un procesador SMT comercial
Nombre del congreso: XXVII Jornadas de Paralelismo. Jornadas SARTECO 2016
Ciudad de celebración: Salamanca, Spain,
Fecha de celebración: 16/09/2016
Clara Furió Novejarque; Josué Feliu Pérez; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Houcine Hassan Mohamed. "Actas Jornadas SARTECO 2016". pp. 325 - 331. Universidad de Salamanca, ISSN 978-84-9012-626-4
- 46 Título del trabajo:** Modelado realista de una NoC fotónica en un entorno de simulación CMP detallado
Nombre del congreso: XXVII Jornadas de Paralelismo. Jornadas SARTECO 2016
Ciudad de celebración: Salamanca, Spain,
Fecha de celebración: 16/09/2016
José Puche Lara; Sergio Lechago Buendia; Salvador Vicente Petit Martí; María Engracia Gómez Requena; Julio Sahuquillo Borrás. "Actas Jornadas SARTECO 2016". pp. 415 - 420. Universidad de Salamanca, ISSN 978-84-9012-626-4
- 47 Título del trabajo:** Modelando de forma precisa el subsistema de memoria de una GPU
Nombre del congreso: XXVII Jornadas de Paralelismo. Jornadas SARTECO 2016
Ciudad de celebración: Salamanca, Spain,
Fecha de celebración: 16/09/2016
Francisco Candel Margaix; Salvador Vicente Petit Martí; Julio Sahuquillo Borrás; José Francisco Duato Marín. "Actas Jornadas SARTECO 2016". pp. 481 - 488. Universidad de Salamanca, ISSN 978-84-9012-626-4
- 48 Título del trabajo:** Particionado dinámico de cachés compartidas para maximizar la equidad entre tareas
Nombre del congreso: XXVII Jornadas de Paralelismo. Jornadas SARTECO 2016
Ciudad de celebración: Salamanca, Spain,
Fecha de celebración: 16/09/2016
Vicent Selfa Oliver; Julio Sahuquillo Borrás; María Engracia Gómez Requena; Salvador Vicente Petit Martí. "Actas Jornadas SARTECO 2016". pp. 455 - 460. Universidad de Salamanca, ISSN 978-84-9012-626-4

- 49 Título del trabajo:** Planificación Simbiótica de Procesos en el IBM POWER8
Nombre del congreso: XXVII Jornadas de Paralelismo. Jornadas SARTECO 2016
Ciudad de celebración: Salamanca, Spain,
Fecha de celebración: 16/09/2016
Josué Feliu Pérez; Stijn Eyerman; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí. "Actas Jornadas SARTECO 2016". pp. 315 - 324. Universidad de Salamanca, ISSN 978-84-9012-626-4
- 50 Título del trabajo:** A Low Complexity Cache Sharing Mechanism to Address System Fairness
Nombre del congreso: 25th International Conference on Parallel Architectures and Compilation Techniques (PACT 2016)
Ciudad de celebración: Haifa, Israel,
Fecha de celebración: 15/09/2016
Vicent Selfa Oliver; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; María Engracia Gómez Requena. "Proceedings of the 2016 International Conference on Parallel Architectures and Compilation". pp. 455 - 455. ACM, ISSN 978-1-4503-4121-9
- 51 Título del trabajo:** Accurately Modeling a Photonic NoC in a Detailed CMP Simulation Framework
Nombre del congreso: International Conference on High Performance Computing & Simulation (HPCS 2016)
Ciudad de celebración: Innsbruck, Austria,
Fecha de celebración: 22/07/2016
José Puche Lara; Sergio Lechago Buendia; Salvador Vicente Petit Martí; María Engracia Gómez Requena; Julio Sahuquillo Borrás. "2016 International Conference on High Performance Computing & Simulation (HPCS)". pp. 387 - 394. IEEE, ISSN 978-1-5090-2088-1
- 52 Título del trabajo:** Improving the Accuracy of GPU Memory Subsystem Models
Nombre del congreso: Twelfth International Summer School on Advanced Computer Architecture and Compilation for High-Performance and Embedded Systems (ACACES 2016)
Ciudad de celebración: Fiuggi, Italy,
Fecha de celebración: 16/07/2016
Francisco Candel Margaix; Salvador Vicente Petit Martí; Julio Sahuquillo Borrás; José Francisco Duato Marín. "Twelfth International Summer School on Advanced Computer Architecture and Compilation for High-Performance and Embedded Systems". pp. 151 - 154. ACACES, ISSN 978-88-905806-4-2
- 53 Título del trabajo:** Improving Throughput on the IBM POWER8 with a Symbiotic Scheduler
Nombre del congreso: Twelfth International Summer School on Advanced Computer Architecture and Compilation for High-Performance and Embedded Systems (ACACES 2016)
Ciudad de celebración: Fiuggi, Italy,
Fecha de celebración: 16/07/2016
Josué Feliu Pérez; Stijn Eyerman; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí. "Twelfth International Summer School on Advanced Computer Architecture and Compilation for High-Performance and Embedded Systems". pp. 201 - 204. ACACES, ISSN 978-88-905806-4-2
- 54 Título del trabajo:** Symbiotic Job Scheduling on the IBM POWER8
Nombre del congreso: 22nd International Symposium on High-Performance Computer Architecture (HPCA-22)
Ciudad de celebración: Barcelona, Spain,
Fecha de celebración: 16/03/2016
Josué Feliu Pérez; Stijn Eyerman; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí. pp. 669 - 680. ISSN 978-1-4673-9211-2

- 55 Título del trabajo:** Impact of Memory-Level Parallelism on the performance of GPU coherence protocols
Nombre del congreso: 24th Euromicro International Conference on Parallel, Distributed, and Network-Based Processing (PDP 2016)
Ciudad de celebración: Heraklion, Crete, Greece,
Fecha de celebración: 19/02/2016
Francisco Candel Margaix; Salvador Vicente Petit Martí; Julio Sahuquillo Borrás; José Francisco Duato Marín. "PDP 2016 - 24th Euromicro International Conference on Parallel, Distributed, and Network-Based Processing". pp. 305 - 308. IEEE, ISSN 978-1-4673-8776-7
- 56 Título del trabajo:** ATP: Una Asignatura Orientada a la Investigación en la Arquitectura de los Procesadores Multinúcleo
Nombre del congreso: XXVI Jornadas de Paralelismo
Ciudad de celebración: Córdoba,
Fecha de celebración: 25/09/2015
Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Vicent Selfa Oliver; María Engracia Gómez Requena. "Actas-XXVI Edición de las Jornadas de Paralelismo (JP2015)". pp. 324 - 330. Pedro del Río Obejo (Copisterías Don Folio), ISSN 978-84-16017-52-2
- 57 Título del trabajo:** Estudio de exploración sobre la aplicación de la tecnología fotónica en NoCs
Nombre del congreso: XXVI Jornadas de Paralelismo
Ciudad de celebración: Córdoba,
Fecha de celebración: 25/09/2015
José Puche Lara; José Duro Gómez; María Engracia Gómez Requena; Salvador Vicente Petit Martí; Julio Sahuquillo Borrás. "Actas-XXVI Edición de las Jornadas de Paralelismo (JP2015)". pp. 361 - 369. Pedro del Río Obejo (Copisterías Don Folio), ISSN 978-84-16017-52-2
- 58 Título del trabajo:** Explotación de la Localidad de Banco en Cargas Multiprogramadas
Nombre del congreso: XXVI Jornadas de Paralelismo
Ciudad de celebración: Córdoba,
Fecha de celebración: 25/09/2015
José Duro Gómez; José Puche Lara; Vicent Selfa Oliver; María Engracia Gómez Requena; Salvador Vicente Petit Martí; Julio Sahuquillo Borrás. "Actas-XXVI Edición de las Jornadas de Paralelismo (JP2015)". pp. 305 - 312. Pedro del Río Obejo (Copisterías Don Folio), ISSN 978-84-16017-52-2
- 59 Título del trabajo:** Impacto del Paralelismo de Memoria en los Protocolos de Coherencia para GPUs
Nombre del congreso: XXVI Jornadas de Paralelismo
Ciudad de celebración: Córdoba,
Fecha de celebración: 25/09/2015
Francisco Candel Margaix; Salvador Vicente Petit Martí; Julio Sahuquillo Borrás; José Francisco Duato Marín. "Actas-XXVI Edición de las Jornadas de Paralelismo (JP2015)". pp. 233 - 242. Pedro del Río Obejo (Copisterías Don Folio), ISSN 978-84-16017-52-2
- 60 Título del trabajo:** Planificación Orientada a Equidad Considerando el Progreso en Multinúcleos SMT
Nombre del congreso: XXVI Jornadas de Paralelismo
Ciudad de celebración: Córdoba,
Fecha de celebración: 25/09/2015
Josué Feliu Pérez; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; José Francisco Duato Marín. "Actas-XXVI Edición de las Jornadas de Paralelismo (JP2015)". pp. 118 - 126. Pedro del Río Obejo (Copisterías Don Folio), ISSN 978-84-16017-52-2

- 61 Título del trabajo:** Accurately Modeling the GPU Memory Subsystem
Nombre del congreso: International Conference on High Performance Computing & Simulation (HPCS 2015)
Ciudad de celebración: Amsterdam, the Netherlands,
Fecha de celebración: 24/07/2015
Francisco Candel Margaix; Salvador Vicente Petit Martí; Julio Sahuquillo Borrás; José Francisco Duato Marín. "Proceedings of the 2015 International Conference on High Performance Computing & Simulation (HPCS 2015)". pp. 179 - 186. IEEE Catalog Number: CFP1578H-CDR, ISSN 978-1-4673-7811-6
- 62 Título del trabajo:** Current challenges in simulations of HPC systems
Nombre del congreso: International Conference on High Performance Computing & Simulation (HPCS 2015)
Ciudad de celebración: Amsterdam, the Netherlands,
Fecha de celebración: 24/07/2015
Salvador Vicente Petit Martí. "Proceedings of the 2015 International Conference on High Performance Computing & Simulation (HPCS 2015)". pp. 653 - 655. IEEE Catalog Number: CFP1578H-CDR, ISSN 978-1-4673-7811-6
- 63 Título del trabajo:** Addressing Fairness in SMT Multicores with a Progress-Aware Scheduler
Nombre del congreso: 29th IEEE International Parallel & Distributed Processing Symposium (IPDPS 2015)
Ciudad de celebración: Hyderabad, India,
Fecha de celebración: 29/05/2015
Josué Feliu Pérez; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; José Francisco Duato Marín. pp. 187 - 196. IEEE Computer Society Conference Publishing Services, ISSN 978-1-4799-8648-4
- 64 Título del trabajo:** Cache Híbrida de Primer Nivel Tolerante a Fallos
Nombre del congreso: XXV Jornadas de Paralelismo
Ciudad de celebración: Valladolid, Spain,
Fecha de celebración: 19/09/2014
Vicente Jesús Lorente Garcés; Alejandro Valero Bresó; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Actas de las XXV Jornadas de Paralelismo". pp. 353 - 359. Universidad de Valladolid, ISSN 978-84-697-0329-8
- 65 Título del trabajo:** Ubicación de procesos considerando el ancho de banda de L1 en procesadores multinúcleo SMT
Nombre del congreso: XXV Jornadas de Paralelismo
Ciudad de celebración: Valladolid, Spain,
Fecha de celebración: 19/09/2014
Josué Feliu Pérez; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; José Francisco Duato Marín. "Actas de las XXV Jornadas de Paralelismo". pp. 343 - 352. Universidad de Valladolid, ISSN 978-84-697-0329-8
- 66 Título del trabajo:** Analyzing the Optimal Voltage/Frequency Pair in Fault-Tolerant Caches
Nombre del congreso: 16th IEEE International Conference on High Performance Computing and Communications (HPCC 2014)
Ciudad de celebración: Paris, France,
Fecha de celebración: 22/08/2014
Vicente Jesús Lorente Garcés; Alejandro Valero Bresó; Salvador Vicente Petit Martí; Pierfrancesco Foglia; Julio Sahuquillo Borrás. "Proceedings of 16th IEEE International Conference on High Performance and Communications". pp. 19 - 26. IEEE, ISSN 978-1-4799-6123-8

- 67 Título del trabajo:** Dynamic WCET Estimation for Real-Time Multicore Embedded Systems Supporting DVFS
Nombre del congreso: 16th IEEE International Conference on High Performance Computing and Communications (HPCC 2014)
Ciudad de celebración: Paris, France,
Fecha de celebración: 22/08/2014
Jose Luis March Cabrelles; Salvador Vicente Petit Martí; Julio Sahuquillo Borrás; Houcine Hassan Mohamed; José Francisco Duato Marín. "Proceedings of 16th IEEE International Conference on High Performance and Communications". pp. 27 - 33. IEEE, ISSN 978-1-4799-6123-8
- 68 Título del trabajo:** Addressing bandwidth contention in SMT multicores through scheduling
Nombre del congreso: 28th International Conference on Supercomputing (ICS 2014)
Ciudad de celebración: Munich, Germany,
Fecha de celebración: 13/06/2014
Josué Feliu Pérez; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; José Francisco Duato Marín. "ICS '14 Proceedings of the 28th ACM international conference on Supercomputing". pp. 167 - 167. ACM, ISSN 978-1-4503-2642-1
- 69 Título del trabajo:** Planificación Considerando Degradación de Prestaciones por Contención
Nombre del congreso: XXIV Jornadas de Paralelismo
Ciudad de celebración: Madrid,
Fecha de celebración: 20/09/2013
Josué Feliu Pérez; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; José Francisco Duato Marín. "Actas de las XXIV Jornadas de Paralelismo". pp. 62 - 67. Universidad Complutense de Madrid, ISSN 978-84-695-8330-2
- 70 Título del trabajo:** Políticas para el Controlador de Memoria en Sistemas Multinúcleo de Tiempo Real
Nombre del congreso: XXIV Jornadas de Paralelismo
Ciudad de celebración: Madrid,
Fecha de celebración: 20/09/2013
Jose Luis March Cabrelles; Salvador Vicente Petit Martí; Julio Sahuquillo Borrás; Houcine Hassan Mohamed; José Francisco Duato Marín. "Actas de las XXIV Jornadas de Paralelismo". pp. 30 - 35. Universidad Complutense de Madrid, ISSN 978-84-695-8330-2
- 71 Título del trabajo:** Prestaciones y consumo de caches híbridas variando la proporción de bancos SRAM
Nombre del congreso: XXIV Jornadas de Paralelismo
Ciudad de celebración: Madrid,
Fecha de celebración: 20/09/2013
Alejandro Valero Bresó; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Actas de las XXIV Jornadas de Paralelismo". pp. 56 - 61. Universidad Complutense de Madrid, ISSN 978-84-695-8330-2
- 72 Título del trabajo:** L1-Bandwidth Aware Thread Allocation in Multicore SMT Processors
Nombre del congreso: 22nd International Conference on Parallel Architectures and Compilation Techniques (PACT 2013)
Ciudad de celebración: Edimburgo, Escocia,
Fecha de celebración: 11/09/2013
Josué Feliu Pérez; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; José Francisco Duato Marín. "Proceedings of the 22nd international conference on Parallel architectures and compilation techniques (PACT '13)". pp. 123 - 132. IEEE Press, ISSN 978-1-4799-1021-2

- 73 Título del trabajo:** Exploiting Reuse Information to Reduce Refresh Energy in On-Chip eDRAM Caches
Nombre del congreso: 27th International Conference on Supercomputing (ICS 2013)
Ciudad de celebración: Eugene, Oregon, USA,
Fecha de celebración: 14/06/2013
Alejandro Valero Bresó; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; José Francisco Duato Marín. "Proceedings of the 27th International ACM Conference on International Conference on Supercomputing". pp. 491 - 492. ACM, ISSN 978-1-4503-2130-3
- 74 Título del trabajo:** Using huge pages and performance counters to determine the LLC architecture
Nombre del congreso: International Conference on Computational Science (ICCS 2013): "Computation at the Frontiers of Science"
Ciudad de celebración: Barcelona,
Fecha de celebración: 07/06/2013
Josué Feliu Pérez; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; José Francisco Duato Marín. "Procedia Computer Science". pp. 2557 - 2560. Elsevier, ISSN 1877-0509
- 75 Título del trabajo:** Combining RAM technologies for hard-error recovery in L1 data caches working at very-low power modes
Nombre del congreso: Design, Automation and Test in Europe (DATE 2013)
Ciudad de celebración: Grenoble, France,
Fecha de celebración: 22/03/2013
Vicente Jesús Lorente Garcés; Alejandro Valero Bresó; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; RAMON CANAL; Pedro Juan López Rodríguez; José Francisco Duato Marín. "DATE 2013 : IEEE/ACM Design, Automation & Test in Europe Conference & Exhibition". pp. 83 - 88. IEEE, ACM, ISSN 978-3-9815370-0-0
- 76 Título del trabajo:** Page-Based Memory Allocation Policies of Local and Remote Memory in Cluster Computers
Nombre del congreso: 18th IEEE International Conference on Parallel and Distributed Systems (ICPADS 2012)
Ciudad de celebración: Singapur,
Fecha de celebración: 19/12/2012
Mónica Serrano Gómez; Salvador Vicente Petit Martí; Julio Sahuquillo Borrás; Rafael Ubal Tena; Houcine Hassan Mohamed; José Francisco Duato Marín. "2012 IEEE 18th International Conference on Parallel and Distributed Systems". pp. 612 - 619. IEEE, ISSN 978-1-4673-4565-1
- 77 Título del trabajo:** Efficiently Handling Memory Accesses to Improve QoS in Multicore Systems under Real-Time Constraints
Nombre del congreso: 24th IEEE Symposium on Computer Architecture and High Performance Computing (SBAC-PAD 2012)
Ciudad de celebración: New York, NY, USA,
Fecha de celebración: 26/10/2012
Jose Luis March Cabrelles; Salvador Vicente Petit Martí; Julio Sahuquillo Borrás; Houcine Hassan Mohamed; José Francisco Duato Marín. "2012 IEEE 24th International Symposium on Computer Architecture and High Performance Computing". pp. 286 - 293. IEEE Computer Society, Conference Publishing Services (CPS), ISSN 978-0-7695-4907-1
- 78 Título del trabajo:** Analyzing the Optimal Ratio of SRAM Banks in Hybrid Caches
Nombre del congreso: 30th IEEE International Conference on Computer Design (ICCD 2012)
Ciudad de celebración: Montreal, Canada,
Fecha de celebración: 03/10/2012



Alejandro Valero Bresó; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Pedro Juan López Rodríguez; José Francisco Duato Marín. "30th IEEE International Conference on Computer Design". pp. 297 - 302. IEEE, ISSN 978-1-4673-3050-3

79 Título del trabajo: Balanceo Dinámico con Control de Consumo en Sistemas Multinúcleo de Tiempo Real

Nombre del congreso: XXIII Jornadas de Paralelismo

Ciudad de celebración: Elche,

Fecha de celebración: 21/09/2012

Jose Luis March Cabrelles; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Houcine Hassan Mohamed; José Francisco Duato Marín. "Actas de las XXIII Jornadas de Paralelismo JP 2012". pp. 206 - 211. Universidad Miguel Hernández, ISSN 978-84-695-4471-6

80 Título del trabajo: Incremento en las prestaciones del algoritmo pMRU mediante el uso de una cache víctima

Nombre del congreso: XXIII Jornadas de Paralelismo

Ciudad de celebración: Elche,

Fecha de celebración: 21/09/2012

Alejandro Valero Bresó; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Actas de las XXIII Jornadas de Paralelismo JP 2012". pp. 455 - 460. Universidad Miguel Hernández, ISSN 978-84-695-4471-6

81 Título del trabajo: Planificación considerando el ancho de banda de la jerarquía de cache

Nombre del congreso: XXIII Jornadas de Paralelismo

Ciudad de celebración: Elche,

Fecha de celebración: 21/09/2012

Josué Feliu Pérez; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; José Francisco Duato Marín. "Actas de las XXIII Jornadas de Paralelismo JP 2012". pp. 472 - 477. Universidad Miguel Hernández, ISSN 978-84-695-4471-6

82 Título del trabajo: Predictor de Prestaciones para la Planificación de Memoria en Clústers de Computadores

Nombre del congreso: XXIII Jornadas de Paralelismo

Ciudad de celebración: Elche,

Fecha de celebración: 21/09/2012

Mónica Serrano Gómez; Julio Sahuquillo Borrás; Houcine Hassan Mohamed; Salvador Vicente Petit Martí; José Francisco Duato Marín. "Actas de las XXIII Jornadas de Paralelismo JP 2012". pp. 400 - 405. Universidad Miguel Hernández, ISSN 978-84-695-4471-6

83 Título del trabajo: Dynamic Virtual Migration to Reduce Power Consumption in Multicore Embedded Systems

Nombre del congreso: 8th International Summer School on Advanced Computer Architecture and Compilation for Embedded Systems

Ciudad de celebración: Fiuggi, Italia,

Fecha de celebración: 14/07/2012

Jose Luis March Cabrelles; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Houcine Hassan Mohamed; José Francisco Duato Marín. "8th International Summer School on Advanced Computer Architecture and Compilation for Embedded Systems". pp. 241 - 244. Academia Press, ISSN 978-90-382-1987-5

84 Título del trabajo: MRU-Tour: A Concept to be Applied in Last-Level Cache Replacement

Nombre del congreso: 8th International Summer School on Advanced Computer Architecture and Compilation for Embedded Systems

Ciudad de celebración: Fiuggi, Italia,

Fecha de celebración: 14/07/2012

Alejandro Valero Bresó; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Pedro Juan López Rodríguez; José Francisco Duato Marín. "8th International Summer School on Advanced Computer Architecture and Compilation for Embedded Systems". pp. 119 - 122. Academia Press, ISSN 978-90-382-1987-5

- 85 Título del trabajo:** Understanding Cache Hierarchy Contention in CMPs to Improve Job Scheduling
Nombre del congreso: 26th IEEE International Parallel & Distributed Processing Symposium (IPDPS 2012)
Ciudad de celebración: Shanghai, China,
Fecha de celebración: 25/05/2012

Josué Feliu Pérez; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; José Francisco Duato Marín. "Proceedings of the 2012 IEEE 26th International Parallel and Distributed Processing Symposium". pp. 508 - 519. IEEE Computer Society Conference Publishing Services, ISSN 978-0-7695-4675-9

- 86 Título del trabajo:** MRU-Tour-based Replacement Algorithms for Last-Level Caches
Nombre del congreso: 23rd International Symposium on Computer Architecture and High Performance Computing (SBAC-PAD 2011)

Ciudad de celebración: Vitória, Espírito Santo, Brazil,

Fecha de celebración: 29/10/2011

Alejandro Valero Bresó; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Proceedings". pp. 112 - 119. IEEE Computer Society Press, ISSN 978-0-7695-4573-8

- 87 Título del trabajo:** A Cluster Computer Performance Predictor for Memory Scheduling
Nombre del congreso: 11th International Conference on Algorithms and Architectures for Parallel Processing (ICA3PP 2011)

Ciudad de celebración: Melbourne, Australia,

Fecha de celebración: 26/10/2011

Mónica Serrano Gómez; Julio Sahuquillo Borrás; Houcine Hassan Mohamed; Salvador Vicente Petit Martí; José Francisco Duato Marín. "ICA3PP'11 Proceedings of the 11th international conference on Algorithms and architectures for parallel processing - Volume Part II". pp. 353 - 362. Springer, ISSN 978-3-642-24668-5

- 88 Título del trabajo:** Improving Last-Level Cache Performance by Exploiting the Concept of MRU-Tour
Nombre del congreso: 20th International Conference on Parallel Architectures and Compilation Techniques (PACT 2011)

Ciudad de celebración: Galvestone Island, Texas, EEUU,

Fecha de celebración: 14/10/2011

Alejandro Valero Bresó; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Proceedings: 2011 International Conference on Parallel Architectures and Compilation Techniques". pp. 213 - 213. IEEE Computer Society, ISSN 978-0-7695-4566-0

- 89 Título del trabajo:** Algoritmo de reemplazo para cache de último nivel basado en periodos MRU
Nombre del congreso: XXII Jornadas de Paralelismo (2011)

Ciudad de celebración: La Laguna (ESPAÑA),

Fecha de celebración: 07/09/2011

Alejandro Valero Bresó; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Proceedings". pp. 557 - 562. Servicio de Publicaciones. Universidad de La Laguna, Tenerife, ISSN 978-84-694-1791-1

- 90 Título del trabajo:** Real-Time Task Migration with Dynamic Partitioning to Reduce Power Consumption
Nombre del congreso: XXII Jornadas de Paralelismo (2011)

Ciudad de celebración: La Laguna (ESPAÑA),

Fecha de celebración: 07/09/2011



Jose Luis March Cabrelles; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Houcine Hassan Mohamed; José Francisco Duato Marín. "Proceedings". pp. 185 - 190. Servicio de Publicaciones. Universidad de La Laguna, Tenerife, ISSN 978-84-694-1791-1

91 Título del trabajo: A Dynamic Power-Aware Partitioner with Task Migration for Multicore Embedded Systems

Nombre del congreso: 17th International European Conference on Parallel and Distributed Computing Euro-Par 2011

Ciudad de celebración: Bordeaux, France,

Fecha de celebración: 02/09/2011

Jose Luis March Cabrelles; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Houcine Hassan Mohamed; José Francisco Duato Marín. "Proceedings". pp. 218 - 229. Springer-Verlag, ISSN 978-3-642-23399-9

92 Título del trabajo: Combining Technologies to Reduce Energy in L1 Data Caches

Nombre del congreso: 7th International Summer School on Advanced Computer Architecture and Compilation for Embedded Systems (ACACES 2011)

Ciudad de celebración: Fiuggi, Italy,

Fecha de celebración: 16/07/2011

Alejandro Valero Bresó; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Pedro Juan López Rodríguez; José Francisco Duato Marín. pp. 51 - 54.

93 Título del trabajo: How to Model Real-Time Task Constraints on a High-Performance Processor Simulator

Nombre del congreso: 7th International Summer School on Advanced Computer Architecture and Compilation for Embedded Systems (ACACES 2011)

Ciudad de celebración: Fiuggi, Italy,

Fecha de celebración: 16/07/2011

Jose Luis March Cabrelles; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Houcine Hassan Mohamed; José Francisco Duato Marín. pp. 301 - 304.

94 Título del trabajo: Out-of-Order Retirement of Instructions in Sequentially Consistent Multiprocessors

Nombre del congreso: XXVIII IEEE International Conference on Computer Design (ICCD 2010)

Ciudad de celebración: Amsterdam, Netherlands,

Fecha de celebración: 03/10/2010

Rafael Ubal Tena; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Pedro Juan López Rodríguez; DAVID KAEI. "Proceedings". pp. 1 - 8. IEEE Computer Society Press, ISSN 978-1-4244-8935-0

95 Título del trabajo: Exploiting Subtrace-Level Parallelism in Clustered Processors

Nombre del congreso: 19th International Conference on Parallel Architectures and Compilation Techniques (PACT 2010)

Ciudad de celebración: Vienna, Austria,

Fecha de celebración: 11/09/2010

Rafael Ubal Tena; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Proceedings". pp. 555 - 556. ACM, ISSN 978-1-4503-0178-7

96 Título del trabajo: AMPLIACIÓN DE UN SIMULADOR DE SISTEMAS MULTINÚCLEO PARA LA EJECUCIÓN DE TAREAS DE TIEMPO REAL CON CONTROL DE CONSUMO

Nombre del congreso: XXI Jornadas de Paralelismo

Ciudad de celebración: Valencia, España,

Fecha de celebración: 07/09/2010

Jose Luis March Cabrelles; Julio Sahuquillo Borrás; Houcine Hassan Mohamed; Salvador Vicente Petit Martí; José Francisco Duato Marín. "Actas de las XXI Jornadas de Paralelismo". pp. 1 - 9. IBERGARCETA PUBLICACIONES, S.L., ISSN 978-84-92812-49-3

- 97 Título del trabajo:** Extracción automática de paralelismo en procesadores multi-cluster con trace cache
Nombre del congreso: XXI Jornadas de Paralelismo
Ciudad de celebración: Valencia, España,
Fecha de celebración: 07/09/2010
Rafael Ubal Tena; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Pedro Juan López Rodríguez.
"Actas de las XXI Jornadas de Paralelismo". pp. 1 - 9. IBERGARCETA PUBLICACIONES, S.L., ISSN 978-84-92812-49-3
- 98 Título del trabajo:** Impacto en las prestaciones y energía de una cache de datos de primer nivel basada en macroceldas
Nombre del congreso: XXI Jornadas de Paralelismo
Ciudad de celebración: Valencia, España,
Fecha de celebración: 07/09/2010
Alejandro Valero Bresó; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Actas de las XXI Jornadas de Paralelismo". pp. 1 - 9. IBERGARCETA PUBLICACIONES, S.L., ISSN 978-84-92812-49-3
- 99 Título del trabajo:** Una heurística de planificación de memoria local y remota en clusters de computadores
Nombre del congreso: XXI Jornadas de Paralelismo
Ciudad de celebración: Valencia, España,
Fecha de celebración: 07/09/2010
Mónica Serrano Gómez; Julio Sahuquillo Borrás; Houcine Hassan Mohamed; Salvador Vicente Petit Martí; José Francisco Duato Marín. "Actas de las XXI Jornadas de Paralelismo". pp. 1 - 9. IBERGARCETA PUBLICACIONES, S.L., ISSN 978-84-92812-49-3
- 100 Título del trabajo:** Utilización de la herramienta Multi2Sim para la enseñanza universitaria en arquitectura del procesador
Nombre del congreso: XXI Jornadas de Paralelismo
Ciudad de celebración: Valencia, España,
Fecha de celebración: 07/09/2010
Rafael Ubal Tena; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Pedro Juan López Rodríguez.
"Actas de las XXI Jornadas de Paralelismo". pp. 1 - 9. IBERGARCETA PUBLICACIONES, S.L., ISSN 978-84-92812-49-3
- 101 Título del trabajo:** A scheduling heuristic to handle local and remote memory in cluster computers
Nombre del congreso: 12nd International Conference on High Performance and Communications (HPCC 2010)
Ciudad de celebración: Melbourne, Australia,
Fecha de celebración: 01/09/2010
Mónica Serrano Gómez; Julio Sahuquillo Borrás; Houcine Hassan Mohamed; Salvador Vicente Petit Martí; José Francisco Duato Marín. "Proceedings". pp. 1 - 8. IEEE Computer Society Press, ISSN 978-1-4244-8335-8
- 102 Título del trabajo:** EXTENDING A MULTICORE MULTITHREAD SIMULATOR TO MODEL POWER-AWARE HARD REAL-TIME SYSTEMS
Nombre del congreso: 10th International Conference on Algorithms and Architectures for Parallel Processing (ICA3PP 2010)
Ciudad de celebración: Busan, Korea,
Fecha de celebración: 21/05/2010
Jose Luis March Cabrelles; Julio Sahuquillo Borrás; Houcine Hassan Mohamed; Salvador Vicente Petit Martí; José Francisco Duato Marín. "Algorithms and Architectures for Parallel Processing 10th International Conference, ICA3PP 2010". pp. 444 - 453. Springer, ISSN 978-3-642-13136-3

- 103 Título del trabajo:** Dynamic Task Set Partitioning Based on Balancing Resource Requirements and Utilization to Reduce Power Consumption
Nombre del congreso: 25th ACM Symposium On Applied Computing (SAC 2010)
Ciudad de celebración: Sierre, Switzerland,
Fecha de celebración: 22/03/2010
Diana Bautista Rayo; Julio Sahuquillo Borrás; Houcine Hassan Mohamed; Salvador Vicente Petit Martí; José Francisco Duato Marín. "SAC '10: Proceedings of the 2010 ACM Symposium on Applied Computing". pp. 521 - 526. ACM Press, New York, ISSN 978-1-60558-639-7
- 104 Título del trabajo:** Balancing Task Resource Requirements in Multithreaded Multicore Processors to Reduce Power Consumption
Nombre del congreso: 18th Euromicro Conference on Parallel, Distributed and Network-Based Computing (PDP 2010)
Ciudad de celebración: Pisa, Italia,
Fecha de celebración: 19/02/2010
Diana Bautista Rayo; Julio Sahuquillo Borrás; Houcine Hassan Mohamed; Salvador Vicente Petit Martí; José Francisco Duato Marín. "Proceedings of the 18th Euromicro Conference on Parallel, Distributed and Network-based Processing". pp. 200 - 204. IEEE Computer Society, ISSN 978-0-7695-3939-3
- 105 Título del trabajo:** An Hybrid eDRAM/SRAM Macrocell to Implement First-Level Data Caches
Nombre del congreso: 42nd IEEE/ACM International Symposium on Microarchitecture (MICRO 2008)
Ciudad de celebración: New York, Estados Unidos,
Fecha de celebración: 12/12/2009
Alejandro Valero Bresó; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Vicente Jesús Lorente Garcés; RAMON CANAL; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Proceedings". pp. 213 - 221. IEEE Computer Society/ACM, ISSN 978-1-60558-798-1
- 106 Título del trabajo:** A Power-aware Hybrid RAM-CAM Renaming Mechanism for Fast Recovery
Nombre del congreso: XXVII IEEE International Conference on Computer Design (ICCD 2009)
Ciudad de celebración: Lake Tahoe, Estados Unidos,
Fecha de celebración: 04/10/2009
Salvador Vicente Petit Martí; Rafael Ubal Tena; Julio Sahuquillo Borrás; Pedro Juan López Rodríguez. "Proceedings". pp. 150 - 157. IEEE Computer Society Press, ISSN 978-1-4244-5028-2
- 107 Título del trabajo:** A Workload-Aware ROB Sharing Strategy for Multithreaded Processors
Nombre del congreso: XX Jornadas de Paralelismo
Ciudad de celebración: La Coruña, España,
Fecha de celebración: 18/09/2009
Rafael Ubal Tena; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Pedro Juan López Rodríguez. "Actas DE LAS XX JORNADAS DE PARALELISMO". pp. 189 - 194. Servicio de Publicaciones, Universidade da Coruña, ISSN 84-9749-346-8
- 108 Título del trabajo:** Memoria dinámica en caches de datos de primer nivel sin necesidad de refresco
Nombre del congreso: XX Jornadas de Paralelismo
Ciudad de celebración: La Coruña, España,
Fecha de celebración: 18/09/2009
Alejandro Valero Bresó; Vicente Jesús Lorente Garcés; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Actas DE LAS XX JORNADAS DE PARALELISMO". pp. 265 - 270. Servicio de Publicaciones, Universidade da Coruña, ISSN 84-9749-346-8

- 109 Título del trabajo:** An Efficient Low-Complexity Alternative to the ROB for Out-of-Order Retirement of Instructions
Nombre del congreso: 12th EUROMICRO Conference on Digital System Design Architectures, Methods and Tools (DSD 2009)
Ciudad de celebración: Patras, Grecia,
Fecha de celebración: 27/08/2009
Salvador Vicente Petit Martí; Rafael Ubal Tena; Julio Sahuquillo Borrás; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Proceedings of the DSD 2009". pp. 635 - 642. IEEE Computer Society Press, ISSN 978-0-7695-3782-5
- 110 Título del trabajo:** Paired ROB: A Cost-Effective Reorder Buffer Sharing Strategy for SMT Processors
Nombre del congreso: 15th International European Conference on Parallel and Distributed Computing (Euro-par 2009)
Ciudad de celebración: Delft, The Netherlands,
Fecha de celebración: 25/08/2009
Rafael Ubal Tena; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Pedro Juan López Rodríguez. "Proceedings". pp. 309 - 320. LNCS, ISSN 978-3-642-03868-6
- 111 Título del trabajo:** Dynamic Task Set Partitioning Based on Balancing Resource Requirements and Utilization to Reduce Power Consumption
Nombre del congreso: 23rd International Conference on Supercomputing (ICS)
Ciudad de celebración: New York, Estados Unidos,
Fecha de celebración: 08/06/2009
Diana Bautista Rayo; Julio Sahuquillo Borrás; Houcine Hassan Mohamed; Salvador Vicente Petit Martí; José Francisco Duato Marín. "Proceedings". pp. 513 - 514. IEEE Computer Society. ACM Press, ISSN 978-1-60558-498-0
- 112 Título del trabajo:** A hard real-time scheduling algorithm acting at workload variations for DVS multithreaded multicore processors
Nombre del congreso: XIX Jornadas de Paralelismo
Ciudad de celebración: Castellón, España,
Fecha de celebración: 17/09/2008
Diana Bautista Rayo; Julio Sahuquillo Borrás; Houcine Hassan Mohamed; Salvador Vicente Petit Martí; José Francisco Duato Marín. "Actas de las Jornadas". pp. 1 - 9. Publicacions de la Universitat Jaume I, ISSN 978-84-8021-676-0
- 113 Título del trabajo:** An experimental Framework to Simulate Sequential and Parallel Workloads in Multicore-Multithreaded Processors
Nombre del congreso: XIX Jornadas de Paralelismo
Ciudad de celebración: Castellón, España,
Fecha de celebración: 17/09/2008
Rafael Ubal Tena; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Pedro Juan López Rodríguez. "Actas de las Jornadas". pp. 1 - 9. Publicacions de la Universitat Jaume I, ISSN 978-84-8021-676-0
- 114 Título del trabajo:** Decreasing the Tag and Data Length to Reduce the BTB Hot Spot
Nombre del congreso: XIX Jornadas de Paralelismo
Ciudad de celebración: Castellón, España,
Fecha de celebración: 17/09/2008
Noel Tomás Arnau; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Pedro Juan López Rodríguez. "Actas de las Jornadas". pp. 1 - 9. Publicacions de la Universitat Jaume I, ISSN 978-84-8021-676-0

- 115 Título del trabajo:** Reducing the Number of Bits in the BTB to Attack the Branch Predictor Hot-Spot
Nombre del congreso: The 14th International European Conference on Parallel and Distributed Computing (Euro-Par 2008)
Ciudad de celebración: Las Palmas de Gran Canaria, Es,
Fecha de celebración: 27/08/2008
Noel Tomás Arnau; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Pedro Juan López Rodríguez. "Proceedings of the Euro-Par 2008. Lecture Notes in Computer Systems". pp. 317 - 326. Springer, ISSN 978-3-540-85450-0
- 116 Título del trabajo:** A Simple Power-Aware Scheduling for Multicore Systems when Running Real-Time Applications
Nombre del congreso: 22nd International Parallel and Distributed Processing Symposium (IPDPS)
Ciudad de celebración: Miami, Estados Unidos,
Fecha de celebración: 14/04/2008
Diana Bautista Rayo; Julio Sahuquillo Borrás; Houcine Hassan Mohamed; Salvador Vicente Petit Martí; José Francisco Duato Marín. "Proceedings of the International Parallel and Distributed Processing Symposium". pp. 1 - 9. IEEE Computer Society, ISSN 978-1-4244-1694-3
- 117 Título del trabajo:** The Impact of Out-of-Order Commit in Coarse-Grain, Fine-Grain and Simultaneous Multithreaded Architectures
Nombre del congreso: 22nd International Parallel and Distributed Processing Symposium (IPDPS)
Ciudad de celebración: Miami, Estados Unidos,
Fecha de celebración: 14/04/2008
Rafael Ubal Tena; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Proceedings of the International Parallel and Distributed Processing Symposium". pp. 1 - 9. IEEE Computer Society, ISSN 978-1-4244-1694-3
- 118 Título del trabajo:** Evaluating Performance Potential of Function Level Parallelism
Nombre del congreso: 12th Workshop on the Interaction between Compilers and Computer Architecture (INTERACT-12)
Ciudad de celebración: Salt Lake City, Estados Unidos,
Fecha de celebración: 01/02/2008
David Yuste Romero; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Proceedings". pp. 1 - 10. --,
- 119 Título del trabajo:** Multi2Sim: a Simulation Framework to Evaluate Multicore-Multithreaded Processors
Nombre del congreso: 19th IEEE Symposium on Computer Architecture and High Performance Computing (SBAC-PAD 2006)
Ciudad de celebración: Gramado, Brasil,
Fecha de celebración: 24/10/2007
Rafael Ubal Tena; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Pedro Juan López Rodríguez. "Proceedings of the SBAC-PAD 2007". pp. 62 - 68. IEEE Computer Society Press, ISSN 0-7695-23014-1
- 120 Título del trabajo:** Leakage current reduction in data caches on embedded systems
Nombre del congreso: International Conference on Intelligent Pervasive Computing (IPC 2007)
Ciudad de celebración: Jeju island, Korea,
Fecha de celebración: 11/10/2007
Rafael Ubal Tena; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Houcine Hassan Mohamed; Pedro Juan López Rodríguez. "Proceedings of IPC-07". pp. 45 - 50. IEEE Computer society, ISSN 0769530060

- 121 Título del trabajo:** VB-MT: Design Issues and Performance of the Validation Buffer Microarchitecture for Multithreaded Processors
Nombre del congreso: 16th International Conference on Parallel Architectures and Compilation Technique (PACT 2007)
Ciudad de celebración: Brasov, Rumania,
Fecha de celebración: 15/09/2007
Rafael Ubal Tena; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Proceedings of the 16th International Conference on Parallel Architectures and Compilation Technique (PACT 2007)". pp. 429 - 429. IEEE Computer Society, ISSN 0-7695-2944-5
- 122 Título del trabajo:** A First Approach to Non-Speculative Out-of-Order Instructions Retirement
Nombre del congreso: XVIII Jornadas de Paralelismo
Ciudad de celebración: Zaragoza, España,
Fecha de celebración: 12/09/2007
Rafael Ubal Tena; Salvador Vicente Petit Martí; Julio Sahuquillo Borrás; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Actas de las XVIII Jornadas de Paralelismo, junto CEDI 2007". pp. 59 - 66. Servicio Publicaciones Universidad de Zaragoza, ISSN 978-84-9732-593-6
- 123 Título del trabajo:** Function Level Parallelism: a First Approach
Nombre del congreso: XVIII Jornadas de Paralelismo
Ciudad de celebración: Zaragoza, España,
Fecha de celebración: 12/09/2007
David Yuste Romero; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Actas de las XVIII Jornadas de Paralelismo, junto CEDI 2007". pp. 843 - 849. Servicio Publicaciones Universidad de Zaragoza, ISSN 978-84-9732-593-6
- 124 Título del trabajo:** The Validation Buffer Microarchitecture for Multithreaded Processors
Nombre del congreso: 3rd International Summer School on Advanced Computer Architecture and Compilation for Embedded Systems (ACACES 2007)
Ciudad de celebración: L'Aquila, Italia,
Fecha de celebración: 15/07/2007
Rafael Ubal Tena; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Proceedings of ACACES 2007". pp. 131 - 134. HiPEAC NoE, ISSN 9789038211275
- 125 Título del trabajo:** APPLYING THE ZEROS SWITCH-OFF TECHNIQUE TO REDUCE STATIC ENERGY IN DATA CACHES
Nombre del congreso: 18th IEEE Symposium on Computer Architecture and High Performance Computing (SBAC-PAD 2006)
Ciudad de celebración: OURO Preto, Brasil,
Fecha de celebración: 17/10/2006
Rafael Ubal Tena; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Pedro Juan López Rodríguez. "Proceedings of the SBAC-PAD 2006". pp. 133 - 140. IEEE Press, ISSN 0-7695-2704-3
- 126 Título del trabajo:** EXPLOITING ZERO-BIT PATTERNS TO REDUCE STATIC ENERGY IN DATA CACHES
Nombre del congreso: XVII Jornadas de Paralelismo
Ciudad de celebración: Albacete, España,
Fecha de celebración: 18/09/2006
Rafael Ubal Tena; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Pedro Juan López Rodríguez. "Actas". pp. 19 - 24. Universidad de Castilla La Mancha - Albacete, ISSN 84-690-0551-0



- 127 Título del trabajo:** PERFORMING FAIR COMPARISON STUDIES OF LEAKAGE REDUCTION POLICIES
Nombre del congreso: XVI Jornadas de Paralelismo (JP 2005)
Ciudad de celebración: Granada, España,
Fecha de celebración: 16/09/2005
Salvador Vicente Petit Martí; Julio Sahuquillo Borrás. "Actas del CEDI 2005". pp. 35 - 42. Thomson Paraninfo, ISSN 84-9732-430-7
- 128 Título del trabajo:** Exploiting Temporal Locality in Drowsy Caches
Nombre del congreso: 2nd ACM International Conference on Computing Frontiers (CF 2005)
Ciudad de celebración: Ischia, Italia,
Fecha de celebración: 01/05/2005
Salvador Vicente Petit Martí; Julio Sahuquillo Borrás. "Proceedings of the Conference". pp. 371 - 377. ACM-Sigmicro, ISSN 1-59593-018-3
- 129 Título del trabajo:** A Comparison study of the HLRC-DU Protocol versus HLRC Hardware assisted protocol
Nombre del congreso: 13th Euromicro Conference on Parallel, Distributed and Network-based Processing (PDP 2005)
Ciudad de celebración: Lugano, Suiza,
Fecha de celebración: 09/02/2005
Salvador Vicente Petit Martí; Julio Sahuquillo Borrás; Ana Pont Sanjuan. "13th Euromicro Conference on Parallel, Distributed and Network-Based Processing, 2005, Proceedings". pp. 197 - 204. IEEE Computer Society, ISSN 0-7695-2280-7
- 130 Título del trabajo:** Characterizing the Dynamic Behavior of Workload Execution in SVM systems
Nombre del congreso: 16th IEEE Symposium on Computer Architecture and High Performance Computing (SBAC-PAD 2004)
Ciudad de celebración: Foz do Iguaçu, Brasil,
Fecha de celebración: 27/10/2004
Salvador Vicente Petit Martí; Julio Sahuquillo Borrás; Ana Pont Sanjuan; DAVID KAEI. "Proceedings of the SBAC-PAD 2004". pp. 230 - 237. IEEE press, ISSN 0-7695-2240-8
- 131 Título del trabajo:** A Comparison study of the HLRC-DU protocol versus a HLRC hardware assisted protocol
Nombre del congreso: XIV Jornadas de Paralelismo
Ciudad de celebración: Madrid, España,
Fecha de celebración: 17/09/2003
Salvador Vicente Petit Martí; Julio Sahuquillo Borrás; Ana Pont Sanjuan. "Actas de las XIV Jornadas de Paralelismo". pp. 521 - 526. Universidad Carlos III de Madrid, ISSN 84-89315-34-5
- 132 Título del trabajo:** Accelerating Consistency Protocols through Write Updates
Nombre del congreso: XIII Jornadas de Paralelismo
Ciudad de celebración: Lérida, España,
Fecha de celebración: 11/09/2002
Salvador Vicente Petit Martí; Julio Sahuquillo Borrás; Ana Pont Sanjuan. "Actas de las XIII Jornadas de Paralelismo". pp. 31 - 36. Ediciones de la Universitat de Lleida, ISSN 84-8409-159-7
- 133 Título del trabajo:** Characterizing Parallel Workloads to Reduce Multiple Writer Overhead in Shared Virtual Memory Systems
Nombre del congreso: 10th Euromicro Workshop on Parallel, Distributed and Network-Based Processing (PDP 2002)
Ciudad de celebración: Islas Canarias, España,
Fecha de celebración: 09/01/2002



Salvador Vicente Petit Martí; Julio Sahuquillo Borrás; Ana Pont Sanjuan. "Proceedings of the 10th Euromicro Workshop". pp. 1 - 1. IEEE Computer Society Press, ISSN 0-7695-1444-8

- 134 Título del trabajo:** About the sensitivity of the HLRC-DU protocol to the diff and page size
Nombre del congreso: IEEE International Symposium on Performance Analysis of Systems and Software (ISPASS 2001)
Ciudad de celebración: Tucson, Estados Unidos,
Fecha de celebración: 04/11/2001
Salvador Vicente Petit Martí; Julio Sahuquillo Borrás; Ana Pont Sanjuan. "Proceedings of the 2000 IEEE International Symposium on Performance Analysis of Systems and Software". pp. 45 - 48. IEEE Computer Society Press, ISSN 0-7803-7230-1
- 135 Título del trabajo:** Reducing Multiple Writer Overhead in Memory Consistency Protocols for SVM Systems
Nombre del congreso: XII Jornadas de Paralelismo
Ciudad de celebración: Valencia, España,
Fecha de celebración: 03/09/2001
Salvador Vicente Petit Martí; Julio Sahuquillo Borrás; Ana Pont Sanjuan. "Actas de las XII Jornadas de Paralelismo". pp. 33 - 37. Editorial de la UPV, ISSN 84-9705-043-6
- 136 Título del trabajo:** Detecting Spatial Locality to improve SVM Consistence Protocols
Nombre del congreso: 2nd International Conference on Advances in Infrastructure for e-Bussines, Science and Education on Internet (SSGRR 2001)
Ciudad de celebración: L'Aquila, Italia,
Fecha de celebración: 06/08/2001
Salvador Vicente Petit Martí; Julio Sahuquillo Borrás; Ana Pont Sanjuan. "Proceedings". pp. 99 - 112. Scuola Superiore G. Reiss Romoli, ISSN 88-85280-61-7
- 137 Título del trabajo:** A Comparison Study of Data Cache Schemes Exploiting Reuse Information in Multiprocessor Systems
Nombre del congreso: 15th International Conference on Supercomputing (ICS)
Ciudad de celebración: Sorrento, Italia,
Fecha de celebración: 17/06/2001
Julio Sahuquillo Borrás; Ana Pont Sanjuan; Salvador Vicente Petit Martí. "Proceedings of the 2001 ACM International Conference on Supercomputing". pp. 15 - 28. ACM Press,
- 138 Título del trabajo:** Evaluación de modelos de consistencia mediante un nuevo entorno de simulación
Nombre del congreso: XI Jornadas de Paralelismo
Ciudad de celebración: Granada, España,
Fecha de celebración: 11/09/2000
Salvador Vicente Petit Martí. "Actas de las XI Jornadas de Paralelismo". pp. 9 - 14. Universidad de Granada, ISSN 84-699-3003-6
- 139 Título del trabajo:** On the Design of Coherence Protocols for the Filter Data Cache
Nombre del congreso: XI Jornadas de Paralelismo
Ciudad de celebración: Granada, España,
Fecha de celebración: 11/09/2000
Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Ana Pont Sanjuan. "Actas de las XI Jornadas de Paralelismo". pp. 15 - 20. Universidad de Granada, ISSN 84-699-3003-6
- 140 Título del trabajo:** Performance Evaluation of Consistency Models using a new simulation environment for SVMS
Nombre del congreso: 14th International Conference on Supercomputing (ICS)

Ciudad de celebración: Santa Fe, Estados Unidos,

Fecha de celebración: 08/05/2000

Salvador Vicente Petit Martí; Julio Sahuquillo Borrás; Ana Pont Sanjuan. "Proceedings of the 2000 ACM International Conference on Supercomputing". pp. 27 - 35. ACM Press, ISSN 1-58113-270-0

141 Título del trabajo: LIDE: Un Entorno para la Simulación de Sistemas de Memoria Virtual Compartida

Nombre del congreso: X Jornadas de Paralelismo

Ciudad de celebración: La Manga del Mar Menor, España,

Fecha de celebración: 13/09/1999

Salvador Vicente Petit Martí; Ana Pont Sanjuan; José Antonio Gil Salinas. "Actas de las X Jornadas de Paralelismo". pp. 161 - 166. Universidad de Murcia,

Gestión de I+D+i y participación en comités científicos

Comités científicos, técnicos y/o asesores

- 1 Título del comité:** 48th International Symposium on Computer Architecture (ISCA 2021). Tipo participación: Miembro del comité de organización
Fecha de inicio: 2021
- 2 Título del comité:** 38th IEEE International Conference on Computer Design (ICCD 2020). Tipo participación: Miembro del comité científico
Fecha de inicio: 2020
- 3 Título del comité:** 19th International Conference on Algorithms and Architectures for Parallel Processing (ICA3PP 2019). Tipo participación: Miembro del comité científico
Fecha de inicio: 2019
- 4 Título del comité:** International Conference on High Performance Computing & Simulation (HPCS 2019). Tipo participación: Miembro del comité científico
Fecha de inicio: 2019
- 5 Título del comité:** 14th International Conference on High Performance Embedded Architectures and Compilers (HIPEAC 2019). Tipo participación: Miembro del comité de organización
Fecha de inicio: 2019
- 6 Título del comité:** 16th IEEE International Symposium on Parallel and Distributed Processing with Applications (ISPA 2018). Tipo participación: Miembro del comité científico
Fecha de inicio: 2018
- 7 Título del comité:** 18th International Conference on Algorithms and Architectures for Parallel Processing (ICA3PP 2018). Tipo participación: Miembro del comité científico
Fecha de inicio: 2018
- 8 Título del comité:** International Conference on High Performance Computing & Simulation (HPCS 2018). Tipo participación: Miembro del comité científico
Fecha de inicio: 2018

- 9 Título del comité:** 15th IEEE International Symposium on Parallel and Distributed Processing with Applications (ISPA 2017). Tipo participación: Miembro del comité científico
Fecha de inicio: 2017
- 10 Título del comité:** 6th International Conference on Advances in Computing, Communications and Informatics (ICACCI 2017). Tipo participación: Miembro del comité científico
Fecha de inicio: 2017
- 11 Título del comité:** International Conference on High Performance Computing & Simulation (HPCS 2017). Tipo participación: Miembro del comité científico
Fecha de inicio: 2017
- 12 Título del comité:** 23rd IEEE International Conference on High Performance Computing, Data, and Analytics (HiPC 2016). Tipo participación: Miembro del comité de programa
Fecha de inicio: 2016
- 13 Título del comité:** 16th International Conference on Algorithms and Architectures for Parallel Processing (ICA3PP 2016). Tipo participación: Miembro del comité de programa
Fecha de inicio: 2016
- 14 Título del comité:** 5th International Conference on Advances in Computing, Communications and Informatics (ICACCI 2016). Tipo participación: Miembro del comité de programa
Fecha de inicio: 2016
- 15 Título del comité:** International Conference on High Performance Computing & Simulation (HPCS 2016). Tipo participación: Miembro del comité científico
Fecha de inicio: 2016
- 16 Título del comité:** International Workshop on Modeling and Simulation of Parallel and Distributed Systems (MSPDS 2016). Tipo participación: Miembro del comité de programa
Fecha de inicio: 2016
- 17 Título del comité:** 15th International Conference on Algorithms and Architectures for Parallel Processing (ICA3PP 2015). Tipo participación: Miembro del comité de programa
Fecha de inicio: 2015
- 18 Título del comité:** 27th IEEE Symposium on Computer Architecture and High Performance Computing (SBAC-PAD 2015). Tipo participación: Miembro del comité de programa
Fecha de inicio: 2015
- 19 Título del comité:** 18th Euromicro Conference on Digital System Design (DSD 2015). Tipo participación: Miembro del comité de programa
Fecha de inicio: 2015
- 20 Título del comité:** Fourth International Workshop on On-chip memory hierarchies and interconnects: organization, management and implementation (OMHI 2015). Tipo participación: Presidente del comité de programa
Fecha de inicio: 2015
- 21 Título del comité:** 4th International Conference on Advances in Computing, Communications and Informatics (ICACCI 2015) . Tipo participación: Miembro del comité de programa
Fecha de inicio: 2015



- 22 Título del comité:** International Workshop on Modeling and Simulation of Parallel Systems (MSPS 2015).
Tipo participación: Miembro del comité de programa
Fecha de inicio: 2015
- 23 Título del comité:** IEEE International Conference on Signal Processing, Informatics, Communication and Energy Systems (SPICES 2015). **Tipo participación:** Miembro del comité de programa
Fecha de inicio: 2015
- 24 Título del comité:** Lecture Notes in Computer Science . **Tipo participación:** Editor jefe. ISSN: 0302-9743
Fecha de inicio: 2014
- 25 Título del comité:** Lecture Notes in Computer Science . **Tipo participación:** Editor jefe. ISSN: 0302-9743
Fecha de inicio: 2014
- 26 Título del comité:** 17th Euromicro Conference on Digital System Design (DSD 2014). **Tipo participación:** Miembro del comité de programa
Fecha de inicio: 2014
- 27 Título del comité:** 16th IEEE International Conference on High Performance Computing and Communications (HPCC 2014). **Tipo participación:** Miembro del comité de programa
Fecha de inicio: 2014
- 28 Título del comité:** 28th IEEE International Parallel & Distributed Processing Symposium (IPDPS 2014).
Tipo participación: Miembro del comité de programa
Fecha de inicio: 2014
- 29 Título del comité:** 15th IEEE International Conference on High Performance Computing and Communications (HPCC 2013). **Tipo participación:** Miembro del comité de programa
Fecha de inicio: 2013
- 30 Título del comité:** 16th Euromicro Conference on Digital System Design (DSD 2013). **Tipo participación:** Miembro del comité de programa
Fecha de inicio: 2013
- 31 Título del comité:** 27th IEEE International Parallel & Distributed Processing Symposium (IPDPS 2013).
Tipo participación: Miembro del comité de programa
Fecha de inicio: 2013
- 32 Título del comité:** 15th Euromicro Conference on Digital System Design (DSD 2012). **Tipo participación:** Miembro del comité de programa
Fecha de inicio: 2012
- 33 Título del comité:** 14th Euromicro Conference On Digital System Design Architectures, Methods And Tools (DSD 2011). **Tipo participación:** Miembro del comité de programa
Fecha de inicio: 2011
- 34 Título del comité:** XXI Jornadas de Paralelismo. **Tipo participación:** Miembro del comité de organización
Fecha de inicio: 2010



35 Título del comité: 13th Euromicro Conference On Digital System Design Architectures, Methods And Tools (DSD 2010). Tipo participación: Miembro del comité de programa
Fecha de inicio: 2010

36 Título del comité: 8th Workshop on workload characterization. Tipo participación: Miembro del comité de organización
Fecha de inicio: 2005

Otros méritos

Estancias en centros de I+D+i públicos o privados

- 1 Entidad de realización:** NORTHEASTERN UNIVERSITY
Ciudad entidad realización: BOSTON, Estados Unidos de América
Fecha de inicio: 01/01/2004 **Duración:** 2 meses
- 2 Entidad de realización:** SCHOOL OF ELECTRICAL ENGINEERING
Ciudad entidad realización: BELGRADO, Desconocido
Fecha de inicio: 01/01/1998 **Duración:** 1 mes

Premios, menciones y distinciones

Descripción: Intel Early Career Faculty Honor Program Award
Entidad concesionaria: Intel Corporation
Fecha de concesión: 25/05/2013

Períodos de actividad investigadora

Nº de tramos reconocidos: 4
Entidad acreditante: Comisión Nacional Evaluadora de la Actividad Investigadora (CNEAI)

Acreditaciones/reconocimientos obtenidos

- 1 Descripción:** Catedrático/a de Universidad en Ingeniería y Arquitectura
Entidad acreditante: Agencia Nacional de Evaluación de la Calidad y Acreditación
Fecha de obtención: 13/12/2021
- 2 Descripción:** Quinquenios
Nº de tramos reconocidos: 4



Resumen de otros méritos

- 1 Descripción del mérito:** PROTOTIPO SOFTWARE: SALVADOR PETIT, JOSÉ ANTONIO GIL, ANA PONT: SIMULADOR GENÉRICO FUNCIONAL PARA UNIDADES DE PROCESAMIENTO MICROPROGRAMADAS
- 2 Descripción del mérito:** Premio HiPEAC por la publicación "An hybrid eDRAM/SRAM macrocell to implement first-level data caches", en el 42nd Annual IEEE/ACM International Symposium on Microarchitecture (MICRO-42 2009)
- 3 Descripción del mérito:** Best Paper Award, "Leakage Current Reduction in Data Caches on Embedded Systems", International Conference on Intelligent Pervasive Computing (2007)
- 4 Descripción del mérito:** Best Paper Award, "Exploiting Reuse Information to Reduce Refresh Energy in On-chip eDRAM caches" 2013 International Conference on Supercomputing
- 5 Descripción del mérito:** Moderador en las XVII Jornadas de Paralelismo, Albacete, 2006.
- 6 Descripción del mérito:** ASISTENCIA AL CONGRESO INFOFEST-98 ORGANIZADO POR LA UNIVERSIDAD DE BELGRADO EN BUDVA, MONTENEGRO. SEPTIEMBRE, 1998.
- 7 Descripción del mérito:** COLABORACIÓN CON EL DEPARTAMENTO DE INGENIERÍA DE SISTEMAS Y COMPUTADORES (DISCA) DE LA UNIVERSIDAD POLITÉCNICA DE VALENCIA COMO PROGRAMADOR DE APLICACIONES EN EL ENTORNO SUNOS X-WINDOWS. 1993-1995.
- 8 Descripción del mérito:** Miembro de la Junta de Personal Docente e Investigador de la Universitat Politècnica de Valencia desde el 2011
- 9 Descripción del mérito:** Presidente de la Junta de Personal Docente e Investigador de la Universitat Politècnica de València desde el 05/02/2015
- 10 Descripción del mérito:** Responsable de la Unidad Docente de Másteres del Departamento de Informática de Sistemas y Computadores de la Universitat Politècnica de València durante los cursos 2016/2017 y 2017/2018
- 11 Descripción del mérito:** Director Académico del Grado en Ingeniería Informática de la Escuela Técnica Superior de Ingeniería Informática, UPV, desde el 21/12/2017
- 12 Descripción del mérito:** FORMACIÓN ADICIONAL: CURSO INGLES NIVEL 8 DE FORMACION EN LENGUAS EXTRANJERAS, DEPARTAMENTO DE IDOMAS - UPV, DE FEBRERO A MAYO DE 2001.
- 13 Descripción del mérito:** Miembro del Claustro de la Universidad Politécnica de Valencia, desde el 10/06/2002 hasta el 10/11/2005.



- 14 Descripción del mérito:** FORMACIÓN ADICIONAL: GRADO ELEMENTAL DE VALENCIANO, CONSELLERIA DE CULTURA I EDUCACIÓ, JULIO DE 2000.
- 15 Descripción del mérito:** PROTOTIPO SOFTWARE: JOSEP DOMÉNECH, SALVADOR PETIT, JOSÉ ANTONIO GIL: SIMULADOR DE LA RED 100 VG ANYLAN EN EL ENTORNO SIDE
- 16 Descripción del mérito:** PROTOTIPO SOFTWARE: SALVADOR PETIT, JULIO SAHUQUILLO, JOSÉ ANTONIO GIL, ANA PONT: LIDE, ENTORNO PARA LA SIMULACIÓN DE SISTEMAS SVMS
- 17 Descripción del mérito:** Premio HiPEAC por la publicación "Symbiotic job scheduling on the IBM POWER8", en el 22nd IEEE Symposium on High Performance Computer Architecture (HPCA 2016).

Más información en:

<https://www.hipeac.net/research/paper-awards/2016>

- 18 Descripción del mérito:** Accesit en el VI certamen "VALENCIA IDEA 2012", categoría de ☐ Tecnologías de la Información y la Comunicación (TIC) ☐, premio concedido por el Ayuntamiento de Valencia.